

Sistema de gestión de baterías para sistemas fotovoltaicos con baterías de LiFePO_4

José Manuel Sánchez Martín

Máster Universitario en Ingeniería de Telecomunicación
Microelectrónica

Aleix López Antón

Carlos Monzo Sánchez

Diciembre 2020



Esta obra está sujeta a una licencia de Reconocimiento-NoComercial-SinObraDerivada 3.0 España de Creative Commons

FICHA DEL TRABAJO FINAL

| | |
|--|--|
| Título del trabajo: | <i>Sistema de gestión de baterías para sistemas fotovoltaicos con baterías de LiFePO₄</i> |
| Nombre del autor: | <i>José Manuel Sánchez Martín</i> |
| Nombre del consultor/a: | Aleix López Antón |
| Nombre del PRA: | Carlos Monzo Sánchez |
| Fecha de entrega (mm/aaaa): | 12/2020 |
| Titulación: | Máster Universitario en Ingeniería de Telecomunicación |
| Área del Trabajo Final: | <i>Microelectrónica</i> |
| Idioma del trabajo: | <i>Castellano</i> |
| Palabras clave | <i>Litio ferrofosfato, battery management system (BMS), Fotovoltaico</i> |
| Resumen del Trabajo: | |
| <p>Uno de los problemas que se plantean para poder aprovechar la mayor fuente de energía limpia de que se dispone, el sol, es el almacenamiento de la energía no consumida. Los sistemas convencionales fotovoltaicos usan baterías de ácido plomo en sus diversas variantes, VRLA, AGM y Gel. Los sistemas de almacenamiento de energía basados en baterías de litio han ido evolucionando y mejorando. Han surgido variantes adaptadas a usos específicos, así se desarrolló el acumulador de litio ferrofosfato LiFePO₄, una batería de litio con un cátodo de fosfato de hierro litio. Estas baterías son más eficientes, pero requieren de un controlador más sofisticado y es aquí donde surgen los <i>battery management system (BMS)</i>, dispositivos capaces de gestionar de forma adecuada todos los parámetros de estas baterías, siendo éstos el objeto de este TFM.</p> <p>Para la realización de este TFM, primero ha sido necesario un trabajo de documentación previo para conocer el mercado desde un punto de vista amplio, baterías, paneles solares, equipos BMS comerciales, etc.</p> <p>El resultado ha sido el diseño de un BMS orientado a controlar baterías de litio ferrofosfato para uso en aplicaciones solares aisladas, viviendas, sistemas remotos de telecomunicaciones, equipos de medida, etc. El producto final cumple con las</p> | |

expectativas iniciales y a la vez es una base de partida, una plataforma sobre la que ir introduciendo mejoras para adaptarse a otros usos que puedan aparecer un futuro.

Abstract (in English, 250 words or less):

One of the main problems that arise in order to use the biggest source of clean energy that we have, The Sun, is the storage of not consumed energy.

Conventional photovoltaic systems use lead acid batteries in its various variants, VRLA, AGM, and GEL.

Energy storage systems based on lithium have been evolving and improving and some variants have emerged adapted to specific uses, in this way it was developed the lithium ferrostator accumulator LiFePO_4 , a lithium battery with a lithium iron phosphate cathode.

These types of batteries are much more efficient, but require a more sophisticated controller, and it is here when the battery management system BMS appears, these are devices that can properly manage all the parameters of those batteries, and this is the main goal of this TFM.

At the beginning of the realization of this TFM, first of all it was necessary a previous work of documentation to know well the market from an extensive point of view, batteries, solar panels, commercial BMS equipment, etc.

The result was the design of a BMS, used to control lithium ferro phosphate batteries oriented for a use in solar applications, off grid for example a home or remote systems such as telecommunications, measuring equipment, etc.

The final product achieves the initial expectations, and at the same time it is a starting base or a platform on which to add improvements and to adapt to other different uses that can appear in the future

Índice

| | | |
|-------|---|----|
| 1 | INTRODUCCIÓN..... | 10 |
| 1.1 | Contexto y justificación del Trabajo | 10 |
| 1.2 | Objetivos del Trabajo..... | 11 |
| 1.3 | Enfoque y método seguido | 11 |
| 1.4 | Planificación del Trabajo..... | 12 |
| 1.5 | Breve resumen de productos obtenidos..... | 13 |
| 1.6 | Breve descripción de los otros capítulos de la memoria | 13 |
| 2 | ESTADO DEL ARTE | 14 |
| 3 | TIPOS DE SISTEMAS FOTOVOLTAICOS..... | 15 |
| 3.1 | Sistemas conectados a la red eléctrica (on grid)..... | 15 |
| 3.2 | Sistemas aislados de la red eléctrica (off grid)..... | 16 |
| 4 | ACUMULADORES DE ENERGIA..... | 17 |
| 4.1 | Baterías para uso en energía solar fotovoltaica | 18 |
| 4.1.1 | Eficiencia..... | 18 |
| 4.1.2 | Ciclo de vida | 19 |
| 4.1.3 | Carga y descarga | 20 |
| 4.1.4 | Coste | 20 |
| 4.1.5 | Densidad de almacenamiento | 20 |
| 4.2 | Particularidades de las baterías de litio para uso en energía solar. | 20 |
| 4.3 | Baterías Litio óxido de hierro (LiFePO4)..... | 22 |
| 5 | CONFIGURACIÓN DE LOS PANELES SOLARES | 25 |
| 6 | DEFINICIÓN DEL SISTEMA | 25 |
| 7 | DESCRIPCIÓN DEL CIRCUITO INTEGRADO ISL94203..... | 26 |
| 8 | MODO DE OPERACIÓN | 31 |
| 9 | DESCRIPCIÓN DE LOS ESTADOS DE FUNCIONAMIENTO | 32 |
| 9.1 | Circuito Wake up | 32 |
| 9.2 | Estado de POWER DOWN..... | 33 |
| 9.3 | Estado normal | 33 |
| 9.4 | Estado IDLE | 34 |
| 9.5 | Estado DOZE | 34 |
| 9.6 | Estado SLEEP | 34 |
| 10 | DETECCION DE FALLO DE CELDA..... | 35 |
| 11 | DETECCION DE BATERIA ABIERTA | 36 |
| 12 | MONITORIZACION DE TENSIÓN Y CORRIENTE DE CARGA Y DESCARGA..... | 38 |
| 13 | OPERACIÓN ANTE SOBRECORRIENTE Y CORTOCIRCUITO EN DESCARGA..... | 43 |
| 14 | OPERACIÓN ANTE SOBRECORRIENTE DE CARGA | 43 |
| 15 | MEDIDA DE CORRIENTE, TENSIÓN y TEMPERATURA..... | 45 |
| 15.1 | Monitorización de la tensión de celda..... | 45 |
| 15.2 | UV, OV y SLEEP | 46 |
| 15.3 | Detección y/o respuesta de sobretensión | 46 |
| 15.4 | Detección y/o respuesta de baja tensión | 48 |
| 15.5 | Monitorización y/o respuesta de temperatura | 50 |
| 16 | SISTEMA DE BALANCEO DE CELDAS..... | 51 |
| 16.1 | Tabla de verdad del sistema de balanceo de celdas | 54 |
| 17 | DRIVER DE LOS MOSFET DE BALANCEO | 55 |
| 18 | CONTROL DE LOS MOSFET DE BALANCEO MEDIANTE MICROPROCESADOR EXTERNO..... | 56 |

| | | |
|--------|---|-----|
| 19 | WATCHDOG TIMER | 56 |
| 20 | DRIVERS DE LOS MOSFET DE POTENCIA | 57 |
| 21 | ENTRADAS SALIDAS GENERALES DEL ISL94203..... | 57 |
| 22 | DISEÑO DEL CONJUNTO | 58 |
| 22.1 | Diagrama de bloques | 58 |
| 22.2 | Sistema de potencia | 60 |
| 22.3 | Elección de los MOSFET de Potencia | 61 |
| 23 | BALANCEO DE CELDAS | 63 |
| 24 | ELECCIÓN SENSOR DE CORRIENTE..... | 66 |
| 25 | MEDIDA DE TEMPERATURA, ELECCIÓN DE TERMISTORES..... | 66 |
| 26 | FUNCIONAMIENTO | 67 |
| 26.1 | Detección de sobre temperatura | 67 |
| 26.2 | Detección de baja temperatura..... | 68 |
| 27 | MEDIDA DE LA TEMPERATURA DE LOS MOSMOSFET DE POTENCIA 69 | |
| 28 | ALIMENTACION DEL CIRCUITO..... | 70 |
| 29 | CONFIGURACION DE LOS PINES USADOS EN EL ISL94203..... | 71 |
| 30 | MICROCONTRALADOR PIC16F886..... | 74 |
| 30.1 | Lectura de los registros de tensiones por el microcontrolador PIC . | 76 |
| 30.2 | Sensor de temperatura PIC | 78 |
| 30.3 | Display de Datos | 80 |
| 30.4 | Comunicación entre el PIC y el ISL94203 | 81 |
| 31 | DIMENSIONADO DEL DISIPADOR | 82 |
| 32 | ELEMENTOS DE PROTECCIÓN | 84 |
| 33 | ACCESO Y ORGANIZACION DE LA MEMORIA DEL ISL94204 Y VALORES POR DEFECTO | 85 |
| 33.1 | La EEPROM..... | 85 |
| 33.2 | Acceso a la EEPROM, lectura escritura | 86 |
| 33.3 | Escritura | 87 |
| 33.4 | Lectura | 88 |
| 33.5 | Lectura de dirección actual..... | 88 |
| 33.6 | Lectura aleatoria..... | 89 |
| 33.7 | Lectura Secuencial..... | 89 |
| 33.8 | Registros de la memoria EEPROM | 90 |
| 34 | PUESTA EN MARCHA..... | 93 |
| 35 | PCB..... | 94 |
| 36 | ESPECIFICACIONES..... | 94 |
| 37 | DIAGRAMA DE FLUJO DEL SOWFARE DEL PIC..... | 95 |
| 38 | CONCLUSIONES | 96 |
| 39 | GLOSARIO..... | 98 |
| 40 | BIBLIOGRAFIA..... | 102 |
| 41 | ANEXOS | 104 |
| 41.1 | ANEXO I ESQUEMA Y LISTA DE MATERIALES..... | 104 |
| 41.1.1 | Circuito de potencia | 104 |
| 41.1.2 | Circuito de balanceo de celdas | 105 |
| 41.1.3 | Circuito PIC, LCD y temperatura MOSFET | 106 |
| 41.1.4 | Circuito de alimentación temperatura y del ISL94203 | 107 |
| | | 107 |
| 41.1.5 | Circuito completo | 108 |
| 41.1.6 | Lista de materiales y presupuesto | 108 |

| | | |
|--------|----------------------------|-----|
| 41.2 | ANEXO II PCB | 110 |
| 41.2.1 | Ambas caras | 110 |
| 41.2.2 | Lado componentes..... | 110 |
| 41.2.3 | Lado cobre trasero | 111 |
| 41.2.4 | Plano de masa | 111 |
| 41.2.5 | Vista 3D | 112 |
| 41.3 | ANEXO III CODIGO PIC | 113 |

Indicie de tablas

| | | |
|----------|---|----|
| Tabla 1 | Ánodo, cátodos y tensiones de los principales modelos de baterías de litio... | 21 |
| Tabla 2 | Descripción de los pines | 30 |
| Tabla 3 | Rango de tensiones | 39 |
| Tabla 4 | Valores umbral de la corriente de descarga..... | 41 |
| Tabla 5 | Valores umbral de la corriente de carga..... | 41 |
| Tabla 6 | Valores umbral de la corriente cortocircuito de descarga | 42 |
| Tabla 7 | Tabla verdad..... | 55 |
| Tabla 8 | Registro 85A..... | 77 |
| Tabla 9 | Secuencia de lectura de tensiones | 77 |
| Tabla 10 | Especificaciones disipador | 83 |
| Tabla 11 | Registros EEPROM..... | 91 |
| Tabla 12 | Registros RAM | 91 |
| Tabla 13 | Registros EEPROM..... | 92 |
| Tabla 14 | Detalles registros EEPROM..... | 93 |
| Tabla 15 | especificaciones | 94 |

Índice de ilustraciones

| | |
|---|----|
| Figura 1 Diagrama Gantt..... | 12 |
| Figura 2 Diagrama Work Breakdown Structure de productos obtenidos..... | 13 |
| Figura 3 Esquema de instalación del BMS VE.BUS BMS de Victron Energy | 14 |
| Figura 4 Esquema de instalación conectada a red [1] | 16 |
| Figura 5 Instalación solar aislada [2]..... | 17 |
| Figura 6 Comparación de eficiencia entre baterías VRLA, LFP y LTO [3] | 19 |
| Figura 7 Batería de li-ion, con ánodo de grafito y cátodo de óxido metálico [7]..... | 21 |
| Figura 8 Área de operación segura, SOA, para una batería de óxido de hierro [8] | 23 |
| Figura 9 Sistema de 8 celdas con desbalanceo. Fuente propia | 24 |
| Figura 10 Celda LFO 100 Ah | 24 |
| Figura 11 ISL94203, pines | 27 |
| Figura 12 Power On Reset..... | 31 |
| Figura 13 Formas de onda Power On y Power Down [9]..... | 32 |
| Figura 14 Wake up modo [9]..... | 33 |
| Figura 15 Diagrama de estados del ISL94203 | 35 |
| Figura 16 Detección de circuito abierto [9] | 37 |
| Figura 17 detección batería abierta [9] | 38 |
| Figura 18 Monitorización de la corriente de carga descarga [9] | 40 |
| Figura 19 Diagrama de operación en cortocircuito [9]..... | 43 |
| Figura 20 Diagrama de operación ante sobrecorriente de carga [9]..... | 44 |
| Figura 21 Diagrama de escaneo de la tensión de celdas y temperatura [9]..... | 45 |
| Figura 22 Detección y/o respuesta de sobretensión [9] | 48 |
| Figura 23 Detección y/o respuesta de baja tensión [9] | 50 |
| Figura 24 métodos de balanceo de celdas | 51 |
| Figura 25 Balanceo de celdas [9]..... | 55 |
| Figura 26 Diagrama de bloques | 59 |
| Figura 27 Diagrama de bloques..... | 59 |
| Figura 28 Esquema de potencia | 61 |
| Figura 29 Grafica ID temperatura [10] | 62 |
| Figura 30 Circuito de balanceo [9] | 64 |
| Figura 31 Circuito de balanceo | 65 |
| Figura 32 NXFT15XH103AB tipo twist [13]..... | 67 |
| Figura 33 Circuito de medida de la temperatura externa | 69 |
| Figura 34 Esquema de conexionado entre el ISL94203 y el PIC | 70 |
| Figura 35 Circuito de alimentación..... | 71 |
| Figura 36 Configuración del ISL94203 | 72 |
| Figura 37 Esquema de PIC con termistor para medir temperatura | 80 |
| Figura 38 Display LCD 4x20 [16] | 81 |
| Figura 39 Secuencia de escritura de pagina [9] | 88 |
| Figura 40 Diagrama de flujo | 95 |

1 INTRODUCCIÓN

1.1 Contexto y justificación del Trabajo

Mientras el desarrollo tecnológico no nos ofrezca una tecnología mejor, los sistemas solares fotovoltaicos son por ahora la mejor forma de obtener electricidad si una vivienda no dispone de acometida eléctrica, bien porque no haya o por el coste que suponga la instalación.

Pero para que una instalación solar pueda ser útil y proporcionar confort, debe poder asegurar el suministro continuo y esto solo es posible si la energía puede ser almacenada, para ello es necesario disponer de baterías. Son estos elementos los que más complican y encarecen la instalación. Hasta hace poco tiempo la única posibilidad de almacenar la energía era mediante baterías de ácido plomo y sus variantes, eso implicaba una serie de limitaciones relacionadas con la tecnología de éstas, que fundamentalmente limitaba su capacidad de descarga y su densidad de almacenamiento de energía por kilogramos.

En los últimos años con el auge de las baterías de litio estos problemas se fueron solucionando, aunque surgieron otros, como la necesidad de un sistema de gestión de carga de baterías más sofisticado y es aquí donde surge la necesidad de un sistema de gestión de baterías mucho más “inteligente” que los que se usaban para baterías de ácido plomo.

Al mirar en el mercado de equipos comerciales, sistemas de gestión de baterías de litio (BMS), para sistemas solares fotovoltaicos se observa que aún no había un gran mercado, al contrario de lo que ocurre con BMS para otros propósitos y de ahí surgió el interés por crear uno que pudiera ser fácil de construir, basado en tecnología ya existente de probada fiabilidad, para que su precio fuera económico y no impactara en el coste total de la instalación o lo hiciera lo menor posible. Con esta idea en mente se gestó la creación de este Trabajo Fin de Máster

1.2 Objetivos del Trabajo

El objetivo de este TFM es diseñar un Battery management System (BMS), para aplicaciones en sistemas fotovoltaicos aislados con acumuladores de litio ferrofosfato, LiFePO_4 . El controlador debe ser capaz de realizar todas las funciones típicas de un dispositivo de este tipo:

- Control de carga
- Detección sobretensión
- Sobre temperatura
- Cortocircuito
- Circuito abierto
- Mostrar datos básicos de las baterías
- Comunicaciones con algún dispositivo portátil

El sistema, baterías, panel solares, controlador deben proporcionar una potencia de 2400 W en CC lo que es suficiente para una pequeña vivienda donde la iluminación y los electrodomésticos sean de bajo consumo o bien una instalación remota, como repetidor de TV, equipos de medida, etc.

1.3 Enfoque y método seguido

A la hora de plantear el trabajo se ha optado por un diseño nuevo, pero intentando usar componentes que fueran abundantes y comunes en el mercado, evitando usar elementos de diseño específico, para que el precio final no fuera elevado. Al realizar un estudio de productos similares, se pudo observar que para el ámbito de la energía solar fotovoltaica para instalaciones domésticas no existían apenas dispositivos comerciales, por lo que fue necesario realizar un estudio de varias disciplinas antes de comenzar el trabajo.

Ha sido necesario estudiar el comportamiento de las baterías de litio, los tipos existentes y determinar cuales se adaptaban mejor a las necesidades de este TFM, también estudiar los distintos circuitos integrados diseñados para funcionar como BMS y determinar cuál se adaptaba mejor al diseño, determinar las corrientes de trabajo y las necesidades de potencia para el servicio que se pretendía cubrir, estudiar que paneles solares podían proporcionar las corrientes y tensiones necesarias en el menor espacio posible.

En cuanto al diseño de la tarjeta BMS, se optó por uno compacto que integre la etapa de potencia, control y balanceo para que pudiera ser presentado todo en una única caja, tal como se suelen presentar los distintos elementos de las instalaciones solares, como MPPT, reguladores, inversores, etc.

1.4 Planificación del Trabajo

Los recursos usados para este TFM son de dos tipos fundamentalmente, las herramientas de diseño:

- KiCad, para el diseño del circuito y el PCB
- Entorno de MPLAB de Microchip para escribir y programar el software necesario para el PIC usado

Por otro lado, los circuitos usados para el diseño, que en este caso son fundamentalmente de tres tipos:

- Chip BMS, ISL94203 de Renesas
- PIC 16F886 de Microchip
- MOSFET de potencia de IOR Rectifier

Para la planificación del trabajo se ha tomado como base las PEC de las que consta este TFM, de esta forma la organización se ajustaba en tiempos a lo demandado y resultaba más sencillo y natural el cumplimiento de los plazos. A continuación, se muestra el diagrama de Gantt con los tiempos del TFM, figura 1

1

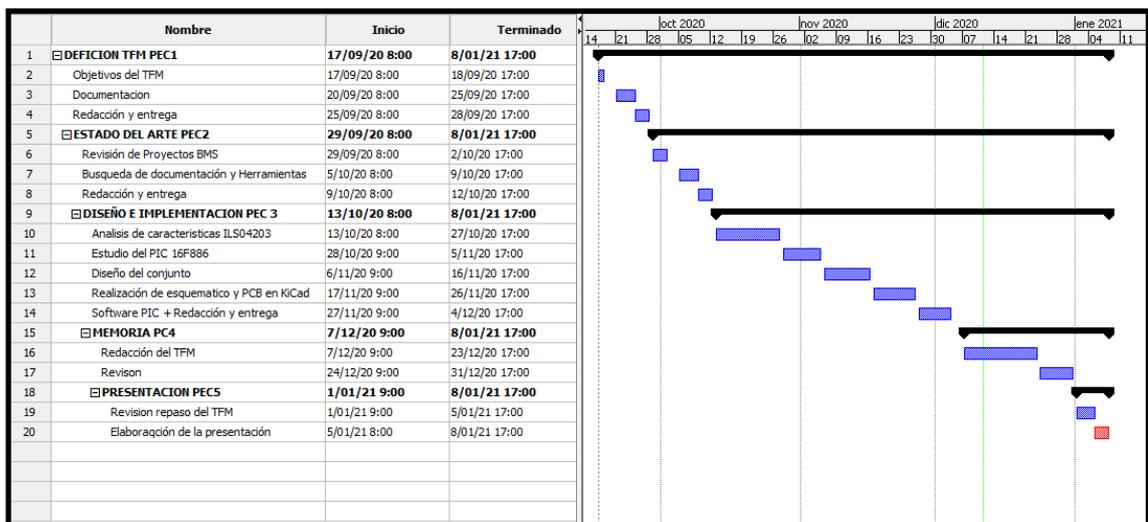


Figura 1 Diagrama Gantt

1.5 Breve resumen de productos obtenidos

La realización de este TFM ha dado como resultado un BMS orientado para su uso en instalaciones solares fotovoltaicas de pequeña potencia, para poder ser usadas en viviendas o instalaciones aisladas de la red eléctrica. En la figura 2 se muestra el diagrama WBS de los productos obtenidos.

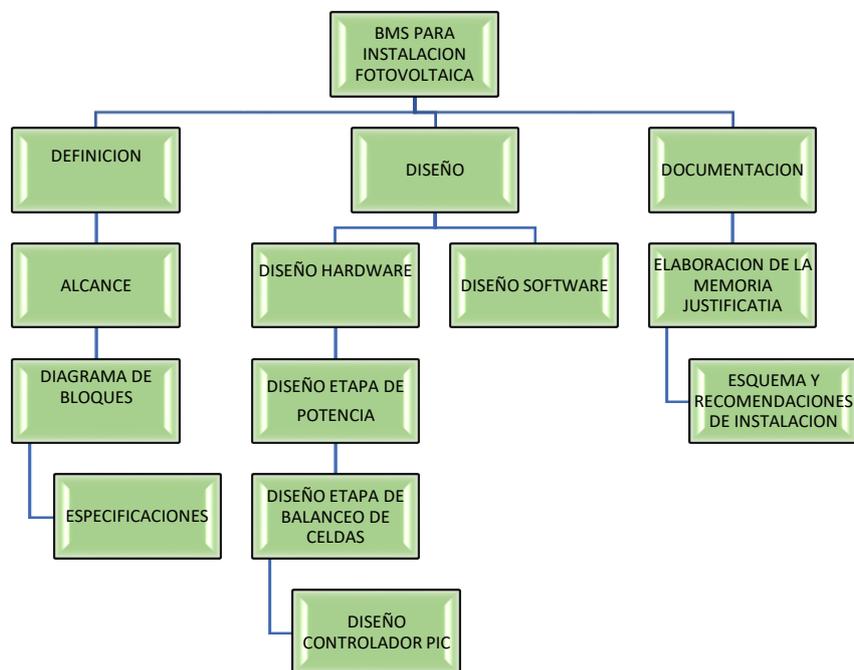


Figura 2 Diagrama Work Breakdown Structure WBS de productos obtenidos

1.6 Breve descripción de los otros capítulos de la memoria

Los capítulos 2, 3, 4, 5 están dedicados a realizar descripción del estado del arte, de los sistemas fotovoltaicos, los diversos tipos de acumuladores de energía y una breve descripción sobre paneles solares, para situar en el contexto adecuado el TFM. El capítulo 6 define el sistema objeto de TFM y en el capítulo 7 se describe las principales características y funcionalidades del circuito integrado en torno al cual se desarrolla el trabajo. Los capítulos del 8 al 20 profundizan más en los modos de funcionamiento y funcionalidades el ISL94203, ya que es necesario entender bien cómo funciona para poder sacar el máximo partido al diseño. Los capítulos 21 al 29 están dedicados al diseño del sistema BMS en forma de bloques, potencia, balanceo, control y alimentación. El capítulo 30 se dedica al microcontrolador seleccionado, el PIC16F886, el 31 al dimensionamiento del disipador de la etapa de potencia, el 32 a los elementos de protección del circuito. El capítulo 33 se dedica a exponer como se organizan

los principales registros de la EEPROM y RAM, necesarios para poder realizar un programa que se comunice con el circuito de control, los capítulos 34, 35 y 36 tratan del esquema el PCB y las especificaciones, finalmente los capítulos 37 y 38 contienen el diagrama de flujo y las conclusiones, se añaden dos anexos con los PCB y el código del PIC.

2 ESTADO DEL ARTE

En el mercado hay algunas soluciones, en algunos casos del propio fabricante de baterías y en otros, sistemas más abiertos, que se pueden usar con cualquier batería. A su vez estos sistemas pueden estar basados en un sistema discreto o en chips especializados, como es el caso de este TFM. También existe una variedad de sistemas BMS que podríamos llamar listos para usar, autónomos o standalone, son dispositivos muy sencillos, que pueden o no ser programables, se suelen usar para controlar baterías de dispositivos como patinetes, bicicletas eléctricas o pequeños robots autónomos.

Dentro de los sistemas propietarios está por ejemplo el sistema VE.BUS BMS de Victron Energy [1], figura 3, que está diseñado para sus baterías, para ser integrado en sus sistemas fotovoltaicos.

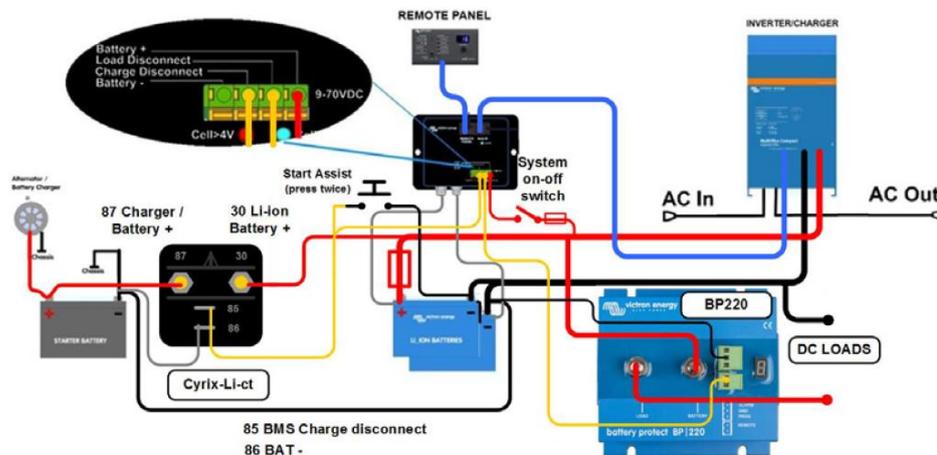


Figura 3 Esquema de instalación del BMS VE.BUS BMS de Victron Energy [1]

A la hora de diseñar un sistema de gestión de baterías, se puede optar por tres tipos de soluciones

- Circuitos genéricos, como microprocesadores, multiplexores, etc.
- Circuitos ASICS - (Application Specific Integrated Circuits)
- Circuitos diseñados específicamente para sistemas BMS

En este último caso existen varios fabricantes y soluciones en función del número y potencia de las celdas a controlar. A continuación, se citan algunos:

- Texas Instruments
- Analog Devices
- Intersil Renesas

3 TIPOS DE SISTEMAS FOTOVOLTAICOS

Los sistemas fotovoltaicos, cuyo fin es suministrar energía eléctrica a una vivienda o pequeña instalación, pozo, repetidor de radio, etc. se pueden clasificar en aislados, off grid, o conectados a red, on grid o grid tie [2]. Algunos autores hablan de un tercer sistema, llamado híbrido, pero para el objeto de este trabajo, ese sistema se considera una variante del sistema aislado, puesto que los sistemas que nos interesan son los que incluyen baterías. En los siguientes apartados se verán las características de cada uno de ellos.

3.1 Sistemas conectados a la red eléctrica (on grid)

Este sistema se caracteriza por no tener baterías, la energía captada por los paneles solares se consume directamente y el exceso se vierte a la red eléctrica. En algunos países ese vertido puede estar bonificado o no, en el caso particular de España, los sistemas conectados a la red eléctrica se regulan mediante el Real Decreto de 900/2015 de 9 de octubre. En los momentos en los que los paneles no pueden suministrar energía, por la noche, o días nublados, el consumo se realiza de la red eléctrica. Como se comentó en el apartado anterior al no tener baterías no es un sistema de interés para este trabajo, figura 4.

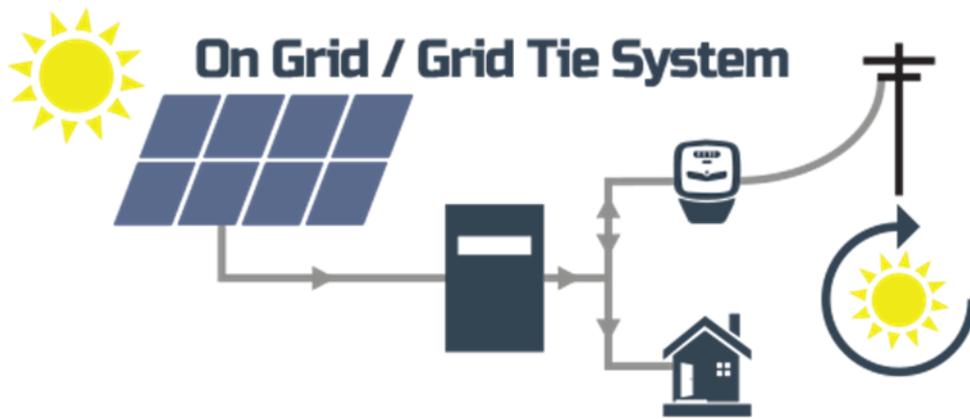


Figura 4 Esquema de instalación conectada a red [2]

3.2 Sistemas aislados de la red eléctrica (off grid)

En este caso la energía captada se acumula en baterías para poder ser usada cuando los paneles no pueden suministrar energía. El consumo depende únicamente de la energía suministrada por los captadores solares y por la capacidad y gestión de lo acumulado, es por eso por lo que en este caso, las baterías y su gestión es de vital importancia, pues las horas sin sol son muchas y las baterías son el único soporte con el que se puede contar para mantener la continuidad del fluido eléctrico. En este caso no hay conexión a ninguna red eléctrica y este tipo de instalaciones no está afectado por el Real Decreto de 900/2015 de 9 de octubre.

En algunos textos, como se ha comentado antes, se habla de una tercera clasificación, sistemas híbridos, en los que el consumidor está conectado a los dos sistemas, fotovoltaico con baterías y red eléctrica. En este caso también hay baterías que monitorizar, por lo que se incluye como un caso especial de sistemas aislados, pues el sistema puede funcionar de forma aislada si fuera necesario, con el adecuado dimensionamiento. Estos sistemas son usados en viviendas que cuentan con acometidas eléctricas y en determinados servicios, como telecomunicaciones, en algunos casos el suministro principal es la red eléctrica y el sistema fotovoltaico es solo de apoyo o reserva. Sea como sea la configuración tienen baterías y es necesario gestionarlas, figura 5. Estos sistemas si están afectados por el Real Decreto de 900/2015 de 9 de octubre.

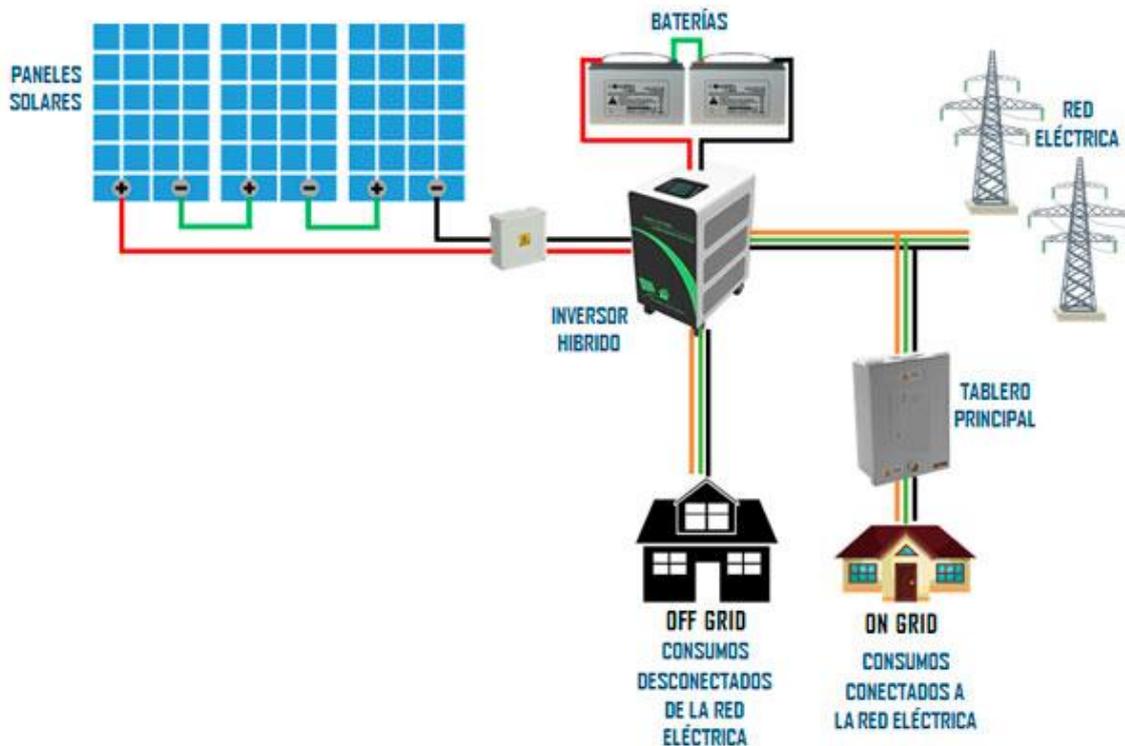


Figura 5 Instalación solar aislada [3]

4 ACUMULADORES DE ENERGIA

Los acumuladores eléctricos o baterías existen desde hace mucho tiempo, originalmente fueron inventados por Volta en 1800 y desde entonces hasta hoy han ido evolucionado hasta alcanzar el estado de desarrollo actual. Fundamentalmente, una batería es una combinación de electrodos sumergidos o recubiertos de una sustancia electrolítica que permite un intercambio iónico para conducir la electricidad. La investigación sobre baterías o de forma genérica, acumuladores de electricidad, es hoy una de las más activas y continuamente se producen avances. Entre las muchas clasificaciones posibles, hay una básica, aquella que clasifica las baterías en no recargables o primarias y en recargables o secundarias, estas últimas son las que más han evolucionado y las que nos interesan en este trabajo. Como su nombre indica una batería recargable es un dispositivo que puede cargarse y descargarse un número de veces, que se denominan ciclos.

Los primeros sistemas recargables de uso comercial fueron los acumuladores de ácido plomo, mejorados con VLRA (valve regulated lead-acid battery), batería de ácido plomo regulada por válvula. Posteriormente aparecieron otros sistemas como níquel cadmio (NiCa), níquel metal hidruro (NiMH) y hace pocos años las baterías de litio. Cada una de ellas tiene ventajas e inconvenientes, aunque para el campo de los dispositivos portátiles se ha impuesto la batería de litio en sus diversas variantes.

4.1 Baterías para uso en energía solar fotovoltaica

En los sistemas fotovoltaicos, se ha usado principalmente las baterías de ácido plomo, era la tecnología más barata disponible y aunque tenían y tienen varios inconvenientes su uso aún está bastante extendido. En los últimos años debido al gran desarrollo de las baterías de litio y su instalación masiva en automoción, también se han popularizado en los sistemas fotovoltaicos. Las ventajas de estas últimas son muy claras frente al ácido plomo, siendo el precio a corto plazo el único inconveniente que hoy frena su utilización masiva para sistemas fotovoltaicos.

Ventajas e inconvenientes de las baterías de ácido plomo frente a las de iones de litio. Las baterías de ácido plomo en su variante VLRA son el tipo de acumulador más usado en instalaciones solares. Para poder comparar ambos sistemas nos vamos a fijar en cuatro aspectos.

- Eficiencia
- Ciclo de vida
- Carga y descarga
- Coste
- Densidad de almacenamiento

4.1.1 Eficiencia

La eficiencia de una batería se define como la relación entre la energía de descarga y la energía de carga, esta eficiencia depende de factores como la temperatura, la corriente de carga y descarga, denominada c-rate. En las

baterías de litio esta eficiencia es mucho mayor que en las de ácido plomo en sus variantes.

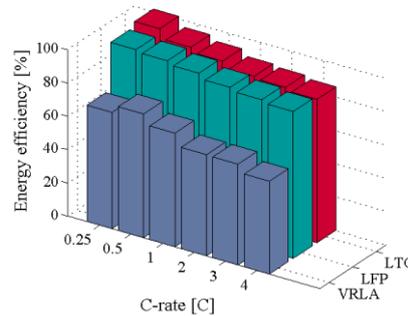


Figura 6 Comparación de eficiencia entre baterías VRLA, LFP y LTO [4]

En el grafico anterior, figura 6, podemos ver como las baterías de ácido son las menos eficientes, entre un 55% y un 75% y las de litio, en sus dos versiones litio ferrofosfato (LFP) y litio óxido de titanio (LTO) son las más eficientes, llegando en algunos casos al 95%.

4.1.2 Ciclo de vida

El ciclo de vida de las baterías se define como el número de ciclos de carga y descarga que puede realizar una batería antes de que su capacidad caiga por debajo del 80% de su valor inicial, a su vez esto está relacionado con la profundidad de la descarga, DoD, Deep of Discharge. Las baterías de plomo para uso solar tienen DOD de 30% a 50% a temperatura ambiente, las LFP tienen eficiencias del 80% al 95% [5].

El ciclo de vida de una batería es un factor muy importante, pues representa la duración del sistema. La duración de las baterías no se mide por años, si no por los ciclos de carga y descarga a las que se les somete y la corriente que se usa en cada ciclo, el C-rate. Si tenemos en cuenta además que en una instalación solar el coste de las baterías puede llegar a ser muy importante, el ciclo de vida es un factor a tener en cuenta.

Las baterías de ácido plomo y su variante VLRA tienen una estimación de entre 500 a 2000 ciclos de vida dependiendo de las condiciones de uso y en especial la temperatura. En cambio, las baterías de Litio ferrofosfato pueden llegar fácilmente a los 8000 ciclos.

4.1.3 Carga y descarga

La forma en que se carga y descarga una batería, el c-rate y el número de veces que se hace como se comentó, en el apartado anterior, es un factor clave en la vida de la batería. En el caso de las baterías de ácido plomo los métodos habituales de carga son el de corriente constante y el de tensión constante, que en las baterías de ácido plomo generan gases que es necesario evacuar. Otros métodos se han usado también, pero bien su eficiencia o complejidad no han facilitado que se popularicen.

En el caso de las baterías de LFP estos métodos de carga no generan gases y son menos sensibles a las corrientes de descarga, además de poder ser cargadas a corrientes elevadas, para aumentar la velocidad de carga.

4.1.4 Coste

Esta variable se inclina a favor de las baterías de ácido por el momento, pues el coste por kWh es de entre 60 a 250 euros/kWh, mientras que el coste de una LFP es de 300 a 1000 euros/kWh, aunque con la mejora de los procesos de producción el precio de estas últimas está cayendo año tras año.

4.1.5 Densidad de almacenamiento

Por último, veremos la comparativa entre la densidad de almacenamiento de los dos tipos de baterías estudiadas. Se define la densidad de almacenamiento como la relación entre la potencia de la batería y el peso de esta. Este factor es uno de que han hecho decantar el uso de estas baterías en la industria de la automoción y el aeroespacial, pues mientras que las baterías de plomo ácido su densidad de almacenamiento es de entre 150 W/kg a 200 W/Kg en las LFP es 300 W/Kg a 1800 W/Kg [6]

4.2 Particularidades de las baterías de litio para uso en energía solar.

Hasta ahora hemos visto una comparativa de los dos tipos de baterías más usadas en sistemas fotovoltaicos, ahora estudiaremos las baterías de litio, para llegar a la conclusión que si bien son mejores en general, tienen unas características específicas que hay que tener en cuenta, de lo que se desprenderá la necesidad del uso de un sistema de gestión de carga más

sofisticado que para las baterías de plomo y de ahí surge la justificación de este TFM, el sistema de gestión de baterías BMS.

Hasta ahora se ha hablado de baterías de litio o litio ferrofosfato sin profundizar mucho en lo que significa cada uno de los apellidos que se les da a las baterías de litio. Así se puede hablar de baterías de litio óxido de cobalto (LCO), litio ferrofosfato (LFP), litio óxido de manganeso (LMO), litio titanio (LMO) y litio óxido de níquel cobalto aluminio (LNCA) entre otras, el material del cátodo suele ser el que da nombre a cada tipología, siendo el ánodo normalmente de grafito, aunque puede ser también de otro material. Cada una de ellas tiene ventajas e inconvenientes, en la tabla 1 se muestra un resumen de tensiones y composición del cátodo y en la figura 7 se puede ver un diagrama de una batería de litio con ánodo de grafito y cátodo de óxido metálico [7]. En el caso de la energía solar fotovoltaica las más usadas son la LFP debido a sus buenas características de seguridad.

| Composición Cátodo | Composición Cátodo | Voltaje (v) |
|--------------------|--------------------|-------------|
| LFP | Grafito | 2 - 3,7 |
| LCO | Grafito | 1,5 - 2 |
| LNCA | Grafito | 2,5 – 4,2 |
| LMO | LTO | 1,5 – 2,7 |

Tabla 1 Ánodo, cátodos y tensiones de los principales modelos de baterías de litio.

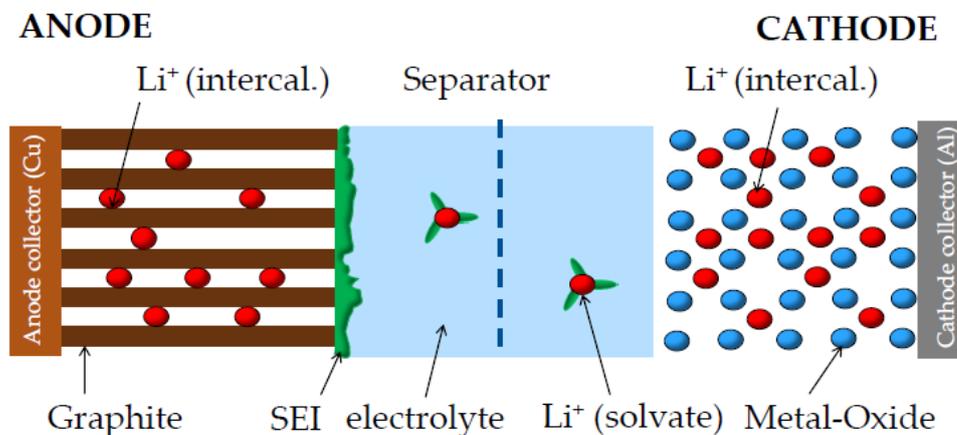


Figura 7 Batería de li-ion, con ánodo de grafito y cátodo de óxido metálico [8]

4.3 Baterías Litio óxido de hierro (LiFePO₄)

¿Qué nos aporta esta batería, la batería de Litio óxido de hierro o litio ferrofosfato? Con respecto a las baterías de plomo ácido ya vimos que tenían ventajas sustanciales, salvo el precio. Pero con respecto a las demás baterías de la familia y en concreto con las baterías LCO, óxido de cobalto, presentan algunas ventajas en las instalaciones fotovoltaicas, que se citarán a continuación:

- Mayor durabilidad en términos de ciclos de carga y descarga, su descarga se mantiene a tensión constante casi hasta el final, típicamente 3,2V, esto permite aprovechar su energía de forma más eficiente.
- La tensión de 3,2V que al poner en serie cuatro celdas da 12,8 voltios, tensión muy próxima a los 12 voltios de las baterías de plomo y a los estándares de uso común en fotovoltaica 12V y 24V, lo que simplifica el diseño.
- Soportan mejor el almacenamiento, sin casi pérdida de carga a un año.
- Son más seguras que los otros sistemas de litio, más tolerantes a calentamiento por sobrecarga y mucho menos propensas a explotar que las baterías de litio tipo LCO.
- Al no tener cobalto, son más baratas y fáciles de reciclar.

Pero también tienen algunos inconvenientes que igualmente se indicaran a continuación

- Su densidad de energía es entre un 25% y un 30% menor que las baterías de LCO
- La necesidad de un circuito de gestión más sofisticado, como un BMS, para balancear su carga ya que para un rendimiento óptimo es necesario que la carga de todas las celdas sea la misma.

En las baterías de litio en general y en particular en las LFP, se habla de la zona de operación segura, SOA (safety operation area), no se debe permitir que el acumulador trabaje fuera de esa zona. El area de operación segura está delimitada por las tensiones, corrientes y temperaturas de trabajo de la batería, no obstante, cada fabricante deberá indicar el SOA de sus baterías, pues los procesos de fabricación pueden hacer variar éstos dentro de unos márgenes y

esa información será necesaria para configurar el sistema BMS. En la figura 8 se observa cuáles son los valores de operación segura para un batería de LFP genérica.

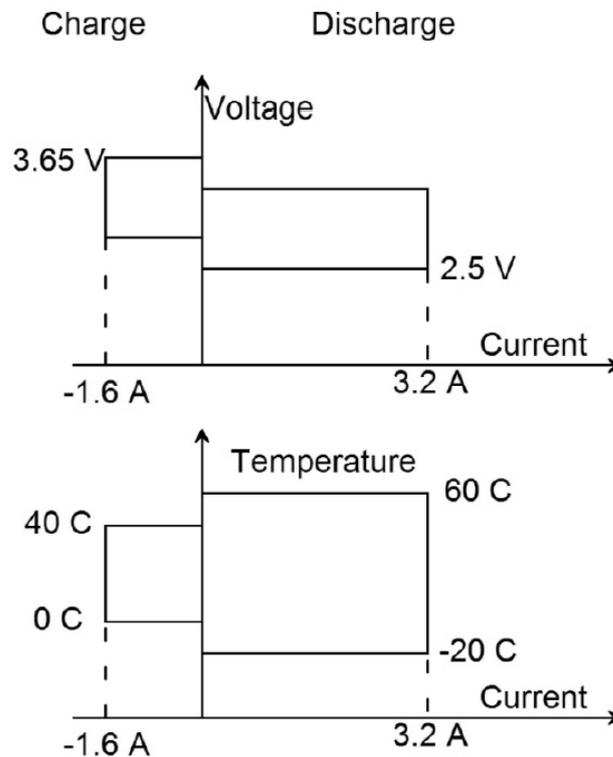


Figura 8 Área de operación segura, SOA, para una batería de óxido de hierro [9]

Visto lo anterior y teniendo en cuenta que lo habitual es que para cualquier uso las celdas se agrupen en serie y puede que, en paralelo, para obtener los voltajes y corrientes necesarias para la aplicación para la que están diseñadas, se deduce que es importante que cada celda se cargue a la misma tensión. Para el caso de este TFM, el sistema solar deberá funcionar a 24V a fin de optimizar la energía captada por los paneles, eso significa que se deben poner 8 celdas en serie, como cada celda tiene una tensión de operación de 3,2V y el SOA de estas celdas es de 3,65V en carga, se observa como realmente hay un margen reducido de menos de medio voltio que debe ser controlado.

Lo que puede ocurrir en un sistema de 8 celdas en serie es que no esté adecuadamente balanceado y que una o más celdas se carguen a más tensión,

eso impide que circule la corriente necesaria para cargar las otras celdas, dando como resultado una o varias celdas con sobrecarga y las otras con carga inferior a la de servicio. Aunque la suma de las tensiones en el extremo del conjunto sea la correcta, figura 9

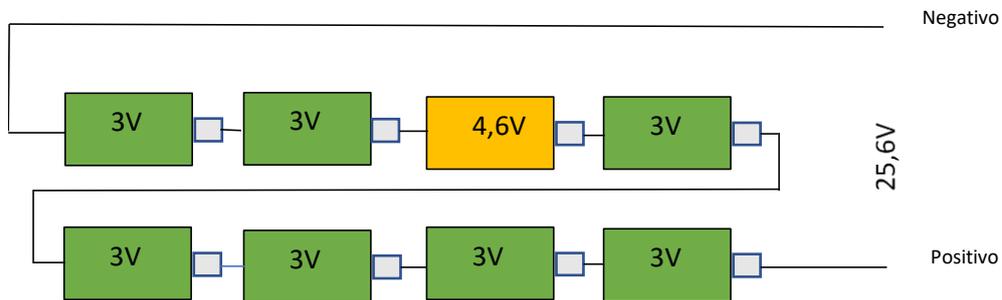


Figura 9 Sistema de 8 celdas con desbalanceo. Fuente propia

La celda con sobrecarga está en riesgo de sobrecalentarse y llegar a explotar, un cargador normal, que solo vea la carga en los extremos del paquete de baterías, como los cargadores tradicionales daría una falsa sensación de normalidad. Lo mismo ocurre en el proceso de descarga, algunas celdas pueden sobredescargarse, pudiendo mantener una falsa tensión total en sus extremos haciendo que esa celda se dañe al trabajar fuera de la SOA. La celda seleccionada para este TFM es de LFP 3,2V, formato prismático para uso en energía solar [11], de 100 Ah, figura 10



Figura 10 Celda LFO 100 Ah

5 CONFIGURACIÓN DE LOS PANELES SOLARES

La tensión óptima de trabajo del sistema es de 24V, una tensión común para pequeñas instalaciones ya que es la que mejor relación ofrece entre coste, potencia y espacio.

Cada panel está compuesto por celdas en serie y pueden variar de entre 60 a 72 dependiendo del tamaño de la celda y la potencia del panel. La corriente del panel depende de la superficie de la celda y del tipo, monocristalino o policristalino. Las celdas monocristalinas tienen mejor rendimiento, pero son un poco más caras, mientras que las celdas policristalinas tienen algo menos de rendimiento, pero son más baratas. El tamaño de la celda estándar es de 16,7 o 15,24 centímetros y las agrupaciones habituales son de 60 o 72 celdas con una potencia entorno a los 300 W STC (standard test conditions), que en condiciones NOCT (Normal operating cell temperature) se reducen a unos 290W. Las corrientes típicas de estos paneles están entorno a los 8 amperios y es normal agruparlos formando arreglos de 2, 3 o más según necesidades de potencia.

En este TFM la solución adoptada es dos arrays de 6 paneles, lo que implica, suponiendo una corriente de 8 amperios por panel $6 \times 8 = 48$ amperios por rama o 96 amperios en total, que en vatios es $6 \times 290 \times 2 = 3480$ vatios.

6 DEFINICIÓN DEL SISTEMA

El objeto de este TFM es diseñar un BMS para un sistema de alimentación solar aislado, para una vivienda pequeña, o cualquier otra necesidad, con un consumo máximo de 2400 W en corriente continua con una tensión de 24 voltios. Por lo tanto, el BMS tendrá que gestionar celdas de alta corriente. Dado que las baterías de litio para sistemas de alimentación solar no son muy populares aun, debido fundamentalmente a su precio, no hay en el mercado muchos dispositivos de este tipo, para estas aplicaciones, al contrario de lo que ocurre con los BMS para otros usos, como automoción y dispositivos portátiles.

En esencia todos los sistemas BMS hacen lo mismo, se encargan de gestionar las celdas para que todas tengan la misma carga y evitar la sobrecarga o de una forma más general asegurar que las baterías trabajen en la zona de operación segura. Una clasificación que podemos hacer de los BMS sería, por ejemplo,

BMS discretos y BMS con circuitos integrados dedicados. La otra diferencia importante es el sistema de balanceo, que se verá en capítulos posteriores.

En este TFM como ya se ha venido diciendo hasta ahora se va a diseñar un BMS entorno a un chip específico, ISL94203 [10]. Este circuito realiza toda la gestión de forma autónoma, pero además puede conectarse a un microprocesador para mejorar la gestión, visualizar datos, comunicaciones, etc. Este integrado tiene su propio algoritmo de gestión, pero gracias a la conexión con un procesador externo se puede tener la opción de implementar uno propio, si así se quisiera.

7 DESCRIPCIÓN DEL CIRCUITO INTEGRADO ISL94203

En capítulos anteriores ya se ha hablado de este circuito integrado, ahora se va a hacer de una manera más extensa describiendo cada una de sus funciones pin a pin, tabla 2.

EL ISL94203, figura 11, es un monitor de baterías de Li-ion que puede monitorizar de 3 a 8 celdas conectadas en serie. Es capaz de realizar un apagado automático del sistema, recuperación automática si el sistema se encuentra fuera de límites, SOA, balanceado de celdas, detección de celdas conectadas, detección de sobretensión baja tensión, sobre corriente, baja corriente y cortocircuito. Integra un controlador para los MOSFET de control de carga, descarga y también para balanceo de las baterías. Es capaz de trabajar de forma autónoma, y también junto con un microprocesador usando el bus de comunicaciones I2C. Soporta una gran variedad de baterías de litio, LiCoO₂, LiMn₂O₄, LiFePO₄, que son las que se usan en fotovoltaica como alternativa a la de ácido plomo.

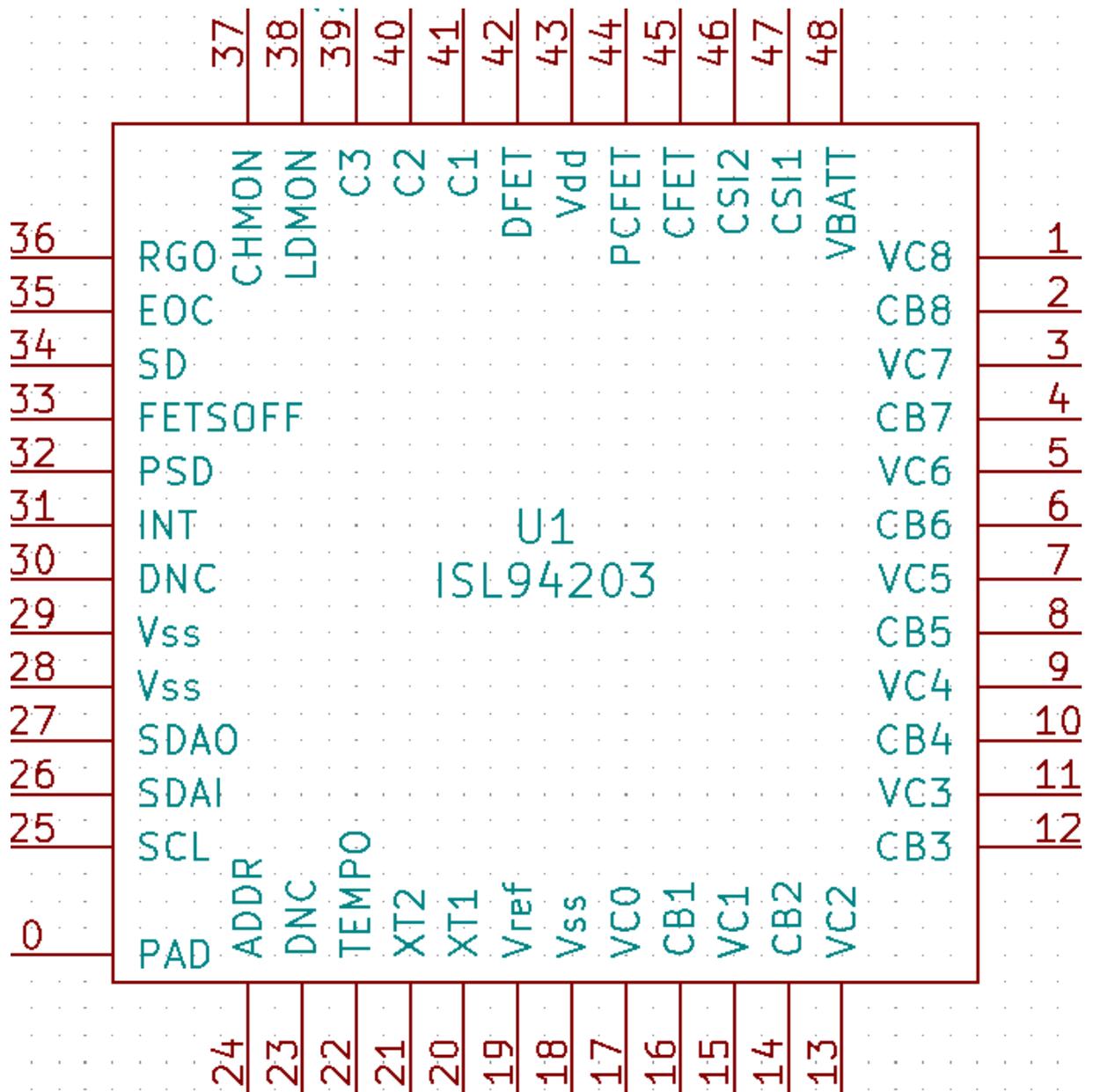


Figura 11 ISL94203, pines

| Numero de PIN | Símbolo | Descripción |
|---------------|----------|--|
| 1,2,5,7 | VC8, VC7 | Input. Nivel de tensión de batería. Estos pines se usan para monitorizar la tensión de las celdas. La tensión está referenciada a tierra y se mide con un convertor analógico digital interno de 14 bits. VCn se conecta al terminal positivo de la batería. VCn se conecta al terminal positivo de la celda n y VC-1 al terminal negativo de la celda n. VSS se conecta al terminal negativo de la celda 1 |
| 9,11,13 | VC6, VC5 | |
| 15,17 | VC4, VC3 | |
| | VC2, VC1 | |
| | VC0 | |

| | | |
|------------------------------|--|---|
| 2, 4, 6, 8 10, 12, 14, 16 | CB8, CB7 CB6, CB5 CB4, CB3 CB2, CB1 | Output. Control del FET de balanceo de celdas. Este terminal controla un FET externo para balancear las celdas. El balanceo se hace cargando o descargando la celda en cuestión. El FET de balanceo es controlado por una máquina de estados interna o por un controlador externo |
| 18, 28, 29 | Vss | Masa. Este pin se conecta a la masa del circuito, que puede ser dependiendo de la alimentación, el negativo de la cadena de baterías |
| 19 | VREF | Output. Tensión de referencia. Proporciona una referencia externa de 1,8V |
| 21, 21 | XT1, XT2 | INPUT. Monitor de temperatura. Se usan conectando dos termistores y se monitoriza la temperatura de las celdas y los transistores de potencia. |
| 22 | TEMPO | Output. Monitor de temperatura. La salida de este pin está conectada internamente a VREF mediante un FET, que hace de conmutador solo durante la medida de temperatura, fuera de ese periodo el valor de TEMPO es 0. Está pensado para usarse con un divisor de tensión formado por una resistencia y un termistor que se situará lo más cerca posible de las celdas y de los MOSFET de potencia. |
| 23, 30 | NC | No conectado |
| 24 | ADDR | Input. Serial Address. Es la dirección de entrada para las comunicaciones I2C. |
| 25 | SCL | Serial Clock. Es la señal de reloj para el bus de comunicaciones I2C |
| 26, 27 | SDAI, SDAO | Serial Data. Son las líneas de datos del bus I2C. |
| 31 | $\overline{\text{INT}}$ | Interrupción. Activo a nivel bajo, lo puede activar un microcontrolador conectado al ISL94203 cuando falla el envío de un byte dentro del periodo de tiempo de watchdog |
| 32 | PSD | Pack Shutdown. Este pin se activa cuando la tensión de la celda alcanza el umbral OVLO (flag OVLO). Opcionalmente, PSD es además puesto a nivel alto si hay una diferencia de tensión entre dos celdas cualquiera superior a un límite especificado (indicador CELLF) o si hay una condición de circuito abierto. Este pin se puede utilizar para activar un dispositivo de seguridad en el string |

| | | |
|------------|------------------|---|
| | | o como interrupción de una conexión externa de un microcontrolador |
| 33 | FETSOFF | FETSOFF. Esta entrada permite a un microcontrolador externo apagar los MOSFET de potencia y las Salidas CB. Debe estar puesto a nivel bajo con una resistencia PULL-DOWN cuando esta inactivo |
| 34 | \overline{SD} | Shutdown. Esta salida indica que el ISL94203 detectó cualquier condición de fallo que pudiera resultar en el apagado del DFET. Esto puede ser subtensión, sobrecorriente, sobretensión, subtemperatura, etc. El pin SD también se activa si hay cualquier condición de sobrecorriente de carga. Esta es una salida open drain |
| 35 | \overline{EOC} | End of Charge. Es una salida que indica que el ISL94203 ha detectado la condición de carga. Se activa cuando las celdas han alcanzado el valor EOC definido en la EEPROM |
| 36 | RGO | Regulator Output. Salida de tensión de 2,5 V de un regulador interno |
| 37 | CHMON | Change Monitor. Esta entrada monitoriza la conexión del cargador. Cuando el CI está en el modo SLEEP, conectar este pin al sistema de carga activa el dispositivo. Cuando el CI se recupera de una condición de sobrecorriente de carga, este pin se usa para monitorizar que el cargador se ha retirado antes de encender los MOSFET de potencia. En una configuración con cargador y consumo conjunto, este pin y el pin LDMON se conectan juntos. |
| 38 | LDMON | Load Monitor. Este pin monitoriza la conexión de la carga, cuando el CI entra en modo SLEEP, conectar este pin a la carga activa al dispositivo. Cuando el CI se recupera de una sobrecorriente de descarga o de un cortocircuito, este pin se usa para monitorizar que la carga se ha retirado antes de encender los MOSFET de potencia. En una configuración con cargador y consumo conjunto, este pin y el pin LDMON se conectan juntos |
| 39, 40, 41 | C3, C2, C1 | Charge Pump Capacitor Pins. En estos pines se conectan los condensadores externos usados como bomba de carga para los MOSFET de potencia |
| 42 | DFET | Discharge FET control. El ISL94203 controla la puerta MOSFET de descarga a través de este pin. El MOSFET de potencia es de canal N. El MOSFET se enciende solo |

| | | |
|--------|------------|--|
| | | cuando todas las condiciones son aceptables y se apaga cuando ocurre un evento fuera de los límites de trabajo. También puede ser apagado por un controlador externo escribiendo en el bit de control de CFET, pero no puede ser encendido. El CFET además es apagado por el pin FETSOFF. |
| 43 | VDD | IC Supply Pin. Es el pin de alimentación positivo |
| 44 | PCFET | Precharge FET Control. El CI controla la puerta de un MOSFET de precarga a través de este pin. Un MOSFET de canal N. Solo es encendido si todas las condiciones son aceptables y es apagado cuando ocurre un evento fuera de límites, también puede ser apagado por un controlador externo, pero no encendido, escribiendo en el registro PCFET. El PCFET y el CFET no pueden ser encendidos juntos |
| 45 | CFET | Charge control FET. El ISL94203 controla la puerta MOSFET de carga a través de este pin. El FET de potencia es de canal N. El FET se enciende solo cuando todas las condiciones son aceptables y se apaga cuando ocurre un evento fuera de los límites de trabajo. También puede ser apagado por un controlador externo escribiendo en el bit de control de CFET, pero no puede ser encendido. El CFET además es apagado por el pin FETSOFF. El PCFET y el CFET no pueden ser encendidos juntos |
| 46, 47 | CSI2, CSI2 | Current Sense Input. Estos pines conectan el CI con el sensor de corriente. Este puede ser una resistencia externa. El rango de valores típicos es de 0,2 mΩ a 5mΩ |
| 48 | VBATT | Input Level Shifter Supply and Battery pack voltage input. Este pin alimenta los desplazadores de nivel de entrada y también se utiliza para monitor el voltaje del string de baterías. La tensión se divide internamente por 32 y se conecta a un convertidor ADC a través de un MUX |
| PAD | GND | Thermal Pad. Este pad se conecta a masa |

Tabla 2 Descripción de los pines

8 MODO DE OPERACIÓN

Al conectar ISL94203 por primera vez a las baterías, sin que los paneles solares estén presentes o no estén generando tensión, el sistema entra en estado POWER DOWN.

Cuando los paneles solares proporcionan energía, a través de CHMON se detecta esa conexión y el circuito enciende sus fuentes internas y entra en el modo de encendido. Comprueba si las celdas están conectadas y que sus tensiones son correctas, leyendo el registro CELLS, que indica la tensión que debería haber, si hay un error, no detecta celdas conectadas o se detecta la condición de celda abierta, el ISL94203 continua en el estado POR (Power on Reset) hasta que se den las condiciones para continuar arrancando, figura 12. Por esta razón en el registro celdas se debe configurar el número de celdas iniciales del sistema, que en este caso es de 8, valor por defecto. Eso se hace mediante escritura del procesador en dicho registro si fuera necesario variar el número de celdas. Si las condiciones anteriores se ha satisfecho el sistema entra en el estado de operación normal.

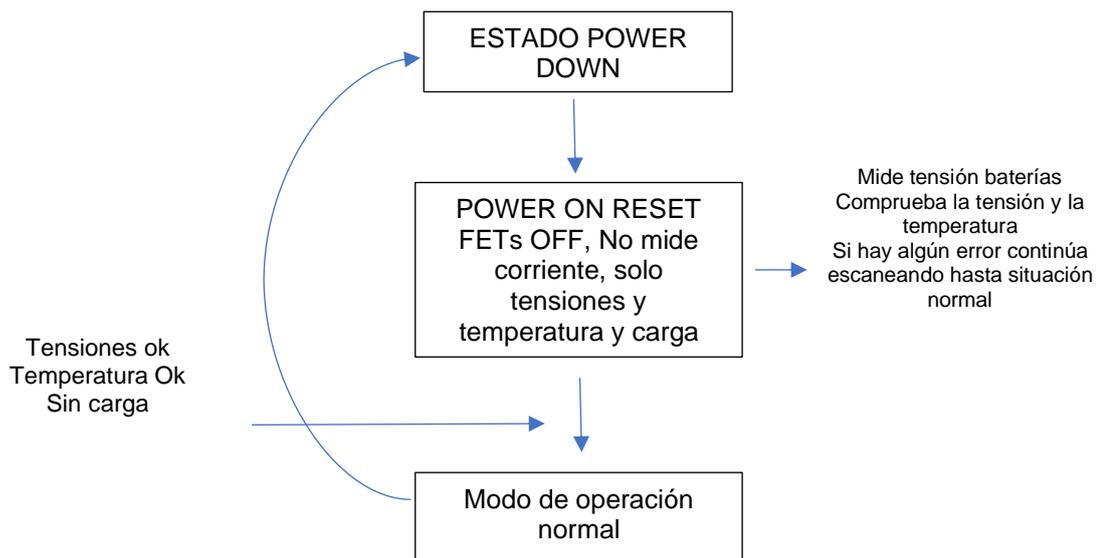


Figura 12 Power On Reset

En el estado de operación normal, si todas las celdas tienen los voltajes correctos, no se detecta sobrecorriente o valores de temperatura anormales y no hay carga, los MOSFET de potencia se ponen a ON. La forma de determinar si

hay alguna carga es esperar unos 3 segundos después del reset sin detectar y no ver carga durante dos ciclos sucesivos de LDMON, figura 13.

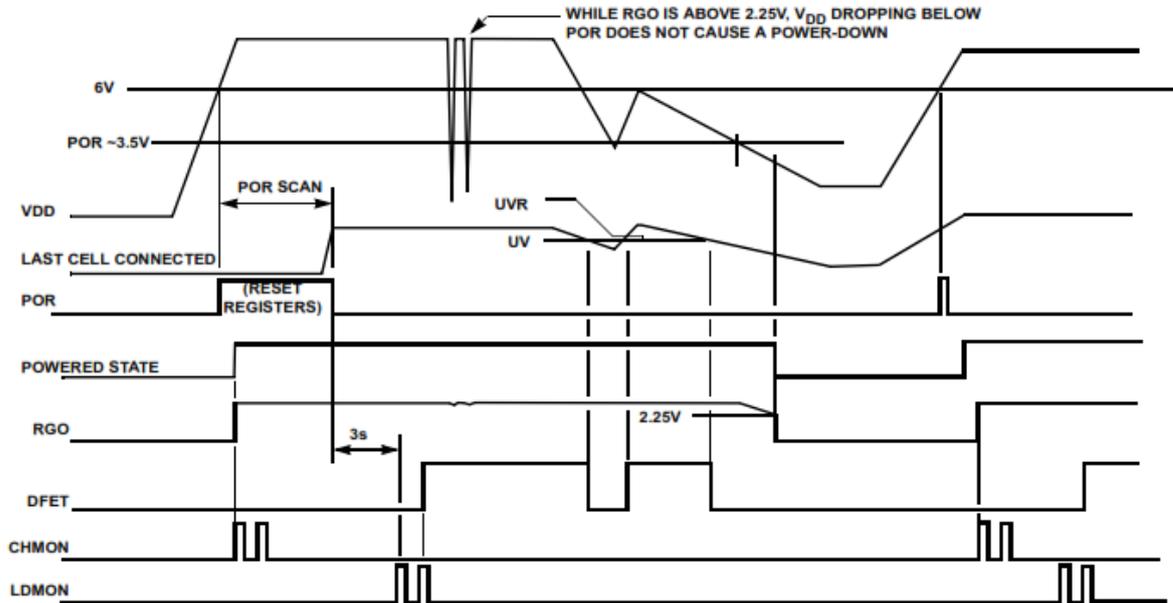


Figura 13 Formas de onda Power On y Power Down [10]

9 DESCRIPCIÓN DE LOS ESTADOS DE FUNCIONAMIENTO

En los siguientes apartados se describirá los estados de funcionamiento del ISL94203

9.1 Circuito Wake up

Cuando el circuito está en modo reposo y se detecta una condición wake up, mediante el pin CHMOM, conexión de paneles solares, resistencia pull up de 3,3 M Ω o bien mediante la conexión de una carga, pin LDMON, resistencia pull down de 3,3 M Ω el circuito entra en modo wake up. En este modo existe un consumo significativo por la batería, en la figura 14 se puede ver el diagrama de tiempos para este modo.

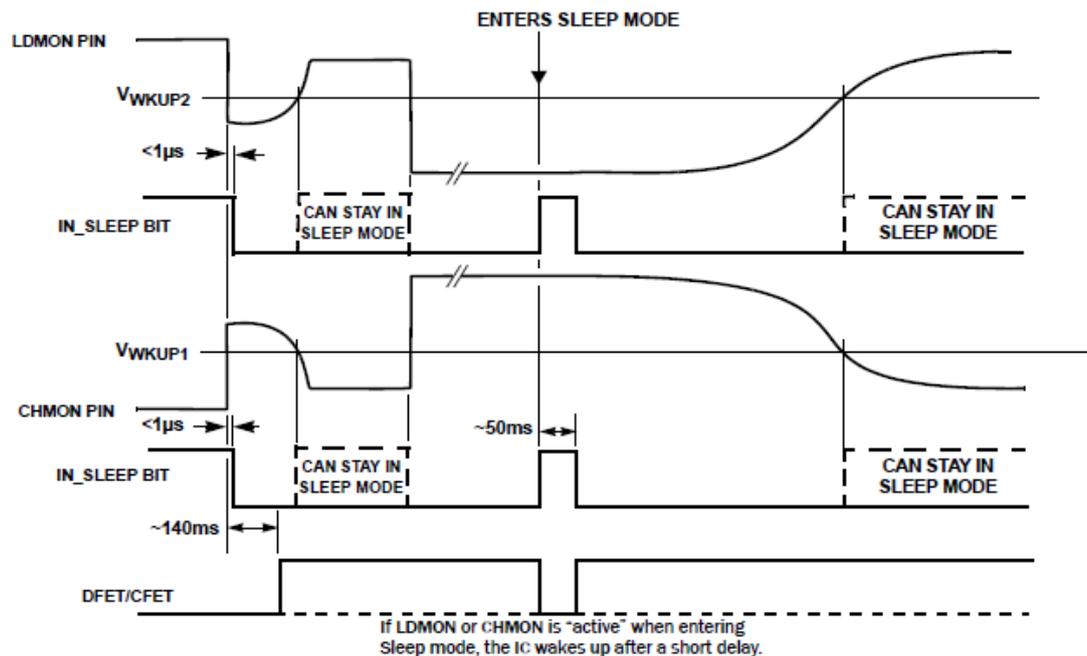


Figura 14 Wake up modo [10]

9.2 Estado de POWER DOWN

Este estado ocurre cuando la tensión en las baterías es muy baja para un servicio adecuado y ocurre en los siguientes casos:

- Si las celdas se descargan durante un largo periodo de tiempo de forma que VDD sea menor que el umbral de POR y $RGO < 2,5\text{V}$
- Durante un corto circuito de las celdas. VDD es menor de 1V y $RGO > 2,5\text{V}$. VDD deja de suministrar tensión, pero RGO mediante el condensador conectado a pin continúa suministrando tensión a la lógica digital.
- Cuando la tensión de cualquier celda cae por debajo del umbral de UVLO durante más de 160ms y $UVLOPD=1$
- Mediante un microcontrolador externo

9.3 Estado normal

Este es el modo normal de funcionamiento, en este modo el chip monitoriza la corriente y el voltaje cada 32ms . Si es necesario realiza un balance de celdas,

activa el circuito de balanceo externo. Durante este modo es en el que consume más corriente.

9.4 Estado IDLE

Si no detecta flujo de corriente de 1 a 16 minutos, entonces el dispositivo entra en el estado IDLE. En ese estado la tensión se escanea cada 256 ms los MOSFET y el regulador LDO se mantienen activados. En este estado consume menos corriente ya que las medidas son menos frecuentes. Si se detecta alguna carga o descarga, el ISL94203 sale de ese estado y regresa al estado normal. Médiante un procesador externo se puede impedir que entre en ese estado poniendo el bit $\mu\text{CSCAN} = 1$. También se puede forzar a entrar en ese modo poniendo el bit $\text{IDLE}=1$.

9.5 Estado DOZE

Si no hay flujo de corriente durante otros 16 minutos en estado IDLE, el dispositivo entra en estado DOZE, en ese caso el muestreo del voltaje de las celdas se produce cada 512 ms y los MOSFET y el regulador LDO continúan en estado ON. Cuando se detecta cualquier carga o descarga sale de este estado y regresa al estado normal. Se puede evitar que entre en estado DOZE poniendo el bit $\mu\text{CSCAN}= 1$ por un controlador externo. Se puede forzar el estado DOZE igualmente con un microcontrolador externo poniendo a uno el bit DOZE independientemente del que fluya o no corriente en algún sentido.

9.6 Estado SLEEP

Entra en estado SLEEP cuando la tensión en las celdas cae por debajo del umbral de SLEEP durante un periodo de tiempo especificado en el temporizador de SLEEP delay. Se puede evitar que el circuito entre en ese modo poniendo el registro SLEEP Voltage Level (SLL) a cero.

También puede entrar en estado SLEEP desde el estado DOZE si no se ha detectado corriente durante el estado SLEEP.

Un microcontrolador externo puede forzar el estado SLEEP poniendo el registro $\text{SLEEP SSH}=1$

Si los registros SLEEP y DOZE son puesto a cero, el dispositivo va al estado SLEEP. Para recuperarse de esa condición es necesario alimentar el dispositivo o poner el pin LDMON a nivel bajo o el CHMON a nivel alto y escribir valores distintos de cero en los registros.

Mientras está en estado SLEEP todas las tensiones son cero salvo los 2,5v del regulador, el dispositivo puede ser activado por LDMON o DCHMON. En figura 15 se puede ver un gráfico con los estados

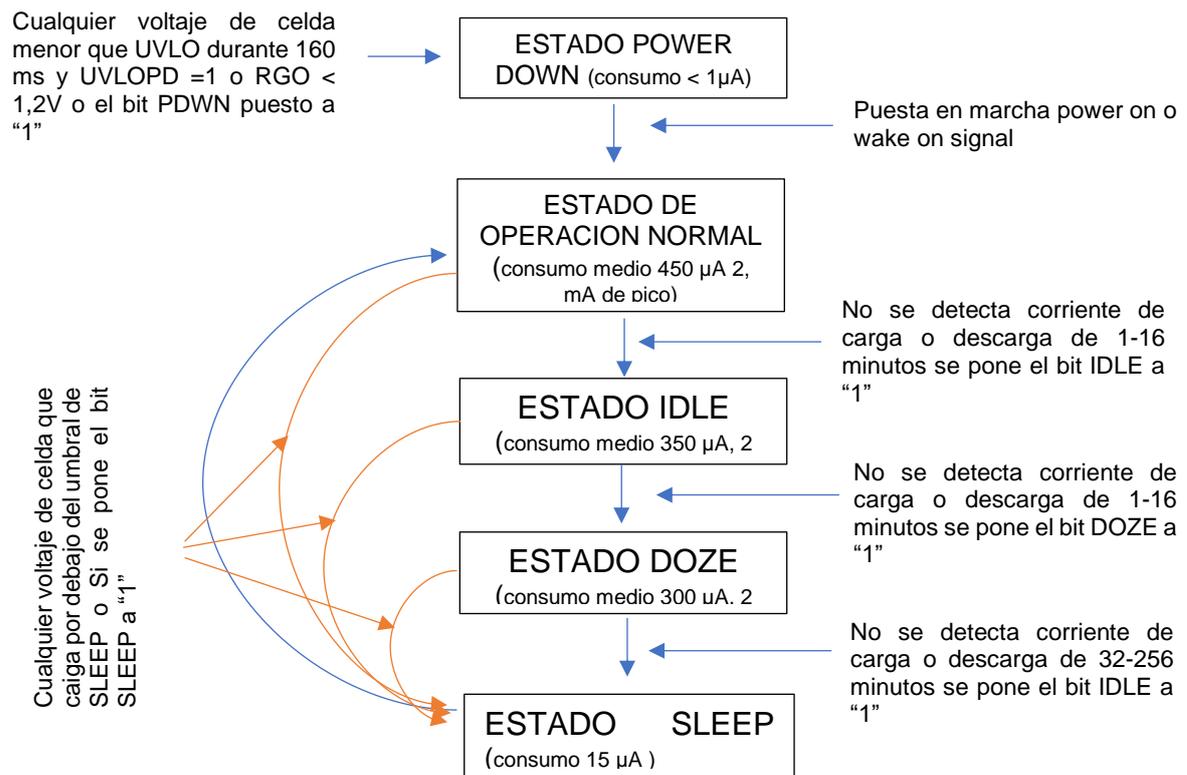


Figura 15 Diagrama de estados del ISL94203

10 DETECCION DE FALLO DE CELDA

La condición de fallo de celda CELLF, indica que la diferencia entre la tensión máxima y mínima de la celda excede de un nivel programado, especificado en el registro CBDU. Cuando se detecta la condición de fallo, se apagan los MOSFET de balanceo de celdas y los MOSFET de potencia, pero solo si el bit μ CFET es cero. Cuando el bit 7 de la dirección 4A de la EEPROM se pone a "1", la salida PSD (Pack shutdown) se activa indicando la condición de fallo de celda.

Cuando CELLF=1 y CFPD =1 los MOSFET de potencia y los MOSFET de balanceo se apagan. La salida PSD puede usarse para desactivar las celdas vía un contactor o un fusible.

La función CELLF puede deshabilitarse escribiendo en el registro CBDU el valor FFFH, pero eso deshabilita la protección de fallo de celda y la condición de circuito abierto.

11 DETECCION DE BATERIA ABIERTA

Si una batería o la conexión entre ellas se abre, los MOSFET de potencia se apagarán para prevenir la carga o descarga peligrosa de las celdas. Además, la detección de circuito abierto impide también el balanceo de celdas. Cuando se produce la condición de circuito abierto y el bit "Open Wire Power Shutdown (OWPSD=0), se apagan los MOSFET de potencia y los de balanceo, pero no activa el bit PSD, Power Shutdown, esto permite que el resto de las funciones del dispositivo continúen funcionando. El ISL94203 puede recuperarse automáticamente de la condición de circuito abierto, salvo que el bit OWPSD=1, en ese caso además de apagar todos los MOSFET tanto los de potencia como los de balanceo, se activa el bit PSD. En ese caso no podrá recuperarse de la condición de circuito abierto de forma automática.

La detección de circuito abierto tiene dos limitaciones, solo se activa si previamente se ha activado el indicador CELLF y la segunda es que la detección de circuito abierto no ocurre de forma inmediata, sino que se debe detectar la condición anterior y esto ocurre en modo normal cada 32 ms o cada 256 ms en el modo DOZE.

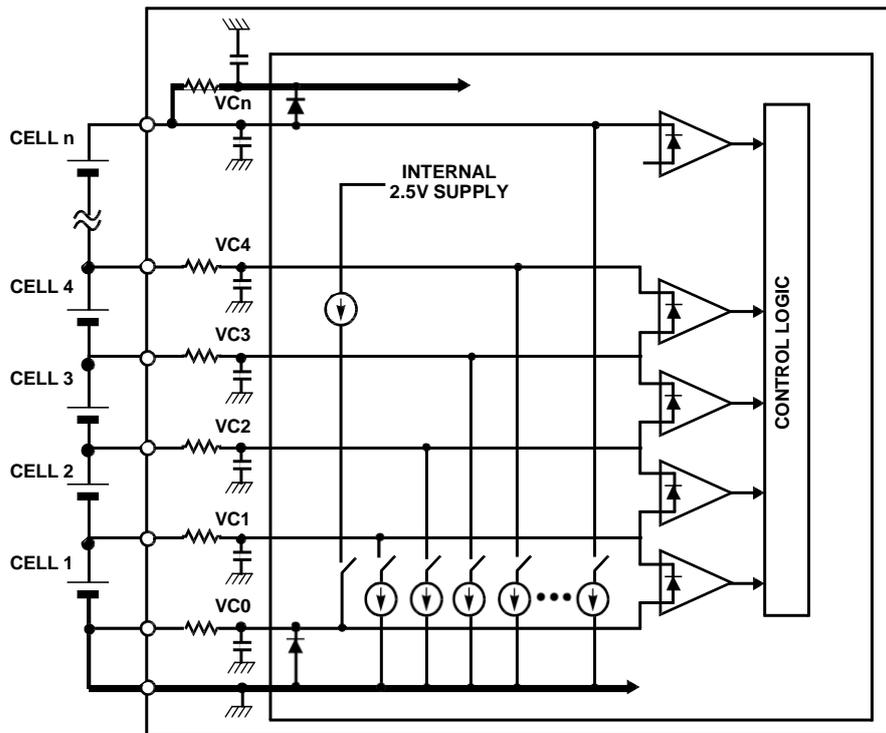


Figura 16 Detección de circuito abierto [10]

Lo que se hace es que se inyecta un pulso de corriente en los condensadores que forman el filtro de entrada de cada una de las entradas VCn, este pulso que puede ser variable desde $1\mu\text{A}$ y hasta 512 ms y se fija en el registro OWT, por defecto está fijado a 1ms . Cuando hay una condición de circuito abierto esa corriente a través del condensador produce un cambio en la tensión del umbral de circuito abierto de $-1,4\text{V}$, si no hay circuito abierto no hay cambios apreciables de tensión. Cada entrada tiene un comparador que detecta si el voltaje en la entrada cae más de $1,4\text{V}$ por debajo del voltaje de la celda adyacente, excepto VC1 y VC0, en el primer caso se mira si cae 1V y para el segundo si supera los $1,4\text{V}$. Si se detecta alguna de estas condiciones se activa el flag OPEN, que indica una condición de circuito abierto, figuras 16 y 17

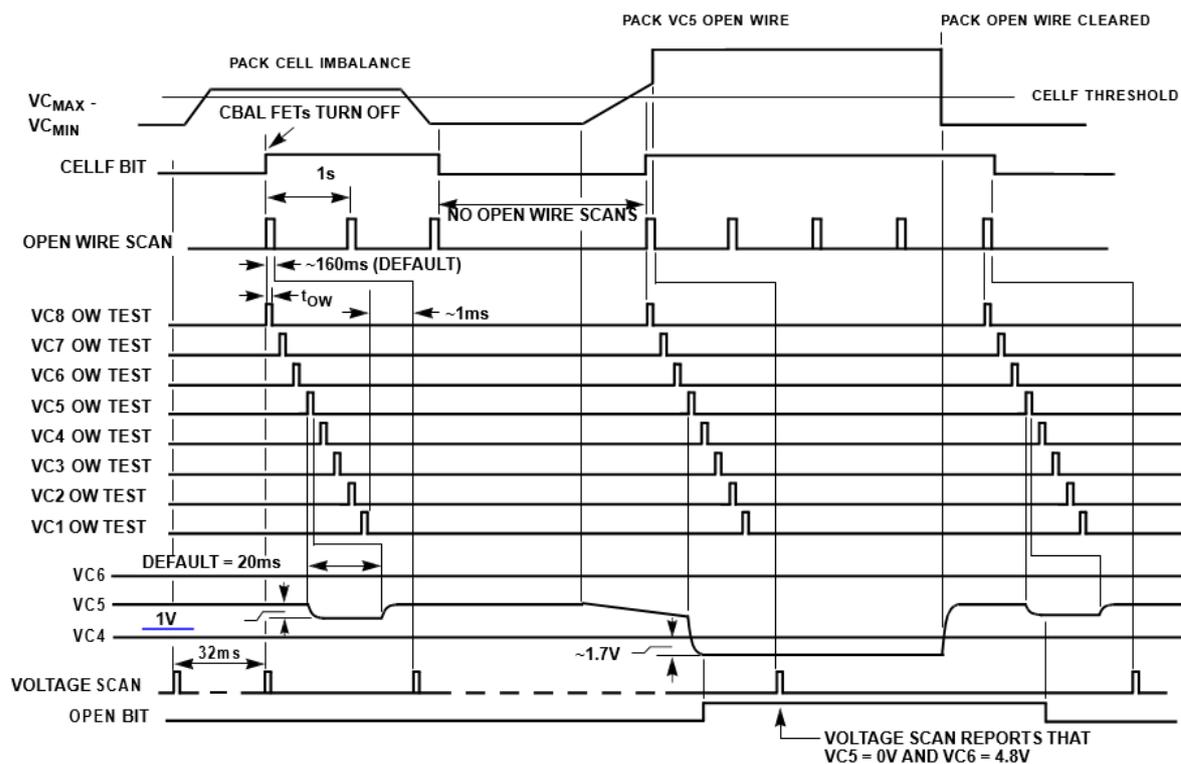


Figura 17 detección batería abierta [10]

12 MONITORIZACION DE TENSION Y CORRIENTE DE CARGA Y DESCARGA

El monitor de corriente de carga y descarga está formado por una resistencia tipo shunt y un amplificador diferencial que es capaz de detectar el sentido de la corriente, hacia las baterías o desde las baterías. Este circuito está en activo todo el tiempo salvo en modo SLEEP y POWER DOWN.

El monitor mide la tensión que cae en la resistencia shunt y lo compara con varios umbrales diferentes prefijados por el fabricante. Si la tensión medida excede de un límite específico en un tiempo determinado el ISL94203 actúa para proteger el sistema. La protección que ofrece es de sobrecorriente y cortocircuito en descarga y de sobrecorriente en carga.

Además, también detecta la dirección de la corriente indicando si las baterías se están cargando o descargando, activando la indicación correspondiente, carga o descarga.

Además de esta medida también funciona como sensor de corriente para ser usado por un microcontrolador externo, en este caso la ganancia puede ser programada por dicho microcontrolador en valores x5, x50 o x500, esto permite monitorizar un amplio margen de corrientes y además usar un sensor con un rango entre 0,3 mΩ y 5 mΩ, en la siguiente tabla, tabla 3 y figura 18, se muestra el ajuste de la ganancia según la corriente a medir.

| Ganancia | Rango de tensión (mv) | Rango de corriente R=1mΩ |
|----------|-----------------------|--------------------------|
| X5 | -250 a 250 | -250 a 250 A |
| X50 | -25 a 25 | -25 a 25 A |
| X500 | -2,5 a 2,5 | -2,5 a 2,5 A |

Tabla 3 Rango de tensiones

El circuito detector de corriente tiene dos partes. La primera parte es un monitor de corriente digital, que permite medir la corriente por un microcontrolador externo. La ganancia del amplificador en ese caso se fija con los bits CG1:CG0 del registro 85H por el microcontrolador. Los 14 bits con el ajuste de offset del ADC, después de medir la tensión a través de la resistencia shunt se guardan en la RAM, junto con los 12 bits que se usan para comparar los umbrales para la detección de cortocircuito y sobrecorriente. El ajuste del offset lo hace el fabricante mediante calibración y es almacenado en la EEPROM

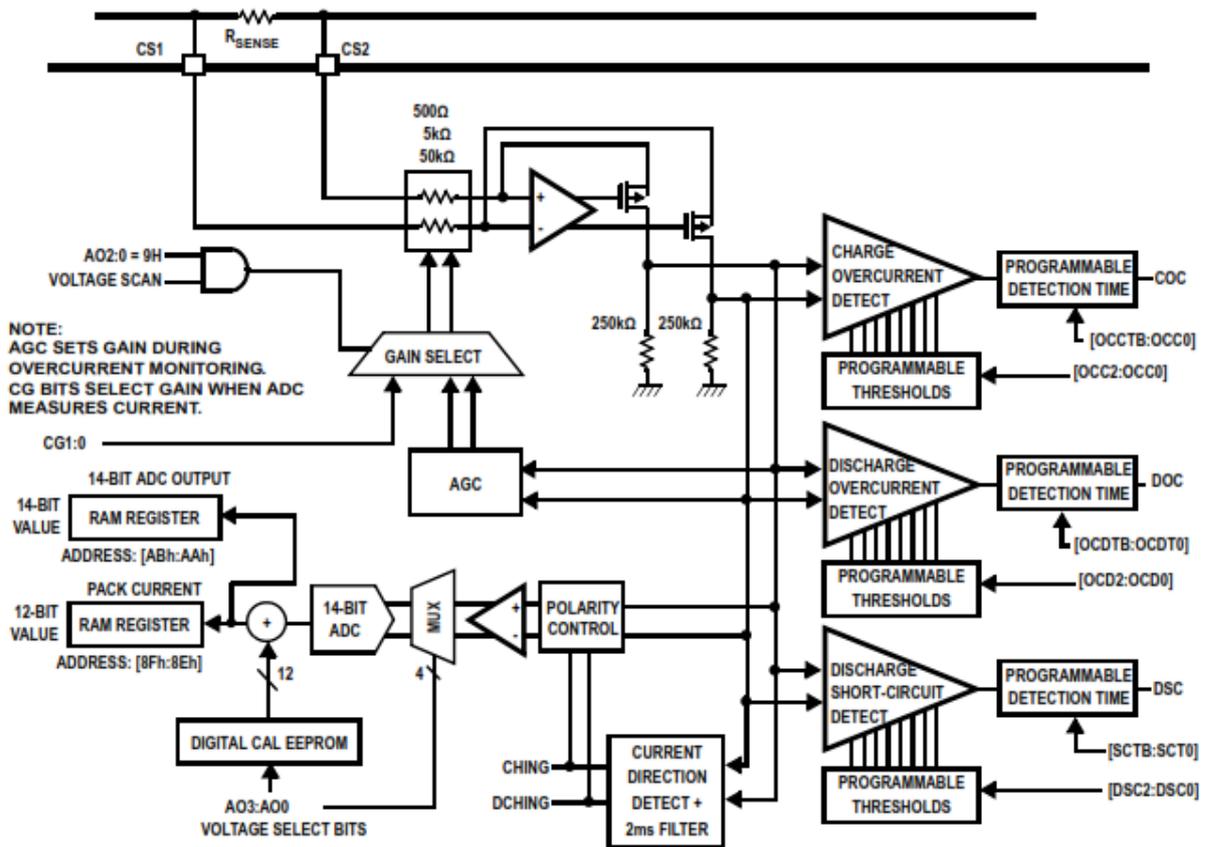


Figura 18 Monitorización de la corriente de carga descarga [10]

La segunda parte del circuito se usa para la detección de la dirección de la corriente, la sobrecorriente y la corriente de cortocircuito.

En la detección de la dirección de la corriente existe un retardo de 2 ms, esto significa que el circuito de detección de carga necesita detectar un flujo ininterrumpido de corriente de más de 2 ms.

Los umbrales de sobretensión y cortocircuito son programados en EEPROM. Los umbrales de sobrecorriente de descarga se muestran en la tabla 4, fijados en los registros 16H y 17H, siendo el valor por defecto 44A0H, que equivale a 32mv y 160 ms, que se ajusta al valor de la resistencia shunt elegida.

| VALORES | Umbrales (mv) | Corriente equivalente en Amperios | | | | |
|---------|------------------|-----------------------------------|--------|------|------|------|
| | | 0,3 mΩ | 0,5 mΩ | 1 mΩ | 2 mΩ | 5 mΩ |
| 000 | 4 | 13,3 | 8 | 4 | 2 | 0,8 |
| 001 | 8 | 26,6 | 16 | 8 | 4 | 1,6 |
| 010 | 16 | 53,3 | 32 | 16 | 8 | 3,2 |

| | | | | | | |
|-----|----|-------|-----|----|----|------|
| 011 | 24 | 80 | 48 | 24 | 12 | 4,8 |
| 100 | 32 | 106,7 | 64 | 32 | 16 | 6,4 |
| 101 | 48 | 160 | 96 | 48 | 24 | 9,6 |
| 110 | 64 | 213 | 128 | 64 | 32 | 12,8 |
| 111 | 96 | 310 | 192 | 96 | 48 | 19,2 |

Tabla 4 Valores umbral de la corriente de descarga [10]

Los valores umbral de sobre corriente de carga se muestran en la tabla 5, están definidos en los registros 18H y 19H de la EEPROM, el valor por defecto es 44A0H, que equivale a 160 ms y 8 mV.

| VALORES OCC | Umbrales (mv) | Corriente equivalente en Amperios | | | | |
|----------------|------------------|-----------------------------------|--------|------|------|------|
| | | 0,3 mΩ | 0,5 mΩ | 1 mΩ | 2 mΩ | 5 mΩ |
| 000 | 1 | 3,3 | 2 | 1 | 0,5 | 0,2 |
| 001 | 2 | 6,7 | 4 | 2 | 1 | 0,4 |
| 010 | 4 | 13,3 | 8 | 4 | 2 | 0,8 |
| 011 | 6 | 20 | 12 | 6 | 3 | 1,2 |
| 100 | 8 | 26,6 | 16 | 8 | 4 | 1,6 |
| 101 | 12 | 40 | 24 | 12 | 6 | 2,4 |
| 110 | 16 | 53,3 | 32 | 16 | 8 | 3,2 |
| 111 | 24 | 80 | 48 | 24 | 12 | 4,8 |

Tabla 5 Valores umbral de la corriente de carga [10]

Los valores umbral de corriente de cortocircuito de descarga se muestran en la tabla 6, están definidos en los registros 1AH y 1BH del EEPROM y sus valores por defecto son 30C8H, que equivalen a 48 mV y 200 μs.

| VALORES DSC | Umbrales (mv) | Corriente equivalente en Amperios | | | | |
|----------------|------------------|-----------------------------------|--------|------|------|------|
| | | 0,3 mΩ | 0,5 mΩ | 1 mΩ | 2 mΩ | 5 mΩ |
| 000 | 16 | 53,3 | 32 | 16 | 8 | 3,2 |
| 001 | 24 | 80 | 48 | 24 | 12 | 4,8 |
| 010 | 32 | 106,8 | 64 | 32 | 16 | 6,4 |

| | | | | | | |
|-----|-----|--------|-----|-----|-----|------|
| 011 | 48 | 160 | 96 | 48 | 24 | 9,6 |
| 100 | 64 | 213 | 128 | 64 | 32 | 12,8 |
| 101 | 96 | 320 | 192 | 96 | 48 | 19,2 |
| 110 | 128 | 426,6 | 254 | 128 | 64 | 25,6 |
| 111 | 256 | 853,33 | 512 | 256 | 128 | 51,2 |

Tabla 6 Valores umbral de la corriente cortocircuito de descarga [10]

En cuanto a la detección de sobrecorriente y cortocircuito el funcionamiento es el siguiente:

- **Condición de sobrecorriente en descarga:** Cuando la tensión en la resistencia shunt supera el umbral indicado en el registro programable de umbrales sobrecorriente de descarga [OCD2:OCD0] para un retardo de sobrecorriente ajustado por los bits [OCDTB: OCDTO]. Esto hace que el bit DOC pase a nivel alto y también el LD_PRSENT, (Carga presente). Si el bit μ CFET=1 el microcontrolador externo puede controlar los MOSFET de Potencia.
- **Condición de sobrecorriente en carga:** Cuando la tensión en la resistencia shunt supera el umbral indicado en el registro programable de sobrecorriente de carga [OCC2:OCC0] para un retardo de sobrecorriente ajustado por los bits [OCCTB: OCCTO]. Esto hace que el bit COC pase a nivel alto y también CH_PRSENT (Cargador, paneles solares presentes). Si el bit μ CFET=1 el microcontrolador externo puede controlar los MOSFET de potencia.
- **Condición de cortocircuito en descarga:** Cuando la tensión en la resistencia shunt supera el umbral indicado en el registro programable de umbrales cortocircuito de descarga [SCD2:SCD0] para un retardo de sobrecorriente ajustado por los bits [SCDTB: SCDTO]. Esto hace que el bit DSC pase a nivel alto y también el LD_PRSENT, (Carga presente). Los MOSFET de potencia se apagan al detectarse la condición de cortocircuito a menos que el bit μ CFET=1.

13 OPERACIÓN ANTE SOBRECORRIENTE Y CORTOCIRCUITO EN DESCARGA

Si se detecta una sobrecorriente de descarga o un corto circuito, el ISL94203 entra en modo de protección comenzando el estado de monitor de carga. Espera tres segundos y periódicamente comprueba la carga activando LDMON de 0 a 15 ms cada 256 ms. La duración del pulso se programa con los bits [LPW3:LPW0] en la EEPROM.

Cuando se recupera de la condición de sobrecorriente inyecta una pequeña corriente ($60\mu\text{A}$) hacia la carga. Si la carga está presente, la tensión en el pin LDMON está a nivel bajo y el bit LD_PRSENT=1. Cuando la resistencia de la carga es suficientemente alta, LDMON toma valor alto también al ser una entrada pull-down, el bit LD_PRSENT se reinicia. Cuando la carga ha sido detectada en dos periodos de muestreo se determina de nuevo una situación normal y los bits DOC y DSC se reinician. Figura 19

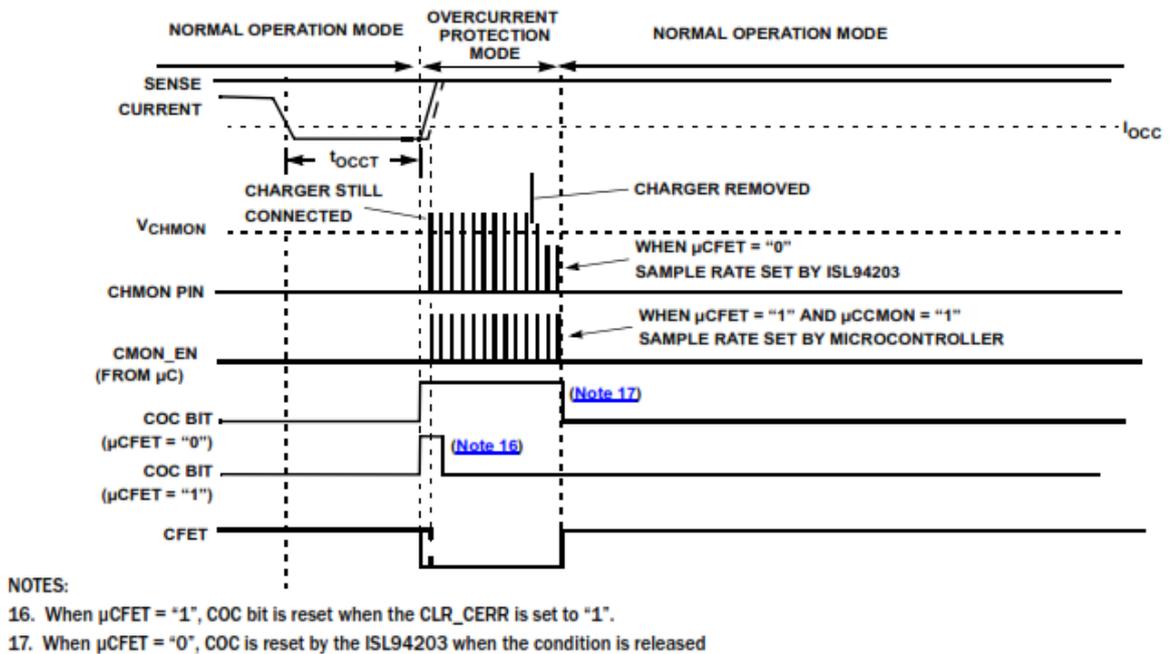


Figura 19 Diagrama de operación en cortocircuito [10]

14 OPERACIÓN ANTE SOBRECORRIENTE DE CARGA

Si se detecta una sobrecorriente de carga o un corto circuito, el ISL94203 entra en modo de protección comenzando el estado de monitor de carga.

Periódicamente comprueba la carga activando CHMON de 0 a 15 ms cada 256 ms. La duración del pulso se programa con los bits [CPW3:CP0] en la EEPROM.

El circuito de recuperación comprueba la tensión en el pin CHMON, cuando el cargador está presente, la tensión en CHMON es mayor de 9V y el bit CH_PRSENT=1. Cuando el cargador es desconectado, la tensión en el pin CHMON, de tipo pull-up, cae por debajo del umbral de CHMON y el bit CH_PRSENT se reinicia. Cuando el cargador se ha desconectado el suficiente tiempo, dos periodos de muestreo consecutivos, se reconoce el estado normal y se borra el bit COC. Figura 20

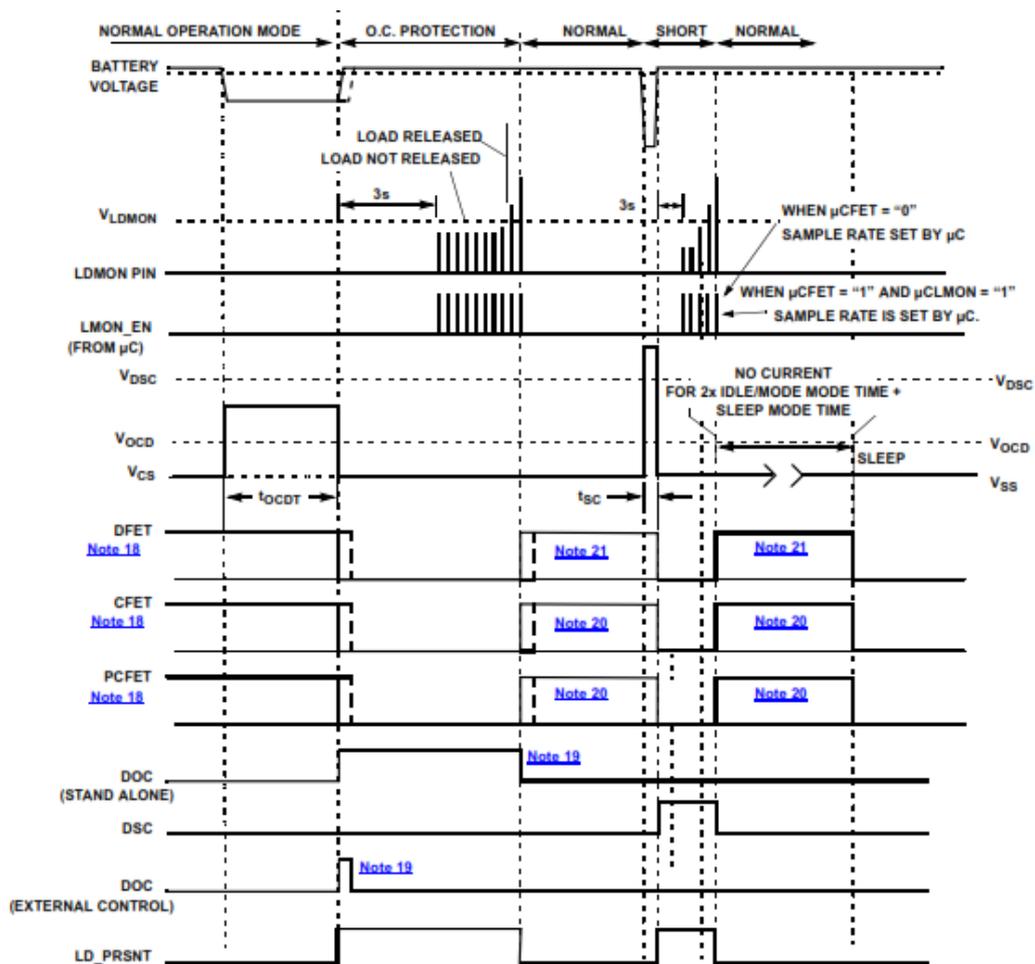


FIGURE 22. DISCHARGE OVERCURRENT PROTECTION MODE - EVENT DIAGRAM

NOTES:

- 18. When $\mu\text{CFET} = "1"$, CFET, DFET and PCFET are controlled by external μC .
When $\mu\text{CFET} = "0"$, CFET, DFET and PCFET are controlled automatically by the ISL94203.
- 19. When $\mu\text{CFET} = "1"$, DOC and DSC bits are reset by setting the CLR_LERR bit.
When $\mu\text{CFET} = "0"$, DOC and DSC are reset by the ISL94203 when the condition is released.
- 20. PCFET turns on if any cell voltage is less than LVCHG threshold. Otherwise CFET turns on.
- 21. DFET does not turn on if any cell is less than the UV threshold, unless the DFODUV bit is set.

Figura 20 Diagrama de operación ante sobrecorriente de carga [10]

15 MEDIDA DE CORRIENTE, TENSIÓN y TEMPERATURA

La medida de los parámetros de tensión, corriente y temperatura de las celdas, junto con la tensión de referencia, se realiza cada 32 ms, 256 ms o 512 ms, dependiendo del estado de operación del ISL94203. La temperatura y el voltaje se miden cada 4 ciclos de reloj, la detección de circuito abierto, cada 32 ms durante el tiempo en que CELLF=1. Después de cada medida se realiza un ajuste de offset y se almacena el valor en la RAM, este valor es usado para comprobar si las celdas están operando dentro de los parámetros correctos.

El fabricante graba unos parámetros de calibración en la EEPROM y se aplica a cada conversión. En la figura 21, se puede ver la representación del escaneo.

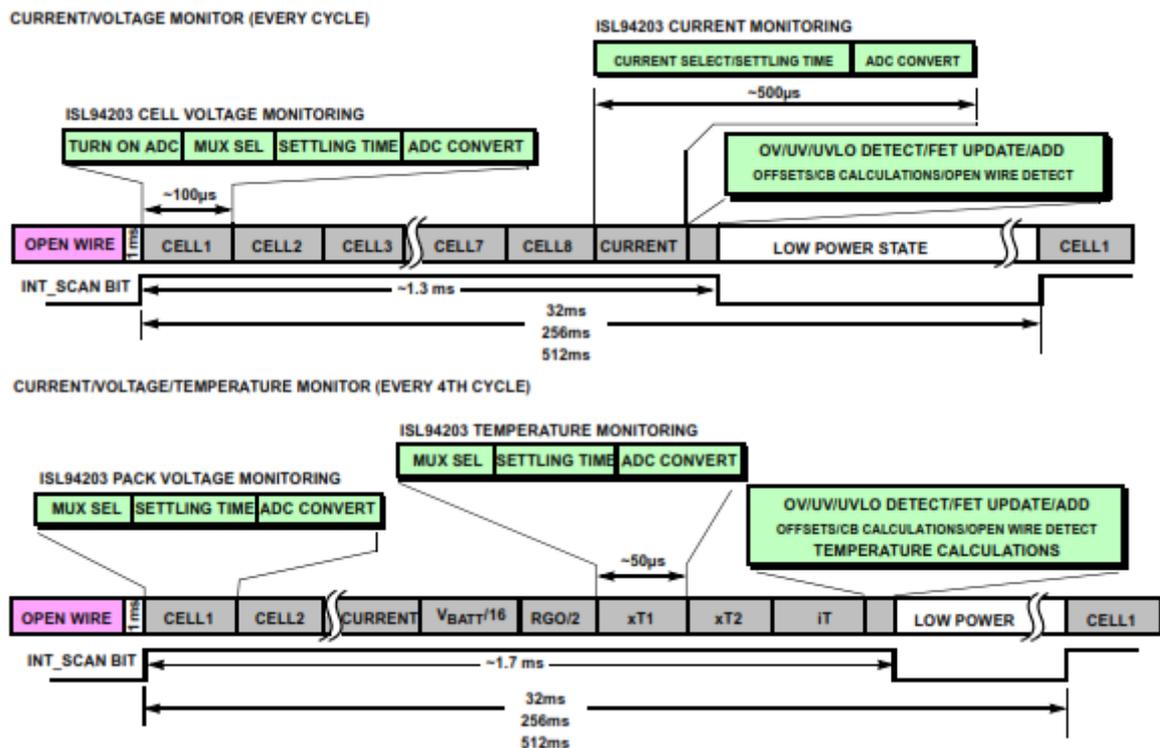


Figura 21 Diagrama de escaneo de la tensión de celdas y temperatura [10]

15.1 Monitorización de la tensión de celda

La monitorización de las celdas se realiza mediante un multiplexor y un conversor analógico digital como se indica en la figura 12. El ADC convierte la tensión de las celdas en un valor de 14 bits, pero solo 12 se almacenan en el registro de

celdas. En el momento de la fabricación del chip se calibra para 3,6 V por celda a 25°C y ese valor es el usado para todas las comparaciones siguientes. El ISL94203 tiene dos pares de niveles de comparación de tensión, el OVLO y OV, comparación de sobretensión y UVLO/UV, comparación de baja tensión. Los niveles OVLO y UVLO son umbrales secundarios por encima y por debajo de OV y UV.

Estos niveles, OVLO y UVLO proporcionan una seguridad secundaria y pueden desconectar las baterías de forma permanente o temporal.

La condición de OVLO puede ser anulada poniendo el umbral OVLO a FFFH o por un microcontrolador externo poniendo el bit $\mu\text{CSCAN}=1$ anulando así la medida interna, pero en ese caso el micro externo debe además controlar las medidas de celdas y los MOSFET de potencia y el balanceo.

La condición UVLO también puede ser anulada poniendo el umbral UVLO a 0V. La respuesta del sistema a la condición UVLO es entrar en el estado POWER DOWN o apagar los MOSFET de potencia y poner el bit UVLO=0

15.2 UV, OV y SLEEP

Los umbrales UV, OV y SLP (SLEEP) son fijados mediante valores individuales de 12 bits. Los umbrales de recuperación de UV y OV se establecen mediante valores individuales de 12 bits.

El escaneo de protección de tensión ocurre cada 32 ms en el estado normal de operación. Si no se ha detectado actividad de carga y descarga de 1 a 16 minutos, entonces el escaneo ocurre cada 256 ms (estado IDLE). Si no se detecta actividad de nuevo en estado IDLE, pasa a 512 ms, modo SLEEP.

15.3 Detección y/o respuesta de sobretensión

Para monitorizar la tensión de celda usa los pines V_{CN} , según la fórmula $V_{CN} - V_{C(N-1)} > V_{OV}$ durante un tiempo t_{OV} . En caso de detectar que se excede ese valor se activa un flag OV entonces si $\mu\text{CFET}=0$, el ISL94203 apaga el MOSFET de carga poniendo el bit CFET=0. Ahora está en modo protección contra sobretensión y el estado del MOSFET de descarga no se altera. El MOSFET de carga se mantiene apagado hasta que la tensión de sobrecarga caiga por debajo del nivel de recuperación, V_{OVR} durante un tiempo t_{OVR} , que es igual al tiempo t_{OV} .

Cuando el dispositivo se recupera del modo de protección contra sobrecarga, el MOSFET de carga se enciende automáticamente (si $\mu\text{CFET} = 0$). El estado del MOSFET de descarga se mantiene inalterado.

Durante la carga si la tensión de cualquier celda excede del umbral de fin de carga, EOCS, entonces un bit EOCHG se activa y la salida \overline{EOC} se pone a nivel bajo. El bit EOCHG y la salida \overline{EOC} retornan a sus condiciones normales cuando la tensión de todas las celdas cae por debajo del umbral EOCS-117 mV.

También hay un bloqueo de sobretensión. Cuando se alcanza este nivel, se activa el bit OVLO, se activa la salida PSD y el MOSFET de carga o el MOSFET de precarga se apaga inmediatamente (mediante el ajuste de los parámetros CFET o PCFET a "0"). La salida PSD se puede utilizar para activar un fusible para proteger las celdas.

Si, durante una condición OV, el bit μCFET está fijado a "1", el microcontrolador debe controlar tanto el apagado como el encendido de los MOSFET de carga y precarga. Esto no se aplica a la condición OVLO.

El dispositivo incluye una opción para volver a encender el MOSFET de carga en una condición de sobretensión, si hay corriente de descarga que fluya hacia la carga. Esta opción es establecida por el CFODOV, (CFET ON Durante Sobretensión), indicador almacenado en la EEPROM. Entonces, si la corriente de descarga se detiene y todavía hay una condición de sobrecarga en la celda, el dispositivo desactiva de nuevo la carga MOSFET. En la figura 22 se puede ver el cronograma de lo expuesto anteriormente

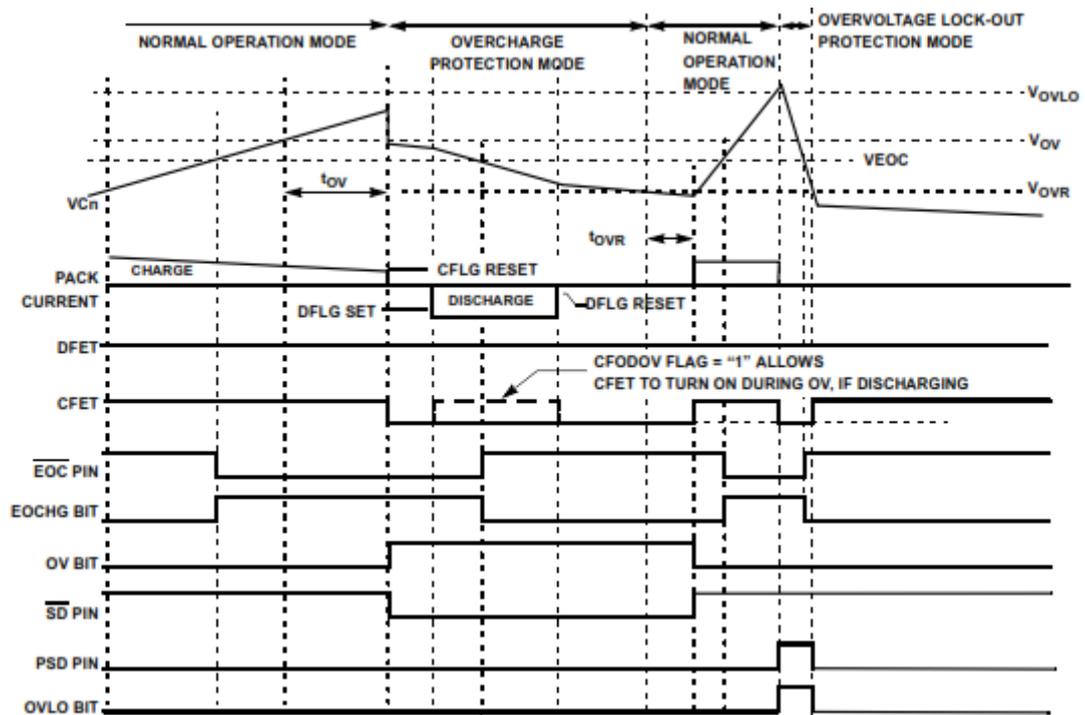


Figura 22 Detección y/o respuesta de sobretensión [10]

15.4 Detección y/o respuesta de baja tensión

Si $V_{cN} < V_{UV}$ durante el tiempo t_{UVT} las celdas están en un estado de sobre descarga, baja tensión. En ese estado el ISL94203 activa el bit UV, siempre y cuando el μ CFET sea "0", además desconecta el MOSFET de descarga poniendo "0" el bit DFET, figura 23.

Mientras que la tensión de la celda sea inferior a un umbral de carga de baja tensión y si el bit PCFETE está a 1, la salida PCFET se activa en lugar de la salida CFET. Esto habilita una precarga para limitar la corriente de carga a las células con baja tensión.

Desde el modo de baja tensión, si las celdas se recuperan por encima de una V_{UVR} durante un tiempo superior a t_{UVT} más tres segundos, el ISL94203 emite por la salida LDMON pulsos cada 256 ms buscando la ausencia de carga. Los pulsos son de duración programable (0ms a 15ms) usando los bits [LPW3:LPW0]. Durante el pulso se emite una pequeña corriente ($\sim 60\mu A$) a la carga.

Si no hay carga, la tensión LDMON será superior al umbral de recuperación de 0,6V. Cuando se ha retirado la carga y las células están por encima del nivel de

recuperación de subtensión, el ISL94203 borra el bit UV y (si $\mu\text{CFET} = 0$) activa el FET de descarga y reanuda el funcionamiento normal.

Si alguna de las celdas cae por debajo de un umbral de SLEEP ($V_{Cn} < V_{SLP}$) durante un período de tiempo (t_{SLT}), el dispositivo activa el bit SLEEP y (si $\mu\text{CFET} = 0$) el ISL94203 apaga ambos MOSFET (DFET y CFET = "0") y pone las celdas en modo de reposo ajustando el bit de reposo a "1". Si el bit μCFET está activado, el dispositivo no pasa a SLEEP.

También hay otra condición de bloqueo por bajo voltaje. Esto se detecta comparando los voltajes de las células con el umbral UVLO programado. Cuando la tensión de la célula cae por debajo del umbral UVLO y permanece por debajo del umbral durante 5 periodos de escaneo de tensión (~160ms), se activa el bit UVLO y se activa el pin de salida SD. Si $\text{UVLOPD} = 0$ y $\mu\text{CFET} = 0$, el DFET también se desactiva. Si $\text{UVLOPD} = 1$, y entonces el ISL94203 pasa a un estado de apagado.

El dispositivo incluye una opción para volver a encender el MOSFET de descarga en una condición de bajo voltaje, si hay una corriente de carga que fluye hacia las celdas. Esta opción se ajusta mediante el indicador DFODUV (DFET ON durante baja tensión) almacenado en EEPROM. Entonces, si la corriente de carga cesa y todavía hay una condición de subtensión en las celdas, la desactiva de nuevo la descarga MOSFET.

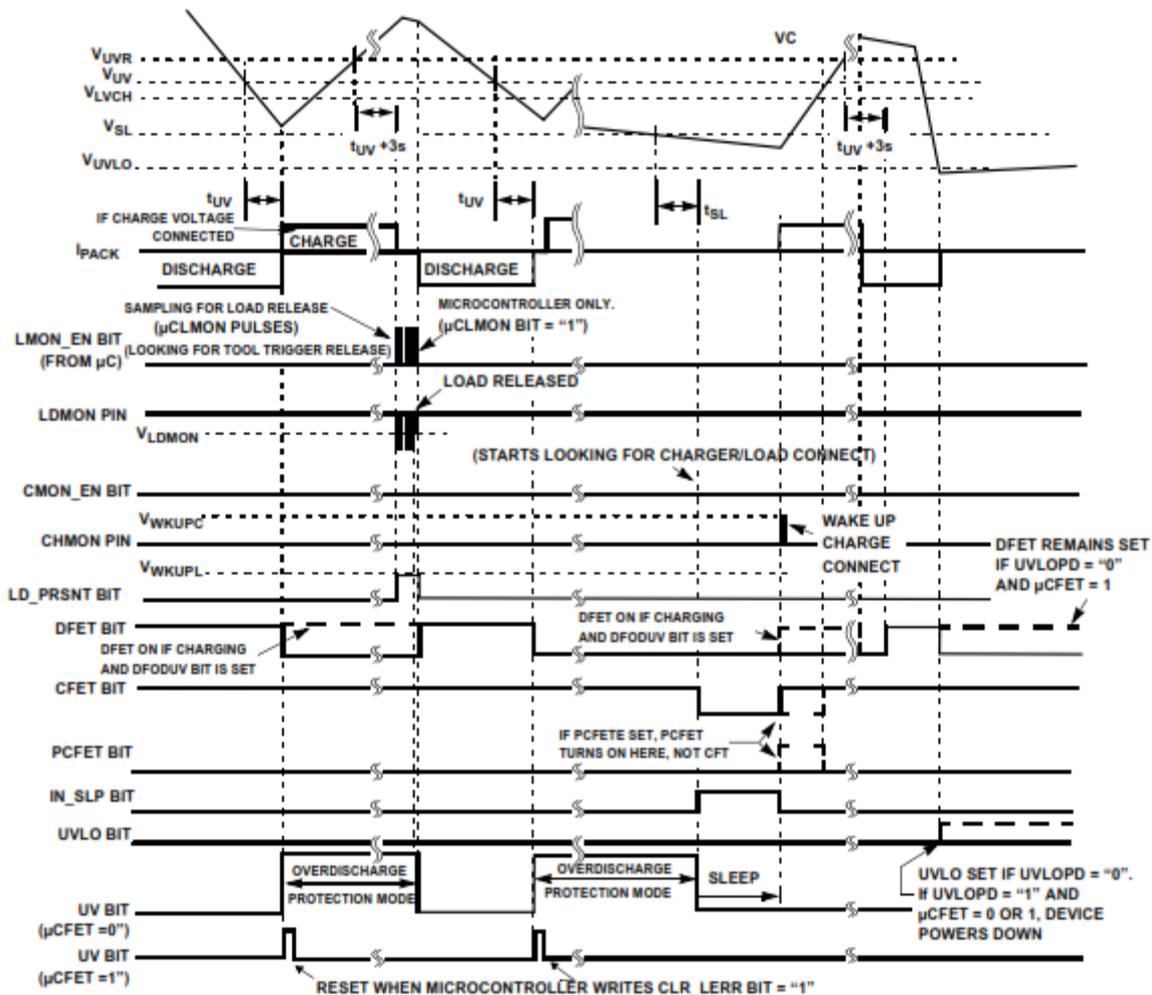


Figura 23 Detección y/o respuesta de baja tensión [10]

15.5 Monitorización y/o respuesta de temperatura

En las medidas normales de tensión el ISL94203 monitoriza tanto la temperatura como la tensión. El dispositivo monitoriza tanto su temperatura como la externa mediante dos sensores, xT1 y xT2, el xT2 puede usarse para monitorizar la temperatura de los MOSFET de potencia en lugar de las celdas poniendo el bit xT2M a "1".

La medida de la temperatura se hace midiendo la tensión en los pines xT1 y xT2, la ganancia de esta tensión se puede regular. La Ganancia se ajusta poniendo el bit TGain a "0" para obtener una ganancia x2, con fondo de escala 0,9V o TGain a "1" para ganancia x1 y fondo de escala 1,8V, por defecto la ganancia es x2.

La conversión de tensión para la medida de la temperatura interna se hace según las ecuaciones siguientes dependiendo del valor de TGain:

$$TGain=1 \quad ICTemp(^{\circ}C) = \frac{intTemp(mV)*1000}{0,92635} - 273,15$$

$$TGain=0 \quad ICTemp(^{\circ}C) = \frac{intTemp(mV)*1000}{1,8527} - 273,15$$

Si la temperatura interna del chip sube por encima del umbral programado, entonces el SL94203 pone un flag de sobre temperatura (IOT) parando el balanceo y apagando los MOSFET de potencia.

16 SISTEMA DE BALANCEO DE CELDAS

Los sistemas BMS necesitan gestionar la carga y mantener las tensiones de cada celda de forma individual dentro la zona SOA, balanceo, para ello se han desarrollado multitud de métodos de balanceo, de los cuales se van a mostrar un resumen en la figura 24 [7].

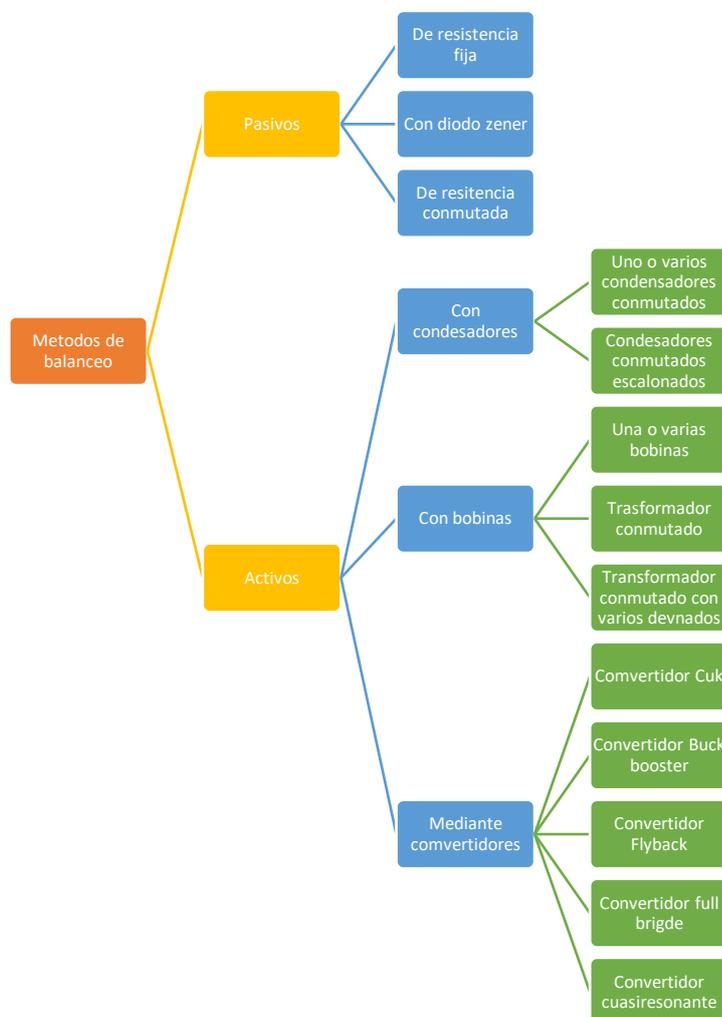


Figura 24 métodos de balanceo de celdas

Cada uno de estos métodos ofrece ventajas e inconvenientes. Como en este TFM se usa un circuito dedicado para el balanceo de las baterías, vamos a ver que método usa el ISL94203 y como funciona.

El ISL94203 usa un sistema de equilibrado pasivo basado en resistencias conmutadas mediante MOSFET, que son los que realizan la conmutación, permitiendo que cada celda se descargue o cargue hasta el valor nominal. Para saber el estado de cada celda el circuito realiza medidas periódicas tanto en carga como en descarga, que son almacenadas en una memoria para ir comparando las tensiones, además también monitoriza corrientes y temperatura. Para poder realizar esta medida de forma eficiente el circuito necesita ser calibrado con los valores SOC de cada celda en función del tipo de batería a usar, LFP, LCO, LMO, etc. Esta calibración se realiza en el proceso de fabricación para baterías de LFP.

El ISL94203 no lleva a cabo el balanceo de las celdas, como ya se dijo en párrafos anteriores, si la temperatura, corriente y la tensión no son las adecuadas. Las celdas sólo se equilibran durante un período de tiempo CBON. Cuando el temporizador CBOFF está activado, el balanceo se desactiva. Tres bits adicionales determinan si el balanceado ocurre durante la carga, durante la descarga, durante ambas, al finalizar la carga o en ningún momento.

El circuito de balanceo depende del resultado de la medida de cada celda que se realiza mediante un convertor ADC de 14 bits después de la calibración.

El ADC almacena el valor de cada celda en un conjunto de registros durante la medida de las celdas. Después de ese proceso se actualizan los valores de CELMIN y CELMAX.

Después de calcular los valores CELMIN y CELMAX, se comparan todas las tensiones de las celdas con el valor CELMIN. Cuando cualquiera de las células excede CELMIN por CBDL (el mínimo voltaje delta CB), se activa un indicador en la memoria RAM que indica que la celda necesita ser balanceada (este es el bit CBnON), donde n es el número de celda.

Si alguna de las tensiones de las celdas está por debajo del valor de celda mínimo el valor CBDU (voltaje delta máximo CB), entonces se activa un indicador en la RAM para señalar esa celda como celda con fallo de tensión, CELLF.

Cuando el CELLF indica que existe un valor diferencial de tensión muy grande de una celda a otra, el balanceo se desactiva.

Si CELMAX está por debajo de CBMIN (todas las tensiones de célula son demasiado bajas para el equilibrado), se activa el bit CBUV y no se realiza el equilibrado de celdas. El balance de las celdas no se inicia de nuevo hasta que el valor de CBMIN supera ($CBMIN + 117mV$). Cuando esto ocurre, el ISL94203 borra el bit CBUV.

Si la tensión CELMIN es superior a la tensión CBMAX (todas las tensiones de las celdas son demasiado altas para el equilibrado), se activa el bit CBOV y no se realiza el equilibrado de las celdas. El balanceo de las celdas no se inicia. Cuando el valor de CBMAX caiga por debajo de $CBMAX - 117mV$, se borra el bit CBOV.

El número de celdas presentes se identifica y se guarda en un registro de la EEPROM. Ese valor se usa para saber las celdas que deben ser medidas y balanceadas. No existe límite del número de celdas que pueden balancearse de forma simultánea.

El bloque de balanceo de celdas se actualiza al inicio del período de activación del balanceo de celdas para determinar si es necesario el balanceo y si se están equilibrando las celdas correctas. Las celdas seleccionadas en ese periodo serán compensadas durante el periodo de balanceo de celdas.

El balanceo de celdas se desactiva si los bits de CBUTS (cell balance under temperatura), CBOTS (cell balance over-temperatura) están activados debido a un valor de temperatura externa fuera de rango. También es posible desactivar el equilibrado de las celdas poniendo a cero los bits de CBDC (cell balance during charge), CBDD (cell balance during discharge) y CB_EOC (cell balance end of charge). El balanceo de las celdas se desactiva cuando se activa el balanceo en el modo de carga y no se detecta corriente de carga. El balanceo de las celdas

se desactiva cuando se establece el balance en el modo de descarga y no se detecta corriente de descarga.

Si el balanceo de las celdas está configurado para operar tanto durante la carga como durante la descarga, entonces se produce dicho balanceo mientras haya corriente de carga o descarga, pero no cuando no se detecta flujo de corriente. Sin embargo, el bit CB_EOB= "1", el balanceo puede realizarse mientras existe una condición de fin de carga EOC= "1" independientemente del flujo de corriente. Esto permite "drenar" las celdas con una tensión alta cuando la carga ha finalizado. Esto acelera el balanceo del conjunto de celdas, especialmente cuando hay un gran diferencial de capacidad entre las celdas.

El balanceo se deshabilita mediante la activación externa del pin FETSOFF, en la tabla 7 y la figura 25 se ilustra dicho funcionamiento.

16.1 Tabla de verdad del sistema de balanceo de celdas

| BIT CB_EOC | PIN EOC | CBDC | CHING | CBDD | DCHING | ENABLE |
|---------------|---------|------|-------|------|--------|--------|
| 0 | X | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 0 | 1 | 0 | 1 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 0 | 1 | 1 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 1 | 0 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | | | | | |

| | | | | | | |
|---|---|---|---|---|---|---|
| 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | | | | | | |
| 0 | X | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | | | | | |
| 0 | X | 1 | 1 | 1 | 1 | 1 |
| 1 | 1 | | | | | |
| 1 | 0 | X | X | X | X | 1 |

Tabla 7 Tabla verdad

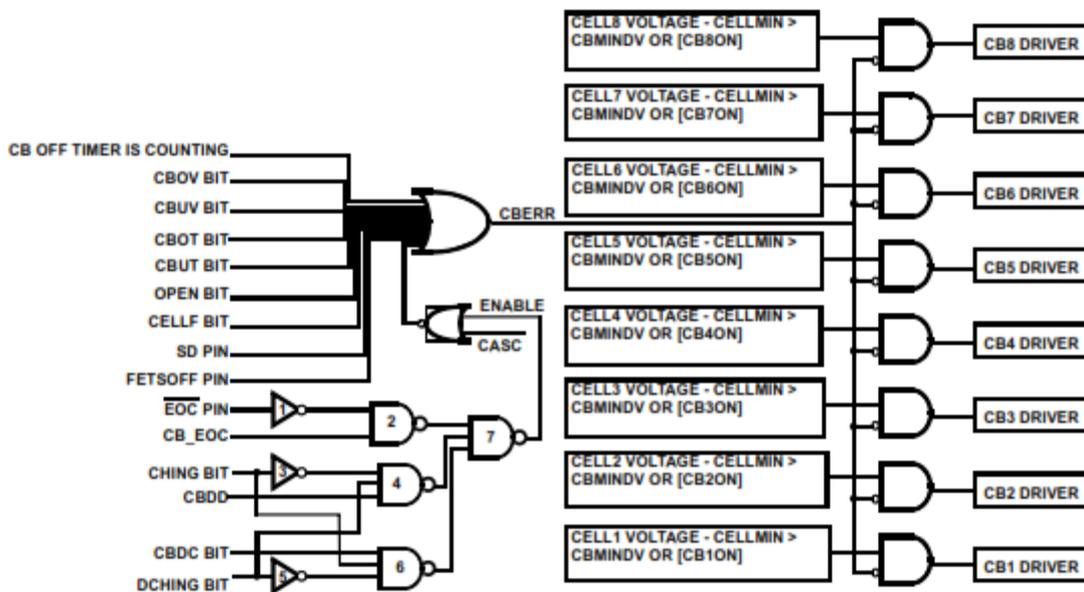


Figura 25 Balanceo de celdas [10]

17 DRIVER DE LOS MOSFET DE BALANCEO

Los MOSFET de balanceo son controlados por una fuente de corriente de 25 μ A. la tensión de puerta de los MOSFET se fija a través de la resistencia de entre fuente y puerta. Esta resistencia debe asegurar que la tensión de puerta no sea superior a los 9V, para ello un diodo zener de 9V en paralelo con una resistencia

de $4M\Omega$ evitan esto. Los MOSFET elegidos son el modelo AFN2324A de canal N y el AFP2309A del fabricante Alfa-MOS Technology. Mas adelante en el apartado 23 se dan más detalles del funcionamiento de esta parte del circuito

18 CONTROL DE LOS MOSFET DE BALANCEO MEDIANTE MICROPROCESADOR EXTERNO

Para poder controlar los MOSFET de balanceo con un microprocesador externo, primero hay que activar el bit μCCBAL , lo que desactiva el balanceo automático del chip ISL94203.

Para poder activar cualquier MOSFET de equilibrado, el microprocesador necesita activar las salidas CB_n , (cell balance) de cada MOSFET específico, esto lo hace usando el registro de control de balanceo, 84H. En este registro cada bit corresponde con una salida CB_n .

19 WATCHDOG TIMER

El Watchdog timer I2C evita que un microcontrolador externo inicie una acción que no puede deshacer a través del puerto I2C, lo que puede resultar en un funcionamiento deficiente o inesperado del chip. Esta normalmente inactivo, si no se usa un microcontrolador externo y cuando se usa con un micro externo se activa con cualquiera de los siguientes bits μCSCAN , μCCMON , μCLMON , μCCBAL , μCFET y EEEN .

Cuando está activo (se supone que está conectado un μC externo), la ausencia de comunicaciones I2C para el período de tiempo de espera del watchdog provoca un evento de tiempo de espera. El ISL94203 necesita ver un bit de inicio y un byte esclavo válido para reiniciar el temporizador.

La señal de tiempo de espera del watchdog desactiva las salidas de balanceo de celdas y de los MOSFET de potencia, reinicia la interfaz serie y pone un pulso en la salida $\overline{\text{INT}}$ con un periodo de 1 segundo, en un intento de obtener respuesta del microcontrolador. Si el $\overline{\text{INT}}$ no tiene éxito después de reiniciar la interfaz de comunicación, el dispositivo continúa funcionando normalmente, excepto que los MOSFET de potencia y los MOSFET de balanceo de celdas son

forzados a apagarse. El ISL94203 permanece en esta condición hasta que se reanuden las comunicaciones I2C.

Cuando la comunicación termina los bits μCSCAN , μCCMON , μCLMON , μCFET y EEEN son puestos a cero automáticamente y el bit μCCBAL se mantiene activo. Los MOSFET de potencia y de balanceo se activan si las condiciones lo permiten.

20 DRIVERS DE LOS MOSFET DE POTENCIA

El ISL94203 usa una tensión superior a la de alimentación para activar los MOSFET de potencia, para ello usa un capacitor externo a modo de bomba de carga o elevador de tensión entre los pines 39 y V_{DD} y entre los pines 40 y 41. La capacidad de ese condensador es 4,7 nF y aplica una tensión aproximada a la puerta de $2xV_{\text{DD}}$, de esta forma la tensión es fijada aproximadamente a $V_{\text{DD}}+16$ V.

Los tiempos de encendido de los MOSFET de potencia están limitados por la capacidad parasita de los MOSFET y la corriente suministrada por la bomba de carga. Los tiempos de desconexión de los MOSFET de potencia están limitados por la capacitancia de los MOSFET y la corriente de pull-down del ISL94203, este proporciona una corriente pull-down durante $300\mu\text{s}$, esto debe ser suficiente para descargar cualquier capacitancia en los transistores.

21 ENTRADAS SALIDAS GENERALES DEL ISL94203

El ISL94203 tiene 4 pines de entrada salida para indicar o comunicar eventos y son:

$\text{PIN } \overline{\text{SD}}$, es un pin de salida de tipo drenador abierto que está pulled a RGO, mediante una resistencia externa e indica si existe alguna condición de error, como sobre tensión, subtensión, sobre temperatura entrada abierta o sobre corriente. Es activa a nivel bajo y lo hace cuando alguna celda incumple alguna de las condiciones anteriores.

$\text{PIN } \overline{\text{EOC}}$, es un pin de salida de tipo drenador abierto pulled a RGO usando una resistencia externa, e indica que las celdas han llegado al final de su carga. La salida se activa (LOW) cuando todos los voltajes de las celdas están por encima

de un umbral especificado por un valor de 12 bits en EEPROM. La salida retorna a HIGH, cuando todas las celdas están por debajo del umbral EOC.

PIN **PSD**, el pin se activa (HIGH), cuando la tensión de cualquier celda alcanza el umbral OVLO, opcionalmente PSD puede pasar también a nivel alto si el voltaje diferencial entre dos celdas es mayor que el límite especificado en CELLF o si se produce una condición de circuito abierto en las baterías. Este pin se puede usar como una interrupción hacia un microcontrolador o para activar un fusible de seguridad.

PIN **FETSOFF**, este pin es de entrada y se activa al ponerlo a nivel alto, debe estar conectado mediante una resistencia externa de tipo pull down a masa en modo normal. Cuando se activa se apagan los MOSFET de balanceo y potencia, independientemente de cualquier otra condición.

22 DISEÑO DEL CONJUNTO

Hasta ahora se ha descrito el funcionamiento del circuito integrado ISL94203, que es el corazón de este trabajo, a partir de ahora se verá el diseño del BMS entorno a este circuito adaptándolo para el propósito de este trabajo, que es el de realizar un sistema de gestión de baterías para un sistema de alimentación fotovoltaico de tipo autónomo.

22.1 Diagrama de bloques

En la figura 26 y 27, se puede ver el diagrama de bloques del BMS, como se observa los componentes principales son el microprocesador, un PIC16F886, y controlador de carga, el ISL94203. A continuación, se describe el cometido de cada uno de los bloques funcionales

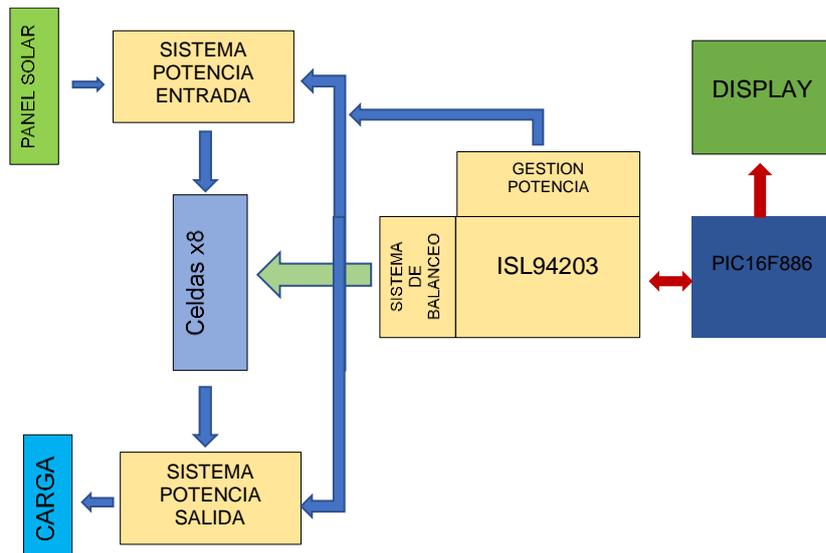


Figura 26 Diagrama de bloques

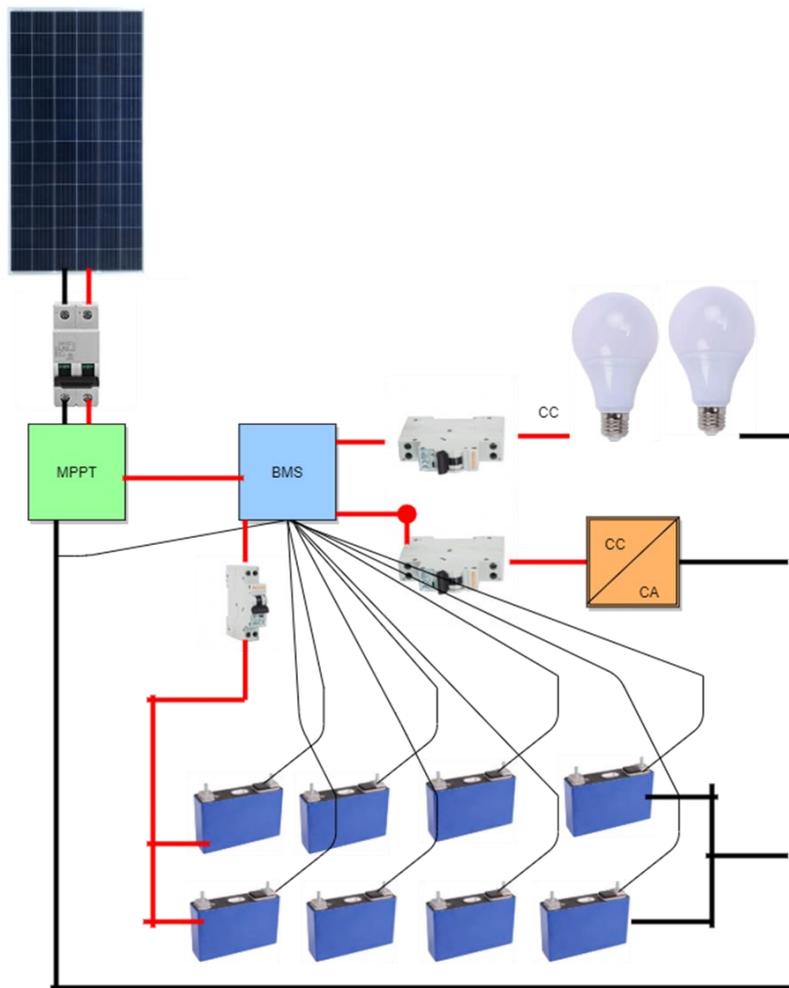


Figura 27 Diagrama de bloques

22.2 Sistema de potencia

El sistema de potencia es el encargado de conectar las placas solares para cargar las baterías y/o conectar las baterías al receptor. El circuito puede trabajar en dos configuraciones básicas, una sola conexión para carga y descarga y una conexión separada para carga y otra para descarga. La configuración elegida es esta última, esto nos permite por un lado ahorrar dispositivos MOSFET, pues la carga se realiza a menor corriente que la descarga, además el sistema de carga y descarga común requiere que cuando el MOSFET no conduce la corriente pase por un diodo y dadas las corrientes de servicio encarece más el diseño al tener que usar diodos de alta corriente en paralelo. Las placas solares proporcionan energía directa en condiciones normales, durante las horas de sol, a la vez que cargan las baterías. Cuando las placas no pueden suministrar energía, esta se obtiene de las baterías, el BMS identifica cada proceso, carga y descarga mediante un sensor de corriente que le permite saber el sentido de la corriente, pines 46 y 47. Con este sensor se activa la etapa de potencia que básicamente es un circuito formado por varios MOSFET de canal N y que abren y cierran el circuito en cada dirección, carga y descarga, figura 28. Los transistores deben ser capaces de soportar una elevada corriente, la corriente de carga de las baterías y la de descarga, cuando la carga se alimenta de las baterías, es por ello por lo que no puede usarse un solo MOSFET, si no varios en paralelo. El funcionamiento del interruptor formado por los MOSFET de potencia es como sigue. Cuando se detecta un nivel de batería bajo se activan el pin CFET, permitiendo que los MOSFET de carga se activen y dejando pasar la corriente de carga. Cuando las baterías están cargadas y los paneles no generan suficiente corriente, se activa la señal DFET, activándose los MOSFET que permiten el paso de corriente de las baterías hacia el consumidor.

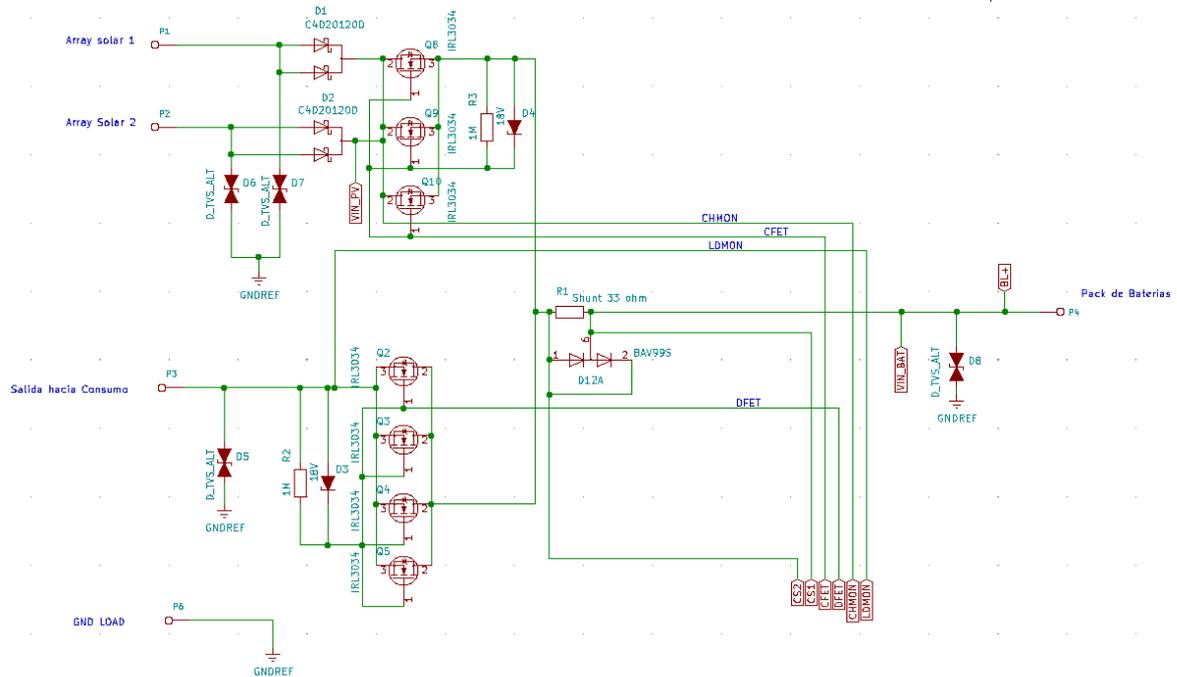


Figura 28 Esquema de potencia

Para obtener la máxima tensión disponible de los paneles solares y a la vez tener una tensión de salida más estable se instala un MPPT, Maximum Power Point Tracker, este dispositivo es un convertidor DC DC, cuya tensión de entrada va variando en función del punto de máxima tensión de la placa solar y la salida se suele fijar a la tensión de 24V, el valor de la tensión de las baterías.

22.3 Elección de los MOSFET de Potencia

Una serie de consideraciones deben ser tenidas en cuenta a la hora de elegir los MOSFET de potencia

- Tensión VDS mayor que la de trabajo del circuito >24V
- $R_{DS(on)}$ lo más baja posible
- VGS elevada, pues la tensión CFET y DFET es $V_{DD}+16V$
- Id elevada

Con estas premisas se ha elegido el IRL3034, cuyas características cumplen los requisitos y que son

- $V_{DS}=40v$

- $I_D=343A$ límite del silicio, $I_D=195 A$, límite del encapsulado, aunque en realidad según se puede ver en la gráfica de la figura 29, I_D vs temperatura, la real es más baja, lo que obliga a poner varios en paralelo. La temperatura de trabajo está limitada por el encapsulado a $75 A$, aunque si se dispone de los disipadores adecuados podremos aumentar un poco más la corriente de drenador. Para no tener que usar un gran disipador externo y/o ventilador se disponen cuatro MOSFET IRL3034 [11] en paralelo y así con un disipador pasivo se puede conducir la corriente necesaria, ya que con 3 MOSFET puede conducir hasta $3 \times 75 = 225A$, suficiente para esta aplicación, dichos elementos están nombrados en el esquema como Q1, Q3, Q4 y Q5 en el caso de la descarga y Q8, Q9 y Q10 en la carga.
- $R_{DS(on)} = 1,4 m\Omega$
- $V_{GS} = 20V$

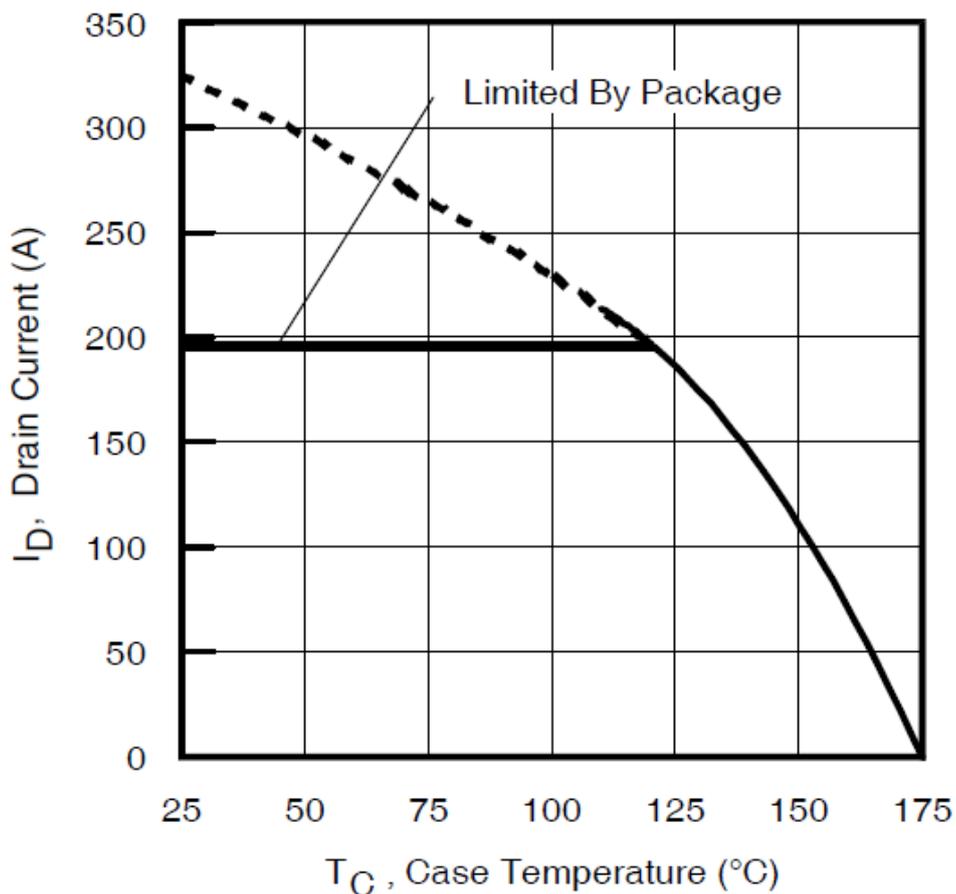


Figura 29 Grafica I_D temperatura [11]

23 BALANCEO DE CELDAS

El sistema de balance de celdas que se usa es de resistencias conmutadas mediante transistores MOSFET, y lo que hace es distribuir la carga entre las celdas cuando alguna está más o menos carga que las demás, equilibrando las tensiones. La corriente de balanceo se ha fijado en 200 mA [12].

El balanceo puede ser controlado tanto por el ISL94203, como por un microprocesador externo, en este diseño el sistema de balanceo lo realiza el chip ISL94203 y su funcionamiento es como sigue:

La tensión de las celdas es medida de forma continua e individual mediante un conversor ADC de 14 bits, que actualiza los valores de los registros CELMIN y CELMAX, el balanceo comienza cuando no se cumplan las condiciones de temperatura, tensión o corriente de cada celda en el tiempo de CBON.

Tres bits adicionales determinan si el balanceado ocurre durante la carga, durante la descarga, durante ambas, al finalizar la carga o en ningún momento.

La tensión de cada celda se mide con los terminales V_{C0} a V_{C8} y es digitalizada como ya se ha comentado, la media se hace a través de un filtro paso bajo compuesto por una resistencia de $1K\Omega$ y un condensador de 47 nF que van conectados a un multiplexor y este a un ADC de 14 bits. Los valores de estos dos componentes vienen marcados por el fabricante y no deben variarse pues afectan a la calibración del ADC y pueden afectar a la calibración de la medida. En la figura 30 se puede ver de forma esquemática como funciona este circuito.

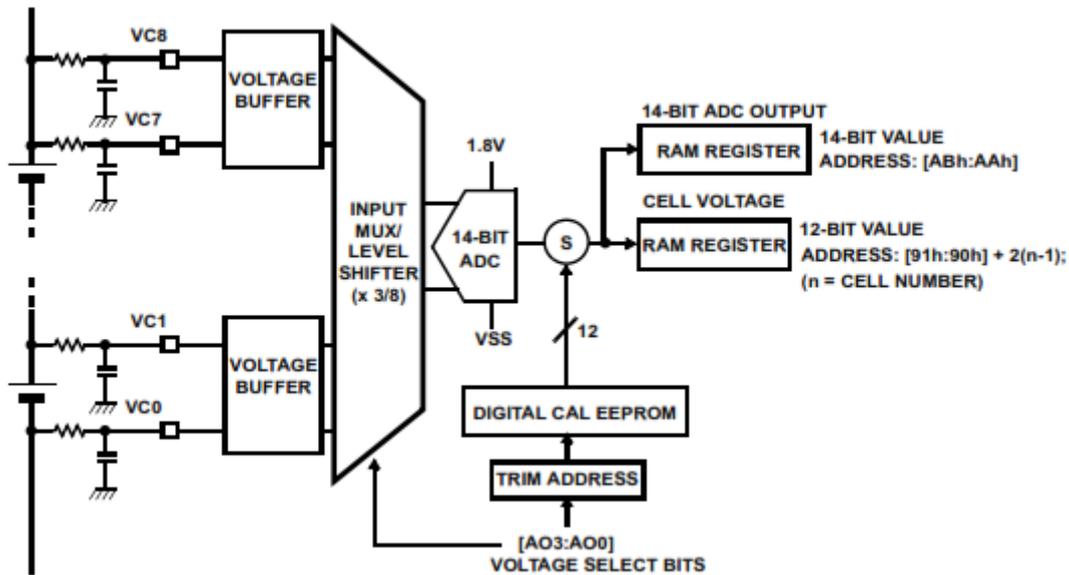


Figura 30 Circuito de balanceo [10]

El circuito de balanceo está compuesto por 8 transistores MOSFET, 3 de canal P, nombrado como Q11, Q12 y Q13 y 5 de canal N, nombrados como Q14, Q15, Q16, Q17, Q18, figura 31, esto es debido a como se ha diseñado las fuentes de corriente internas del circuito. Los MOSFET elegidos son el modelo AFP2309A para el tipo P, con encapsulado STO-23 y configuración GDS y el AFN2324A para el tipo N [13], ambos modelos cumplen perfectamente con las necesidades requeridas. Cada celda puede ser balanceada de forma individual mediante los terminales CB1 a CB8, poniendo en conducción cada MOSFET y a través de la resistencia RB0 a RB8 se hace circular una corriente de unos 200 mA que permiten el equilibrado de la carga. El funcionamiento del circuito es el siguiente. Cuando la condición de balanceo de se ha decidido se activa mediante CBnON y la fuente de corriente de 25 μ A el MOSFET correspondiente, entrando este en conducción a través de las resistencias RG y RDG que permiten la polarización del transistor. La resistencia RBn se calcula para que por ella pasen 150 mA, que es la corriente de balanceo elegida. Adicionalmente el circuito ISL94203 tiene una protección interna compuesta por un diodo Zener de 10V y una resistencia de 1M Ω entre drenador y puerta para limitar la tensión de esta.

El valor de RG se toma por recomendación del fabricante de 10K Ω , el valor de RGS se calcula para que la tensión sea inferior a 10 voltios, por seguridad 8 voltios, así

$$R_{GS} = \frac{V_{GS\text{MAX}}}{25\mu\text{A}} = \frac{8\text{V}}{25\mu\text{A}} = 320\text{K}\Omega$$

$$R_B = \frac{3,6\text{V}}{150\text{mA}} = 24\ \Omega \text{ Para una corriente de balanceo de } 150\text{ mA.}$$

Se desprecia la R_{DSON} de los MOSFET que es del orden de $5\ \Omega$

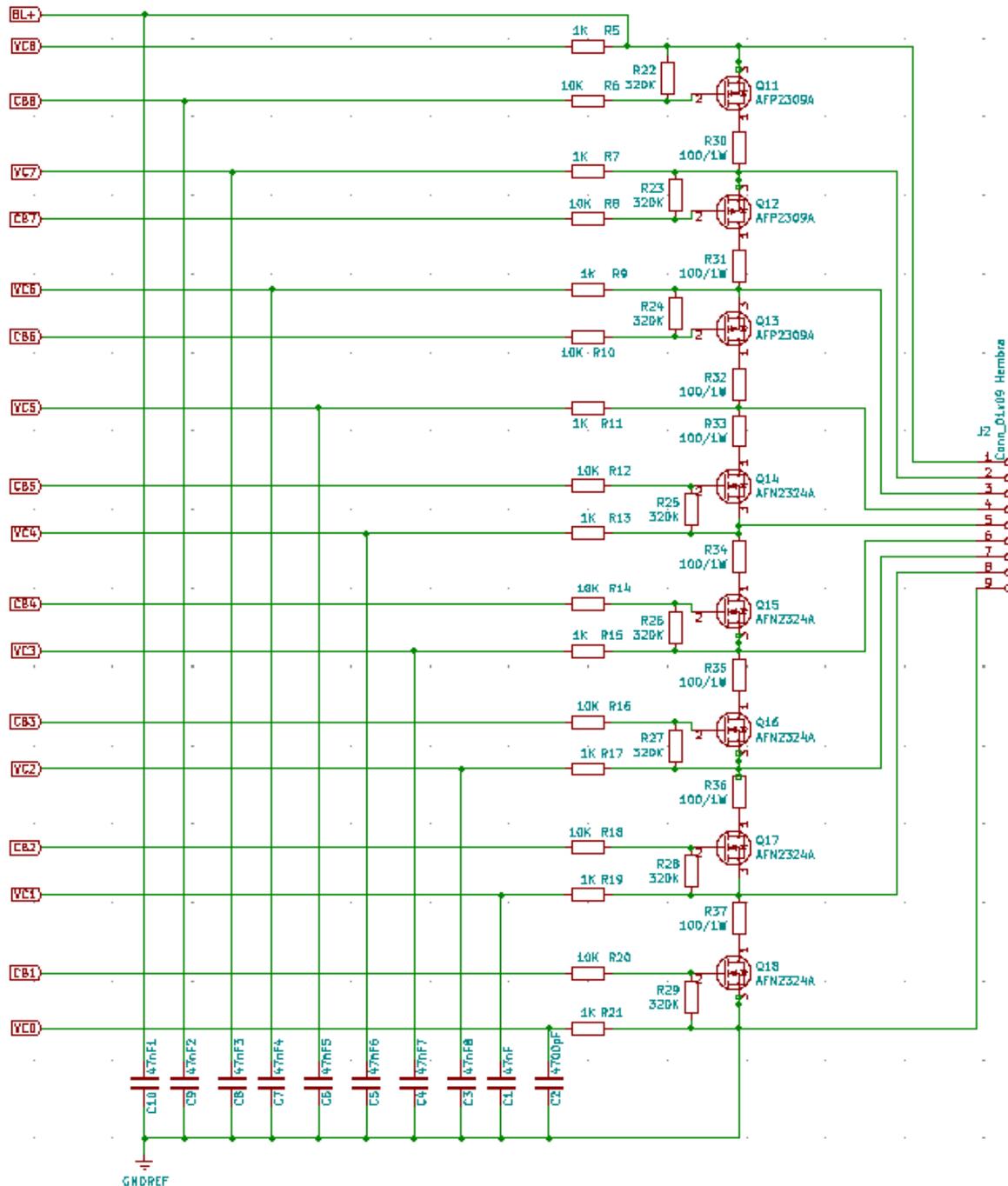


Figura 31 Circuito de balanceo

24 ELECCIÓN SENSOR DE CORRIENTE

Para detectar si las placas fotovoltaicas deben cargar las baterías o las baterías deben suministrar energía a la instalación, es necesario detectar el sentido de la corriente, el ISL94203 tiene un circuito encargado de ello. Un monitor de corriente, que se encuentra en los pines 46 y 47, llamados CS1, CS2. Ya se ha descrito como funciona este sensor en párrafos anteriores, y aquí solo se describirá el tipo de sensor elegido. Como la corriente máxima a circular puede ser de hasta 100A y la resistencia del sensor deberá ser de 0,3 mΩ a 5 mΩ, se ha seleccionado un sensor de Murata, el modelo 3020-01100-0, que puede medir hasta 150A con una caída de tensión de 50 mV y una resistencia de 0,33 mΩ, lo que cumple con los requisitos. Para ello se ajusta la ganancia del amplificador interno x5. En paralelo al sensor de corriente se conectan dos diodos para prevenir una tensión diferencial elevada que pueda dañar la entrada, en concreto el modelo BAV99 de Nexperia [14].

25 MEDIDA DE TEMPERATURA, ELECCIÓN DE TERMISTORES

El ISL94203 monitoriza su temperatura interna y mediante dos sondas externas que puede medir dos temperaturas externas, estos sensores externos pueden usarse tanto para monitorizar la temperatura de los MOSFET de potencia como el paquete de baterías, por razones que explicaremos más adelante, los sensores externos se usaran para monitorizar las baterías dejando la monitorización de la temperatura de los MOSFET al microprocesador externo. Las sondas elegidas son NXFT15XH103AB de tipo NTC. del fabricante Murata [15] en su versión para cablear, para poder instalarlas pegadas al paquete de baterías. Figura 32

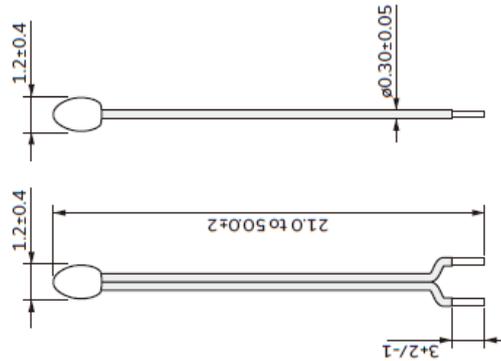


Figura 32 NXFT15XH103AB tipo twist [15]

26 FUNCIONAMIENTO

La configuración de IC para medir dichas temperaturas se hace mediante la fijación del bit TGain, que por defecto está puesto a cero, TGAIN=0. Esto configura la ganancia para las dos medidas la externa y la interna, en este caso TGAIN=0, implica ganancia 2, si TGAIN=1, la ganancia es 1. Cuando la ganancia es x2 la tensión medida se multiplica por dos antes de ser leída por el ADC, esta es la configuración por defecto, lo que nos da un voltaje de fondo de escala de 0,9V. Se asume que el circuito es el de la figura 33, con una resistencia de 10k en serie con la sonda de temperatura, lo que permite dos cosas, por un lado, una curva más lineal en el rango de medida del sensor recomendado y por otro hace que coincida el rango de voltaje del amplificador de entrada con el rango del termistor. La medida de la temperatura interna, del ISL94203, se obtiene tras aplicar la ecuación siguiente

$$T_{IC} = \frac{intTemp(mv) \times 1000}{0,92635} - 273,15 (^{\circ}C)$$

Si la temperatura Interna supera el umbral de sobretemperatura programado, entonces el ISL94203 establece una bandera de sobretemperatura (IOT), impidiendo el equilibrio de las baterías y apaga los MOSFET.

26.1 Detección de sobre temperatura

Si se detecta una condición de sobre temperatura de los sensores externos, xTn, en este caso de las baterías, se activa el Flag de sobre temperatura. Si

$\mu\text{CFET}=0$, respuesta automática, se activan los Flags de (COT), Charge over temperatura o (DOT), Discharge Over Temperature y como consecuencia el correspondiente MOSFET de carga o descarga es apagado, además si se activa el CBOT, Cell balance over temperatura desactiva también el balanceo de celdas y lo mantiene desactivado hasta que la condición de sobre temperatura cesa. En el caso de que usáramos los sensores xT_n para monitorizar la temperatura de los MOSFET, ($XT2M = "1"$), solo se apagan los MOSFET sin comprobar los valores de temperatura de las celdas. Existe la posibilidad de que sea el microcontrolador externo el que realice control mencionado antes, modo no automático, $\mu\text{CFET} = 1$, en ese caso solo se activa el Flag de sobre temperatura y es el microcontrolador externo el que realiza todas las funciones.

26.2 Detección de baja temperatura

Si se detecta una condición de baja temperatura de los sensores externos, xT_n , en este caso de las baterías, se activa el Flag de baja temperatura. Si $\mu\text{CFET} = 0$, respuesta automática, se activan los Flags de (CUT), Charge under temperature o (DUT), Discharge under Temperature y como consecuencia el correspondiente MOSFET de carga o descarga es apagado, además si se activa el CBUT, Cell balance under temperature desactiva también el balanceo de celdas y lo mantiene desactivado hasta que la condición de baja temperatura cesa.

En el caso de que usáramos los sensores xT_n para monitorizar la temperatura de los MOSFET, ($XT2M=1$), solo se apagan los MOSFET sin comprobar los valores de temperatura de las celdas. Existe la posibilidad de que sea el microcontrolador externo el que realice control mencionado antes, modo no automático, $\mu\text{CFET} = 1$, en ese caso solo se activa el Flag de sobre temperatura y es el microcontrolador externo el que realiza todas las funciones.

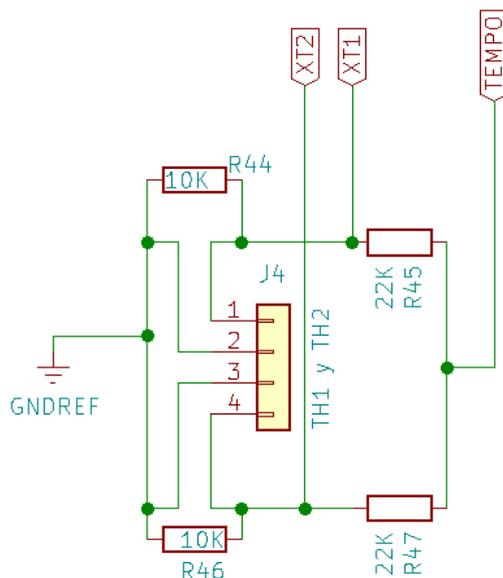


Figura 33 Circuito de medida de la temperatura externa

27 MEDIDA DE LA TEMPERATURA DE LOS MOSMOSFET DE POTENCIA

Para la medida de la temperatura de los MOSFET, se usa el microcontrolador externo con un sensor de temperatura igual al de las baterías. En este caso será el procesador externo el encargado de apagar los MOSFET de carga y descarga en caso de detectar una sobre temperatura de alguno de ellos, esto lo hace activando el pin FETSOFF, poniendo un nivel alto. Esto desactiva los MOSFET de carga y descarga y detiene el balanceo de las celdas, una vez que cese la condición de sobretensión, será necesario poner FETSOFF=0, para poder continuar con la operación normal. En la figura 34, se puede ver un esquema de bloques de la conexión entre el microcontrolador y el ISL94203. La sonda de temperatura se sitúa entre las aletas del disipador de los MOSFET y será ajustada para que active el FETSOFF a la temperatura de 70°C, no obstante, en los ensayos del prototipo se podrá cambiar este ajuste si fuera necesario. Igual que en el caso de las baterías el cable que une la sonda con la placa de circuito impreso debe ir trenzado y será lo más corto posible para evitar elementos parásitos que puedan falsear la medida.

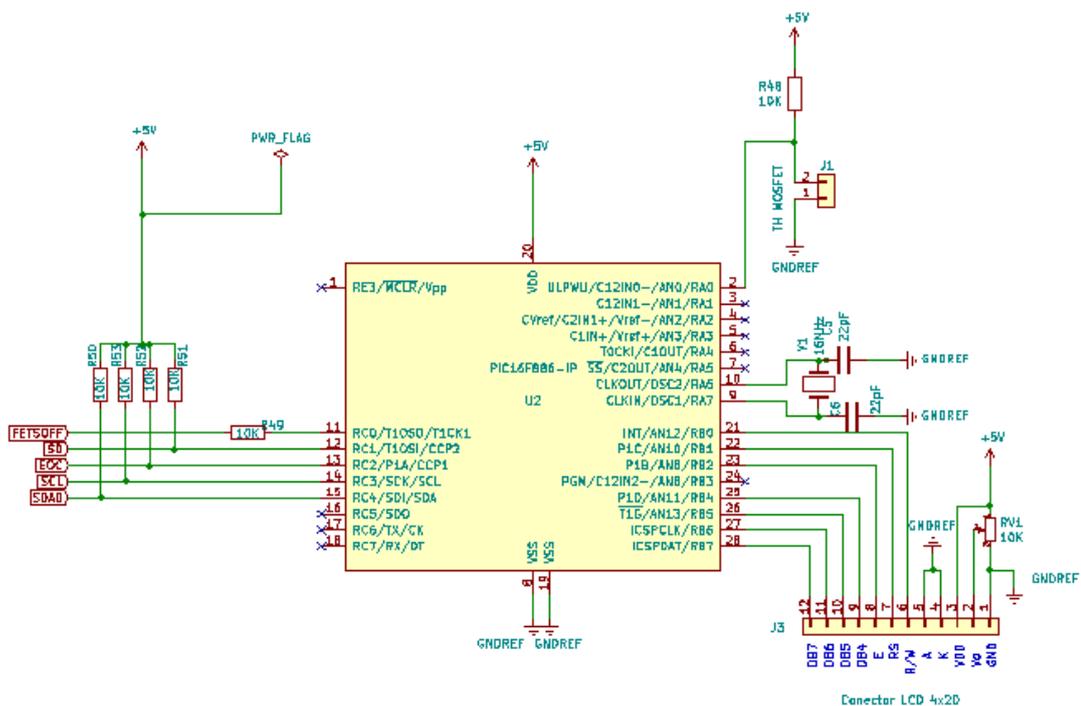


Figura 34 Esquema de conexionado entre el ISL94203 y el PIC

28 ALIMENTACION DEL CIRCUITO

Para la tensión de alimentación se ha tomado el valor de 5V, esto se ha hecho así para poder tener una tensión homogénea y estándar en circuitos digitales, aunque el ISL puede funcionar en un rango amplio de tensiones, VSS - 0.5V a VSS + 45.0V. La tensión habitual del Microcontrolador suele ser 5V. La tensión de alimentación se toma de dos puntos distintos, de las baterías y de los paneles solares, para asegurar que siempre habrá alimentación disponible. Opcionalmente se podría haber alimentado con una tensión externa, pero como el circuito se ha pensado para alimentaciones solares aisladas de red, sitios remotos o que no tienen acometida eléctrica convencional, esa alimentación externa no tendría sentido.

La fuente de alimentación es un convertidor DC DC y se ha realizado entorno al chip U3, un LM2675N [16], figura 35, de Texas Instruments, que permite con un mínimo de componentes tener un convertidor con una tensión de salida de 5V 1A. Se puede ver a continuación el esquema de dicho alimentador.

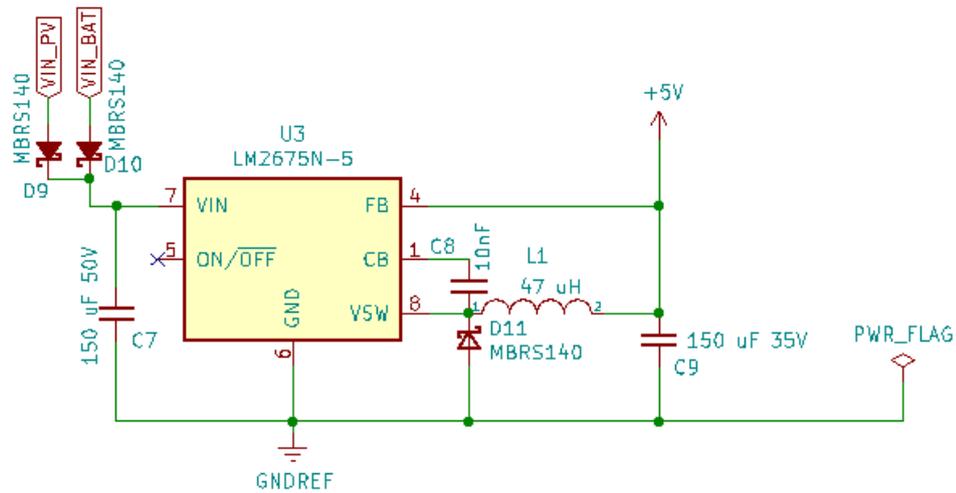


Figura 35 Circuito de alimentación

29 CONFIGURACION DE LOS PINES USADOS EN EL ISL94203

Para que el ISL94203 [10], nombrado como U1 en el esquema, pueda funcionar de forma correcta es necesario realizar una configuración añadiendo una serie de elementos pasivos en sus pines, resistencias condensadores. En la siguiente figura se puede ver dicha configuración y la función de cada uno de los elementos, figura 36.

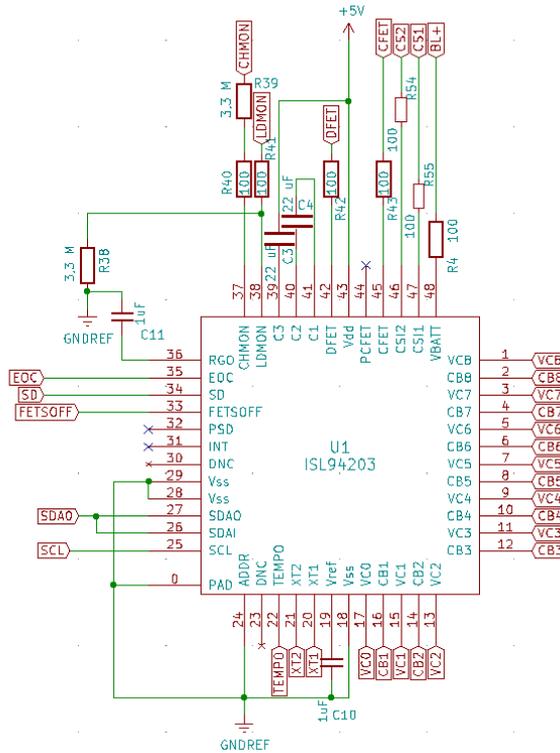


Figura 36 Configuración del ISL94203

Los pines 1 a 17 **VCn** y **CBn** son los encargados de controlar la carga de las baterías como ya se ha descrito anteriormente, balanceo de celdas.

El pin 19 **VREF**, es el encargado de proporcionar una tensión de referencia de 1,8V para el circuito, el valor del capacitor de 1 μ F, viene dado por el fabricante.

El Pin 24 **ADDR** es el que indica la dirección del dispositivo para el bus I2C, en este caso al estar a masa la dirección es 50H.

El pin 31 **INT** se usa para indicar al microcontrolador que la comunicación I2C ha fallado, en este caso no se usa. Es activo a nivel bajo.

El Pin 3 **PSD**, sirve para activar un fusible o interruptor y desconectar las baterías si se desea cuando se produce la condición de sobre tensión, OVLO, en este caso no se usa.

El Pin 33 **FETSOFF**, es un pin que se activa desde el microcontrolador cuando la temperatura de los MOSFET supera los 70°C, permite al microcontrolador externo apagar las salidas Power MOSFET y CB.

El Pin 33 **SD**, activo a nivel bajo informa al microcontrolador si ocurre algunas de las siguientes condiciones; subtensión, sobrecorriente, sobretemperatura, baja temperatura. El pin SD también se activa si hay cualquier condición de sobrecorriente de carga.

El Pin 35 **EOC**, activo a nivel bajo, indica al microprocesador si la carga ha finalizado, la referencia para el fin de carga se toma del valor almacenado en la EEPROM.

El pin 36 proporciona una tensión de salida regulada de 2,5V que permite mantener, por ejemplo, alimentado un controlador externo, el valor del condensador, 1 μ F, viene dado por el fabricante.

El pin 38 **CHMON**, monitor de carga. Esta entrada monitoriza la conexión del cargador. Cuando el CI está en el modo SLEEP, conectar este pin al sistema de carga activa el dispositivo. Cuando el CI se recupera de una condición de sobrecorriente de carga, este pin se usa para monitorizar que el cargador se ha retirado antes de encender los MOSFET de potencia. En una configuración con cargador y consumo en una sola conexión, este pin y el pin LDMON se conectan juntos.

El PIN 38 **LDMON**, Load Monitor. Este pin monitoriza la conexión de la carga, cuando el CI entra en modo SLEEP, conectar este pin a la carga activa al dispositivo. Cuando el CI se recupera de una sobrecorriente de descarga o de un cortocircuito, este pin se usa para monitorizar que la carga se ha retirado antes de encender los MOSFET de potencia. En una configuración con cargador y consumo conjunto, este pin y el pin LDMON se conectan juntos.

Los Pines 39, 40 y 41 forman la bomba de carga para poder manejar los MOSFET de potencia, los valores de los condensadores, 4,7 nF son los recomendados por el fabricante. Estos condensadores se deben ubicar lo más cerca posible del chip, se han elegido condensadores especiales con amplios márgenes de temperatura. Deben ser condensadores cerámicos con dieléctrico tipo XR7 o similar.

El Pin 42 **DFET**, Discharge FET control. El ISL94203 controla la puerta MOSFET de descarga a través de este pin. El MOSFET se enciende solo cuando todas

las condiciones son aceptables y se apaga cuando ocurre un evento fuera de los límites de trabajo.

El pin 43 **VDD**, alimentación del chip, en este caso 5V.

El pin 44. **PCFET**, Precharge FET Control. El CI controla la puerta de un MOSFET de precarga a través de este pin. En este caso no se usa precarga.

El pin 45 **CFET**, Charge control FET. El ISL94203 controla la puerta MOSFET de carga a través de este pin. El MOSFET se enciende solo cuando todas las condiciones son aceptables y se apaga cuando ocurre un evento fuera de los límites de trabajo.

Los pines 46 y 47, **CS1** y **CS2**, Corriente Sense Input. Estos pines conectan el CI U1 con el sensor de corriente y permiten al chip saber la dirección de la corriente, carga o descarga y el valor de la misma.

El pin 48 **VBATT**, Input Level Shifter Supply and Battery Pack Voltage Input. Este pin alimenta los desplazadores de nivel de entrada y también se utiliza para Monitorizar el voltaje del string de baterías.

30 MICROCONTRALADOR PIC16F886

El Microcontrolador elegido es un PIC 16F886 [17], este es una versión mejorada del 16F876A, se fabrica en múltiples encapsulados, pertenece a la familia de gama media de 8 bits de microchip PIC16F882/883/884/886/887 y sus principales características son:

- Velocidad de CPU máx. de 20 MHz
- 35 instrucciones
- Pila de hardware de 8 niveles
- Oscilador interno de 8 MHz – Rango de salida seleccionable de 8 MHz a 31 kHz
- 24 contactos de E/S – PIC16F882/883/886
- 35 contactos de E/S – PIC16F884/887
- Reset de encendido (POR)
- Reset de caída de tensión (BOR)
- Temporizador de arranque (PWRT)

- Temporizador de arranque de oscilador (OST)
- Temporizador Watchdog (WDT)
- Programación serie en circuito (ICSP)
- Depuración en circuito (ICD)
- Convertidor analógico digital (ADC) de 10 bits - PIC16F882/883/886 de 11 canales
- Dos módulos de captura, comparación y PWM (CCP)
- Módulo de captura, comparación y PWM mejorado (ECCP)
- Dos comparadores
- Dos temporizadores de 8 bits
- Un temporizador de 16 bits
- Puerto serie síncrono maestro (MSSP) con SPI e I2C
- Transmisores receptores síncronos-asíncronos universales mejorados (EUSART)

La elección de este PIC se ha hecho después de comparar varios controladores de esa gama, escogiendo este debido a que cumple con los requisitos de este diseño y es muy económico. El 16F887 es más popular pero también algo más caro ya que tiene un ADC de 14 canales, pero no es necesario para este proyecto y suponía más gasto. El dispositivo está marcado en el esquema como U2

Aunque el ISL94203 puede funcionar en modo autónomo, se le ha añadido un microcontrolador al circuito para varios propósitos, por un lado, poder mostrar información relevante del proceso de gestión de las baterías, gestionar un módulo de comunicaciones futuro con un PC o con un teléfono, medir la temperatura de los MOSFET de potencia, medir los parámetros básicos de los paneles solares y en general dar flexibilidad al BSM para futuros desarrollos. El PIC está conectado a un display 4x20, NHD-0420H1Z-FSW-GBW, del fabricante Newhaven Display [18]

Como ya se ha comentado en apartados anteriores la medida de la temperatura de los MOSFET se va a realizar con el PIC debido a que los sensores internos se han destinado a la medida de la temperatura de las baterías. Para ello se diseña un sensor de temperatura que usa el mismo termistor que el ISL94203, el Murata NXFT15XH103AB. Si la temperatura de los MOSFET de potencia

supera los 70°C, el PIC pone a nivel alto el pin 11 activando la señal de FETSOFF=1 del ISL94203, esto apaga los MOSFET de potencia y detiene el balanceo de celdas. Cuando la condición de sobre temperatura desaparezca pone a nivel bajo de la señal de FETSOFF=0 y se reanuda el control por parte del ISL94203. Con esto se evita la destrucción de estos dispositivos por sobrecalentamiento.

30.1 Lectura de los registros de tensiones por el microcontrolador PIC

Hay dos maneras de acceder a los valores de las tensiones de celda del ISL94203, cuando es el PIC quien gestiona el ADC del BSM y el balanceo o bien leyendo el resultado directamente desde la RAM del ISL94203, leyendo los registros 0x90 a 0x9F. En este TFM se ha optado por la segunda forma puesto que se deja que el ISL94203 sea quien gestiona con sus propios algoritmos las baterías, no obstante, a continuación, se indica como se realiza la lectura del primer caso en los registros de la EEPROM.

Para poder leer los registros que contienen los valores de las tensiones en la RAM, es necesario escribir en el registro 89H la palabra b0000000, EEEN=0. Esto habilita la RAM como lectura y permite al PIC acceder a los registros 0x90 a 0x9F donde se almacenan los valores de las tensiones de las celdas en 12 bits.

Si es el microcontrolador quien gestiona el balanceo de celdas con un algoritmo propio las operaciones a realizar son las siguientes:

Poner el bit μ CSCAN=1 lo cual detiene los MOSFET de potencia y el balanceo, aunque si esto se hace por periodos cortos de tiempo el dispositivo puede continuar monitorizado las tensiones y controlando las baterías

Cuando el bit μ CSCAN es activado el PIC escribe en el registro 85H, tabla 8, para seleccionar la tensión deseada, registros [A00:A03], la ganancia, [CG0:CG1] y el inicio de conversión ADCSTRT=1, el resultado se lee en el registro del ADC de 14 bits AAH, ABH de [ADC0: ADCD]. La conversión tarda aproximadamente 10 μ s, el PIC puede iniciar un contador o sondear el bus I2C a la espera de un ACK que le indique que la conversión ha terminado.

| REGISTRO 85H | | | | | | | |
|--------------|--------------------------------|----------|-----|----------|----------|--------------|-----------|
| Reservado | ADCSTRT | CG1 | CG2 | A03 | A02 | A01 | A02 |
| | Inicio de la conversión al ADC | Ganancia | | 0000 OFF | | 1000 VC8 | |
| | | 0 0 x50 | | 0001 VC1 | | 1001 | corriente |
| | | 0 1 x5 | | 0010 VC2 | | baterías | |
| | | 1 0 x500 | | 0011 VC3 | | 1010 VBAT/16 | |
| | | 1 1 x500 | | 0100 VC4 | | 1011 RGO/2 | |
| | | | | 0101 VC5 | | 1100 xT1 | |
| | | | | 0110 VC6 | | 1101 xT2 | |
| | | | | 0111 VC7 | | 1110 iT | |
| | | | | | 1111 OFF | | |

Tabla 8 Registro 85A

Las secuencias de operación para leer las tensiones se pueden resumir en 6 pasos que se indican en la siguiente tabla 9

| | OPERACION | Nº de ciclos de I2C | Tiempo con reloj I2C 400 kHz (µs) | Tiempo acumulado |
|---|-----------------------------------|---------------------|-----------------------------------|------------------|
| 1 | µCSCAN=1 | 29 | 72,5 | 72,5 |
| 2 | Escribe registro 85H e inicia ADC | 29 | 72,5 | 145 |
| 3 | Espera conversión del ADC | N/A | 110 | 255 |
| 4 | Lee el registro ABh | 29 | 72,5 | 327,5 |
| 5 | Lee el registro AAh | 29 | 72,5 | 410 |
| 6 | µCSCAN=0 | 29 | 100 | 472,5 |

Tabla 9 Secuencia de lectura de tensiones

Para realizar la conversión entre los valores leídos en los registros AB y AA se usan las siguientes formulas

Tensión de celdas:

$$V_{celda} = \frac{HEXvalue_{10} \times 1,8 \times 8}{4095 \times 3} = (V)$$

HEXvalue₁₀: el valor binario del registro convertido en decimal

Corriente de carga o descarga de las baterías:

$$I_{Bateria} = \frac{HEXvalue_{10} \times 1,8}{4095 \times Gain \times Rsense} = (A)$$

Gain: Es el valor fijado en los bits [CG1:CG2] del registro 85H

Rsense: Es el valor de la resistencia Shunt, en este caso 0,3mΩ

Valor de la Temperatura:

$$Vt = \frac{HEXvalue_{10} \times 1,8}{4095} = (mV)$$

Para convertir este valor en grados centígrados es necesario aplicar esta otra formula

$$Temperatura (^{\circ}C) = \frac{vt(mv) \times 1000}{1,8527} - 273,15 = ^{\circ}C$$

30.2 Sensor de temperatura PIC

Para la medida de la temperatura mediante un procesador el circuito es de un sensor NTC en este caso en serie con una resistencia de valor conocido y elevada precisión, 10K, puesto que el sensor usado tiene una resistencia a 25°C de 10K también. La tensión variable a la salida del divisor de tensión formado por la resistencia y la NTC, se lleva a una de las entradas del ADC del PIC y posteriormente mediante unos cálculos se hace la conversión a grados. Para dicha conversión se usa la ecuación de Stein Hart-Hart. Esta ecuación permite convertir los valores variables de la resistencia NTC a grados, la ecuación tiene unos coeficientes A, B y C que son dados por el fabricante del termistor. El esquema se puede ver en figura 37

La ecuación de Stein Hart-Hart:

$$\frac{1}{T} = A + B * \ln(R_{NTC}) + C * (\ln(R_{NTC}))^3$$

Aunque para este trabajo se usara la una simplificación de dicha ecuación llamada *B parameter equation* [19]

$$\frac{1}{T} = \frac{1}{T_0} + \frac{1}{\beta} * \ln\left(\frac{R}{R_0}\right)$$

$$\left\{ \begin{array}{l} T = \text{temperatura a medir} \\ R = \text{Valor de la resistencia NTC en funcion de la temperatura} \\ R_0 = \text{Valor de R a } 25^\circ \\ \beta = \text{Valor dado por el fabricante en } ^\circ K \end{array} \right.$$

Despejando la fórmula anterior obtenemos la siguiente:

$$T_{\text{ambiente}} = \frac{T_{(0, a 25^\circ C) * \beta}}{T_{25} * \ln\left(\frac{R_{NTC}}{R_{25^\circ C 10k}}\right) + \beta}$$

El Valor de β , viene dado por el fabricante, Murata, y en este caso es 3380. Para poder conocer el valor de R_{NTC} , primero tenemos que saber que valores puede tomar la salida del ADC, que para el PIC 16F886 viene definido por la siguiente ecuación:

$$v_{adc} = \frac{V_{cc} * \text{Valor adc}}{1024}$$

Aplicando la fórmula del divisor de tensión al PIN 2 de la figura 37 obtenemos la ecuación:

$$v_{adc} = \frac{V_{cc} * R_{48}}{R_{ntc} + R_{48}} \text{ Despejando } R_{ntc}: R_{ntc} = \frac{v_{adc} * R_{48}}{V_{cc} - v_{adc}}$$

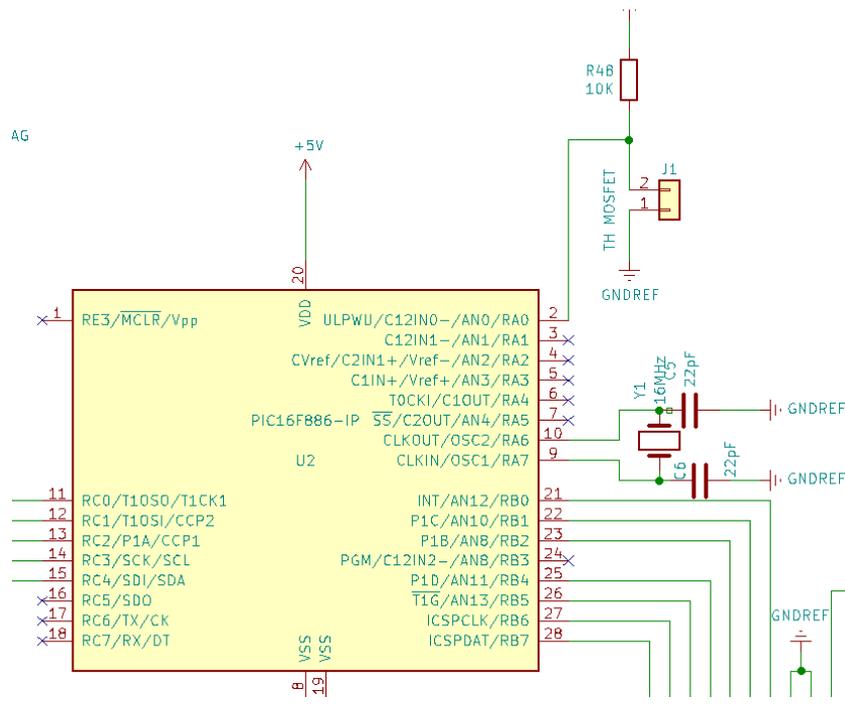


Figura 37 Esquema de PIC con termistor para medir temperatura

30.3 Display de Datos

Controlado por el PIC se le ha añadido al circuito una pequeña pantalla LCD de 4x20, el modelo NHD-0420H1Z-FSW-GBW, figura 38, del fabricante Newhaven. Con el objetivo de poder mostrar algunos datos básicos del funcionamiento del BMS, como la temperatura de los MOSFET, el estado de carga de las baterías y algunos parámetros de alarma. En versiones posteriores la intención sería cambiar este display por uno de tipo gráfico y táctil que permita mostrar más información e incluso interactuar para modificar algunos parámetros del BMS, por ahora es suficiente con el que se ha usado, pues permite cumplir con los objetivos de mostrar la información fundamental que se necesita.

El funcionamiento es como sigue, el PIC monitoriza la temperatura de los transistores MOS mediante la sonda situada en el disipador, cuando la temperatura supera los 70°C se envía la señal FETSOFF=1, para apagarlos y se mostrará en la pantalla un mensaje indicando, "Temperatura MOS <70", este mensaje permanecerá mientras la condición de temperatura alta se mantenga y desaparecerá cuando esta cese.

Cuando esto ocurre el LCD mostrará el estado de carga de las baterías, las tensiones de las celdas para ver si alguna esta desequilibrada.



Figura 38 Display LCD 4x20 [18]

30.4 Comunicación entre el PIC y el ISL94203

La comunicación entre los dispositivos se realiza mediante el BUS I2C, controlado por el PIC, el ISL94203 usa el estándar de comunicaciones I2C y en el Pin 24 permite seleccionar la dirección del dispositivo, poniéndolo a masa, queda configurado como esclavo con la dirección 50H.

Cuando el PIC quiere comunicarse con el chip BMS, el PIC pone a nivel bajo el pin SDA y a nivel alto el pin SCL, a continuación, transmite una palabra de 8 bits en la que los 7 primeros indican la dirección del BMS. En este caso 50H y el octavo indica si la operación es de escritura o lectura, el dispositivo esclavo contesta con un bit ACK=0 para indicar que ha recibido el dato y está listo para recibir otro byte, si contesta con un ACK=1, indica que no puede recibir más datos y el maestro deberá terminar la transferencia mediante la secuencia de parada.

Evidentemente el protocolo I2C es más complejo y es posible encontrar buenas explicaciones de su funcionamiento aquí [20]

El código escrito para realizar estas funciones está suficientemente documentado para poder entender su funcionamiento junto con su diagrama de flujo.

31 DIMENSIONADO DEL DISIPADOR

Para poder asegurar una buena disipación térmica en los MOSFET tanto de carga como de descarga, será necesario añadirles un disipador. Aunque por el número de estos y teniendo en cuenta sus características podría no ser necesario usar un disipador externo. En el caso peor pasarían 25 amperios por cada MOSFET y según el fabricante lo soporta sin disipador el encapsulado, TO220, aun así, se ha calculado un disipador para el conjunto. En el diseño los MOSFET se han situado en uno de los bordes de la placa de circuito impreso para poder usar la propia caja contenedora como elemento disipador.

A continuación, se muestran los cálculos realizados

Sabemos que se debe cumplir que $R_{da} \leq \frac{T_j - T_a}{P} - R_{jc} - R_{cd}$

R_{da} =Resistencia térmica disipador ambiente

T_j =Temperatura máxima de la unión

T_a = Temperatura ambiente

P = Potencia disipada por el dispositivo

R_{jc} = Resistencia térmica de la unión y carcasa

R_{cd} =Resistencia térmica carcasa disipador

El fabricante en su hoja de características da los siguientes datos, tabla 10

Absolute Maximum Ratings

| Symbol | Parameter | Max. | Units |
|---------------------------------|---|-------------------|-------|
| $I_D @ T_C = 25^\circ\text{C}$ | Continuous Drain Current, $V_{GS} @ 10\text{V}$ (Silicon Limited) | 343① | A |
| $I_D @ T_C = 100^\circ\text{C}$ | Continuous Drain Current, $V_{GS} @ 10\text{V}$ (Silicon Limited) | 243 ① | |
| $I_D @ T_C = 25^\circ\text{C}$ | Continuous Drain Current, $V_{GS} @ 10\text{V}$ (Package Limited) | 195 | |
| I_{DM} | Pulsed Drain Current ② | 1372 | |
| $P_D @ T_C = 25^\circ\text{C}$ | Maximum Power Dissipation | 375 | W |
| | Linear Derating Factor | 2.5 | W/°C |
| V_{GS} | Gate-to-Source Voltage | ± 20 | V |
| dv/dt | Peak Diode Recovery ④ | 4.6 | V/ns |
| T_J T_{STG} | Operating Junction and Storage Temperature Range | -55 to + 175 | °C |
| | Soldering Temperature, for 10 seconds (1.6mm from case) | 300 | |
| | Mounting torque, 6-32 or M3 screw | 10lbf·in (1.1N·m) | |

Thermal Resistance

| Symbol | Parameter | Typ. | Max. | Units |
|-----------------|-------------------------------------|------|------|-------|
| $R_{\theta JC}$ | Junction-to-Case ③ | — | 0.4 | °C/W |
| $R_{\theta CS}$ | Case-to-Sink, Flat, Greased Surface | 0.5 | — | |
| $R_{\theta JA}$ | Junction-to-Ambient | — | 62 | |

Tabla 10 Especificaciones disipador

Por otro lado, la potencia máxima que es capaz de disipar el MOSFET a la máxima corriente se puede calcular mediante la fórmula $P = I^2 * R$, el valor de R para el caso peor es de 1,7 mΩ, así la máxima potencia será:

$$P = 195^2 * 1,7 * 10^{-3} = 64,64 \text{ W}$$

$$R_{da} \leq \frac{175^\circ\text{C} - 40^\circ\text{C}}{64,64 \text{ W}} - 0,4^\circ \frac{\text{C}}{\text{W}} - 0,5^\circ \frac{\text{C}}{\text{W}} = 1,18 \text{ W}$$

Esto indica que la resistencia térmica del disipador tendría que ser menor de ese valor, pero como no se va a trabajar con la máxima corriente si no como mucho a 25 A, si se rehacen los cálculos para ese valor

$$P = 25^2 * 1,7 * 10^{-3} = 1,06 \text{ W}$$

$$R_{da} \leq \frac{175^\circ\text{C} - 40^\circ\text{C}}{1,06 \text{ W}} - 0,4^\circ \frac{\text{C}}{\text{W}} - 0,5^\circ \frac{\text{C}}{\text{W}} = 126,15 \text{ W}$$

Aplicando un coeficiente de seguridad de 0,5

$$\text{Coeficiente} = 0,5 * (T_j - T_a) = 0,5 * (175 - 40) = 67,5^\circ\text{C}$$

Recalculando:

$$R_{da} \leq \frac{67,5^\circ\text{C}}{1,06 \text{ W}} - 0,4^\circ \frac{\text{C}}{\text{W}} - 0,5^\circ \frac{\text{C}}{\text{W}} = 62,77^\circ\text{C/W}$$

Con este valor de resistencia térmica y teniendo en cuenta que hay tres MOSFET de carga y cuatro MOSFET de descarga en el peor de los casos cada uno debería disipar 21 °C/W. Se puede ver por tanto que cualquier disipador prácticamente cumple con el valor, por ejemplo, tomando el modelo HSS-B20-0635 de CUIdevices [21] que tiene una resistencia térmica de 28.85 °C/W sin ventilación.

32 ELEMENTOS DE PROTECCIÓN

Se ha dotado al circuito de algunos elementos de protección, que se describirán a continuación:

En la parte de potencia los diodos D1 y D2, que son dos diodos Schottky de potencia en paralelo. Previenen de una inversión de polaridad accidental a la hora de conectar los paneles solares. Estos diodos se han elegido de tipo Schottky debido a su baja caída de tensión, alternativamente a este sistema se usa también en ocasiones una configuración MOSFET trabajando como diodo, que tiene aún una menor caída de tensión.

Los diodos D5, D6, D7 y D8 son diodos supresores de transitorios tipo TVS, los diodos TVS se utilizan generalmente para ofrecer protección contra la sobrecarga eléctrica, como la inducida por rayos, conmutación de carga inductiva y descarga electrostática (ESD) asociada con líneas de datos o transmisión y circuitos electrónicos, como es el caso. Así si se produce una sobretensión por parte de los paneles solares o en la carga, esta será absorbida por los diodos, haciendo la función de descargadores de sobretensión.

Los diodos D9 y D10, de nuevo dos diodos Schottky, protegen al integrado U3 de posibles inversiones de polaridad, ya que el circuito se alimenta de la tensión de los paneles y de las baterías en paralelo.

Los MOSFET de potencia Q2 a Q10 también están protegidos de sobretensiones mediante las resistencias R2, R3 y los diodos Zener D3 y D4 de 18V que impiden que se supere el umbral de la tensión V_{GS} que podría dañar el elemento.

33 ACCESO Y ORGANIZACION DE LA MEMORIA DEL ISL94204 Y VALORES POR DEFECTO

Como ya se ha mencionado en párrafos anteriores, la comunicación entre el PIC y el ISL se realiza mediante el bus I2C, se puede escribir bytes o páginas de bytes en la memoria del controlador BMS. La escritura de Bytes se realiza de la forma habitual en que se hace con el bus I2C.

33.1 La EEPROM

El ISL94203 contiene una memoria EEPROM para almacenar parámetros de configuración, los valores de calibración del dispositivo y algunos registros disponibles para los usuarios. El acceso a la EEPROM se realiza a través del puerto I2C del dispositivo.

Cuando el dispositivo se enciende, el ISL94203 transfiere el contenido de la configuración de las áreas de memoria EEPROM a RAM.

El microcontrolador externo puede leer el contenido de la configuración de la RAM o el contenido de la EEPROM. Antes de leer la EEPROM, hay que poner el bit EEEN a "1". Esto permite el acceso al área de la EEPROM. Si EEEN es "0", entonces la lectura o escritura es en el área de la RAM.

El contenido del RAM determina el funcionamiento del dispositivo. La lectura de la RAM o EEPROM puede hacerse usando un byte o página de lectura, esto se verá un poco más adelante.

Para escribir en la EEPROM de configuración o de usuario se debe utilizar una operación de escritura de tipo página. Cada página tiene cuatro bytes de longitud y las páginas comienzan en la dirección 0.

La EEPROM contiene un mecanismo de detección y corrección de errores. Al leer un valor de la EEPROM, el dispositivo comprueba el valor de los datos para ver si hay un error.

Si no hay errores, entonces el valor de la EEPROM es válido y los bits ECC_USED y ECC_FAIL están puestos a "0". Si hay un bit de error el ISL94203 corrige el error y establece el bit ECC_USED. Esta es una operación válida y el valor leído de la EEPROM es correcto. Durante una lectura de la EEPROM, si

hay un error consistente en dos o más bits, el ISL94203 establece el bit ECC_FAIL (ECC_USED = 0) y determina que esa lectura contiene datos no válidos.

La corrección de errores también está activa durante el encendido inicial y el volcado de los valores de la EEPROM a la RAM. El circuito corrige para cualquier error de un bit. Los errores de dos bits no se corrigen y el contenido de la RAM mantiene el valor anterior.

Internamente, el circuito *Power-on Recall* utiliza los bits ECC_USED y ECC_FAIL para determinar si hay una recuperación adecuada antes de permitir que se inicie. Sin embargo, un μ C externo no puede usar estos bits para detectar la validez de la RAM en el encendido o determinar el uso de la corrección de errores, porque los bits se reinician automáticamente en la siguiente lectura válida.

33.2 Acceso a la EEPROM, lectura escritura

No se deben transferir páginas cuando se lea o escriba en la EEPROM, en ese caso solo se deben transferir bytes uno a uno y deben separarse unos 30 ms para permitir que la operación de escritura se complete.

El ISL94203 tiene un requisito especial al escribir en la EEPROM. En operaciones de escritura en EEPROM el primer byte de una página de cuatro bytes (ubicaciones 0H, 4H, 8H, etc.) se inicia una transferencia inmediata a la RAM. Esta transferencia tarda algo más de 200 μ s, así que el primer byte puede no estar listo a tiempo para una respuesta estándar de I2C. Es necesario entonces escribir este primer byte de cada página dos veces. Estos bytes "duplicados" deben ser separados con uno 30ms y seguidos de un retraso de 30ms. También las transacciones de un solo byte deben utilizarse con un retraso de 30ms entre cada operación de escritura.

En el caso de escritura, El ISL94203 tiene también unos requisitos especiales cuando se lee el contenido de la EEPROM. La operación de lectura en la EEPROM desde el primer byte al cuarto de una página de bytes (ubicaciones 0H, 4H, 8H, etc.) inicia una recuperación de la página de la EEPROM. Esta recuperación tarda más que 200 μ s, así que el primer byte puede no estar listo a

tiempo para una respuesta estándar de I2C. Es necesario para leer este primer byte leer cada página dos veces.

33.3 Escritura

Cuando el dispositivo maestro quiere escribir un byte en el dispositivo esclavo, lo selecciona mediante su dirección, el dispositivo esclavo responde reconociendo que ha sido seleccionado para recibir datos y espera los 8 bites de datos. Después de recibirlos, el esclavo responde de nuevo con un ACK, entonces el máster genera una señal de stop y en ese momento el BMS comienza un ciclo de escritura interno de esos datos en su memoria no volátil, durante ese tiempo el dispositivo no responderá a ninguna solicitud de escritura o lectura del máster.

La operación de escritura de páginas se inicia de la misma manera que la operación de escritura de bytes; pero en lugar de terminar el ciclo de escritura después de que se transfiera el primer byte de datos, el dispositivo maestro puede transmitir un número ilimitado de bytes de 8 bits. Después de la recepción de cada byte, el dispositivo responderá con un acuse de recibo y la dirección se incrementa internamente en uno. La dirección de la página permanece constante. Cuando el contador llega al final de la página, se "vuelca" y vuelve a '0' en la misma página, figura 39.

Esto significa que el dispositivo maestro puede escribir 4 bytes en la página comenzando en cualquier lugar de esa página, figura 39. Si el maestro comienza a escribir en la ubicación 2 y carga 4 bytes, entonces los primeros 2 bytes se escriben en las ubicaciones 2 y 3 y los últimos 2 bytes se escriben en las ubicaciones 0 y 1. Después, el contador de direcciones apuntaría a la ubicación 2 de la página que se acaba de escribir. Si el maestro suministra más de 4 bytes de datos, entonces los nuevos datos sobrescriben los anteriores, un byte cada vez. No se debe escribir a las direcciones 58H a 7FH o en direcciones superiores a la dirección ABH, ya que estas direcciones acceden a registros que están reservados. Escribir en estas ubicaciones puede producir un funcionamiento inesperado del dispositivo

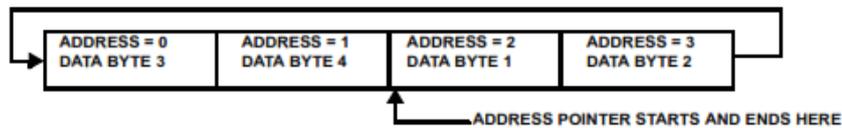


FIGURE 38. WRITING 4 BYTES TO A 4-BYTE PAGE STARTING AT LOCATION 2

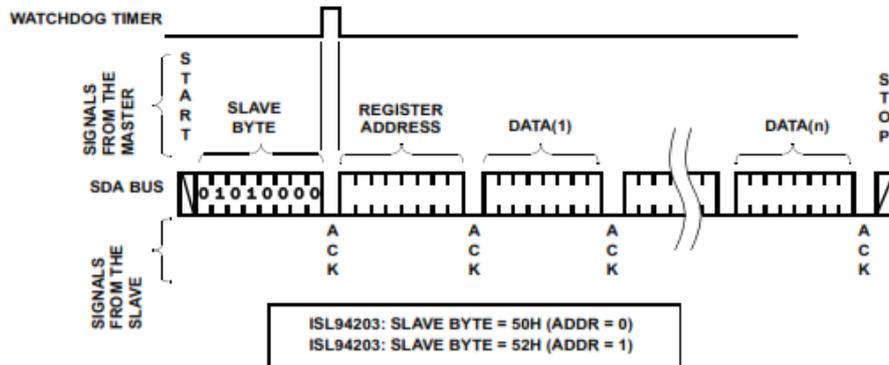


Figura 39 Secuencia de escritura de pagina [10]

33.4 Lectura

Las operaciones de lectura se inician de la misma manera que las de escritura, con la excepción de que el bit R/\bar{W} del byte de dirección de esclavo se establece en uno. Hay tres operaciones de lectura básicas, que son; lecturas de dirección actuales, lecturas aleatorias y lecturas secuenciales.

33.5 Lectura de dirección actual

Internamente el dispositivo contiene un contador de direcciones que mantiene la dirección de la última palabra leída incrementada en uno. Por lo tanto, si la última lectura fue para la dirección n , la siguiente operación de lectura sería acceder a los datos de la dirección $n+1$. En el momento del encendido, la dirección del contador de direcciones no está definida, lo que requiere una operación de lectura o escritura para la inicialización.

Al recibir el byte de dirección del esclavo con el bit R/\bar{W} puesto a uno, el dispositivo indica un reconocimiento, ACK, y luego transmite los ocho bits del Byte de Datos. El maestro termina la operación de lectura cuando no responde con un acuse de recibo durante el noveno pulso de reloj y luego indica una condición de parada.

El noveno ciclo de reloj de la operación de lectura no es un "no me importa". Para terminar una operación de lectura, el dispositivo maestro debe emitir una condición de parada durante el noveno ciclo o mantener SDA="1" durante el noveno ciclo del reloj y luego transmitir una señal de parada.

33.6 Lectura aleatoria

La operación de lectura aleatoria permite al dispositivo maestro acceder a cualquier lugar de la memoria. Antes de transmitir el byte de dirección al esclavo con el bit R/\overline{W} puesto a uno, el dispositivo maestro debe primero hacer una operación de escritura ficticia. El dispositivo maestro transmite la condición de inicio y el byte de dirección, *Slave Address Byte*, recibe un ACK, luego transmite el Byte de dirección de la palabra, *Word Address Bytes*. Después de acusar recibo de *Word Address Bytes*, el maestro inmediatamente transmite otro *Slave Address Byte* con el bit R/\overline{W} puesto a uno. Esto es seguido por un reconocimiento del dispositivo esclavo y luego por la palabra de ocho bits. El maestro termina la operación de lectura no respondiendo con un reconocimiento y luego emitiendo la condición de parada.

33.7 Lectura Secuencial

Las lecturas secuenciales pueden iniciarse como una lectura de dirección actual o como una lectura aleatoria. El primer byte de datos se transmite como en los modos anteriores, sin embargo, el maestro ahora responde con un acuse de recibo, indicando que requiere datos adicionales. El dispositivo sigue emitiendo datos por cada acuse de recibo recibido. El maestro termina la operación de lectura al no responder con un reconocimiento y luego transmite la condición de parada.

La salida de datos es secuencial, con los datos de la dirección n seguido de los datos de la dirección $n+1$. El contador de direcciones de lectura se incrementa por páginas y columnas, lo que permite que todo el contenido de la memoria pueda ser leído en serie durante una operación de lectura. Al final del espacio de dirección el contador apunta de nuevo a la dirección 0000H y el dispositivo continúa enviando datos por cada acuse de recibo.

33.8 Registros de la memoria EEPROM

A continuación, se detallan los registros de la memoria EEPROM con sus direcciones e índice de página, tabla 11 y 12

| REGISTROS DE LA EEPROM | | | | | | | |
|------------------------|-----------|--------------------------|--|---------------------------------|--------------------------------------|------------------------------------|-------------|
| PAGINA | DIRECCION | 0x | 1x | 2x | 3x | 4x | 5x |
| 0 | 0 | Overvoltage Level | Overvoltage Delay Timer | Minimum CB Delta | Charge Over-Temperature Level | Internal Over-Temperature Level | User EEPROM |
| | 1 | | | | | | |
| | 2 | Overvoltage Recovery | Undervoltage Delay Timer | Maximum CB Delta | Charge Over-Temp Recovery | Internal Over-Temperature Recovery | |
| | 3 | | | | | | |
| 1 | 4 | Undervoltage Level | Open Wire Timing | Cell Balance On time | Charge Under-Temperature Level | SLEEP Voltage | |
| | 5 | | | | | | |
| | 6 | Undervoltage Recovery | Discharge Overcurrent Timeout Settings, Discharge Setting | Cell Balance Off Time | Charge Under-Temperature Recovery | SLEEP Delay Timer/ Watchdog Timer | |
| | 7 | | | | | | |
| 2 | 8 | OVLO Threshold | Charge overcurrent Timeout Settings, Charge overcurrent Setting | Minimum CB Temperature Level | Discharge Over-Temperature Level | SLEEP Mode Timer | |
| | 9 | | | | | CELLS Config | |
| | A | UVLO Threshold | Short-Circuit Timeout Settings/ Recovery Settings, Short-Circuit Setting | Minimum CB Temperature Recovery | Discharge Over-Temperature Recovery | Features 1 | |
| | B | | | | | Features 2 | |
| 3 | C | EOC Voltage Level | Minimum CB Volts | Maximum CB Temperature Level | Discharge Under-Temperature Level | Reserved | |
| | D | | | | | | |
| | E | Low Voltage Charge Level | Maximum CB Volts | Maximum CB Temperature Recovery | Discharge Under-Temperature Recovery | | |
| | F | | | | | | |

Tabla 11 Registros EEPROM

En la siguiente tabla se muestran los registros de la RAM con sus direcciones e índices

| REGISTROS DE LA RAM | | | | |
|---------------------|-----------|--------------------------------|---------------|--------------------|
| PAGINA | DIRECCION | 8x | 9x | Ax |
| 0 | 0 | Status1 | CELL1 Voltage | iT Voltage |
| | 1 | Status2 | | |
| | 2 | Status3 | CELL2 Voltage | xT1 Voltage |
| | 3 | Status4 | | |
| 1 | 4 | Cell Balance | CELL3 Voltage | xT2 Voltage |
| | 5 | Analog Out | | |
| | 6 | FET Cntl/Override Control Bits | CELL4 Voltage | VBATT/16 Voltage |
| | 7 | Override Control Bits | | |
| 2 | 8 | Force Ops | CELL5 Voltage | VRGO/2 Voltage |
| | 9 | EE Write Enable | | |
| | A | CELLMIN Voltage | CELL6 Voltage | 14-bit ADC Voltage |
| | B | | | |
| 3 | C | CELLMAX Voltage | CELL7 Voltage | Reserved |
| | D | | | |
| | E | ISense Voltage | CELL8 Voltage | |
| | F | | | |

Tabla 12 Registros RAM

A continuación, se describirán los principales registros en más detalle y los valores que toman por defecto, tabla 13 y 14. La mayoría de los valores por defecto se adaptan a las baterías usadas en este montaje, por lo que no será necesario modificarlos, no obstante, se podría modificar por software si fuera necesario.

| REGISTROS DE LA EEPROM | | | | |
|--------------------------------|-----------|-----------|-----------|------|
| Nombre | Valor HEX | Valor DEC | Dirección | bits |
| Overvoltage Threshold | 1E2A | 4,25V | 00 - 01 | 16 |
| Overvoltage Recovery | 0DD4 | 4,15V | 02 - 03 | 16 |
| Undervoltage Threshold | 18FF | 2,7V | 04 - 05 | 16 |
| Undervoltage Recovery | 09FF | 3.0V | 06 - 07 | 16 |
| Overvoltage Lockout Threshold | 0E7F | 4,35V | 08 - 09 | 16 |
| Undervoltage Lockout Threshold | 0600 | 1,8V | 0A - 0B | 16 |
| End-of-Charge (EOC) Threshold | 0DFF | 4,2V | 0C - 0D | 16 |
| Low Voltage Charge Level | 07AA | 2,3V | 0E - 0F | 16 |
| Overvoltage Delay Time Out | 0801 | 1 s | 10 - 11 | 16 |
| Undervoltage Delay Time Out | 0801 | 1 s | 12 - 13 | 16 |
| Open-Wire Timing (OWT) | 0214 | 20 ms | 14 - 15 | 16 |

| | | | | |
|---|------|---------------------|---------|----|
| Discharge Overcurrent Time Out/Threshold | 440A | 160 ms 32 mv | 16 - 17 | 16 |
| Charge Overcurrent Time Out/Threshold | 440A | 160 ms 8 mv | 18 - 19 | 16 |
| Discharge Short-Circuit Time Out/Threshold | 30C8 | 200 μ S 48mv | 1A - 1B | 16 |
| Cell Balance Minimum Voltage (CBMIN) | 0A55 | 3,1 V | 1C - 1D | 16 |
| Cell Balance Maximum Voltage (CBMAX) | 0D70 | 4,0 V | 1E - 1F | 16 |
| Cell Balance Minimum Differential Voltage (CBMINDV) | 0010 | 20 mV | 20 - 21 | 16 |
| Cell Balance Maximum Differential Voltage (CBMAXDV) | 0D70 | 500 mV | 22 - 23 | 16 |
| Cell Balance On Time (CBON) | 0802 | 2 s | 24 - 25 | 16 |
| Cell Balance Off Time (CBOFF) | 0802 | 2 s | 26 - 27 | 16 |
| Cell Balance Minimum Temperature Limit (CBUTS) | 0BF2 | 1,3444V, -10°C | 28 - 29 | 16 |
| Cell Balance Minimum Temperature Recovery Level (CBUTR) | 0A93 | 1,19 V, +5°C | 2A - 2B | 16 |
| Cell Balance Maximum Temperature Limit (CBOTS) | 04B6 | 0,530 mV +55°C | 2C - 2D | 16 |
| Cell Balance Maximum Temperature Recovery Level (CBOTR) | 053E | 0,590 mV +50 °C | 2E - 2F | 16 |
| Charge Over-Temperature Voltage | 04B6 | 0,530 mV +55 °C | 30 - 31 | 16 |
| Charge Over-Temperature Recovery Voltage | 053E | 0,590 mV +50°C | 32 - 33 | 16 |
| Charge Under-Temperature Voltage | 0BF2 | 1,344 mV -10°C | 34 - 35 | 16 |
| Charge Under-Temperature Recovery Voltage | 0A93 | 1,190 mV +5°C | 36 - 37 | 16 |
| Discharge Over-Temperature Voltage | 04B6 | 0,530 mV +55°C | 38 - 39 | 16 |
| Discharge Over-Temperature Recovery Voltage | 053E | 0,590 mV +50°C | 3A - 3B | 16 |
| Discharge Under-Temperature Voltage | 0BF2 | 1,544 mV -10°C | 3C - 3D | 16 |
| Discharge Under-Temperature Recovery Voltage | 0A93 | 1,190 mV +5°C | 3E - 3F | 16 |
| Internal Over-Temperature Voltage | 67CH | 0,73 mV +115°C | 40 - 41 | 16 |
| Internal Over-Temperature Recovery Voltage | 621H | 0,69 mV +95 °C | 42 - 43 | 16 |
| SLEEP Level Voltage | 06AA | 2,0 V | 44 - 45 | 16 |
| SLEEP Delay Timer/Watchdog Timer | FC0F | 15 s, 31 s | 46 - 47 | 16 |
| SLEEP Mode Timer/Cell Configuration | 83FF | 16 m, 240 m, 8 cell | 48 - 49 | 16 |

Tabla 13 Registros EEPROM

La tabla 14 muestra los registros de la RAM que serán leídos por el PIC, son los registros del ILS94203 donde se almacenan el valor de la tensión de cada celda, también se indica la ecuación para convertir el valor del registro en tensión, voltios, los registros son de 16 bits, pero solo se usan 12 bits para almacenar la tensión.

| BIT/ADDR | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|-----------|---|---|---|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 90H-91H | Reservado | | | | Vc1 |
| 92H-93H | Reservado | | | | Vc2 |
| 94H-95H | Reservado | | | | Vc3 |
| 96H-97H | Reservado | | | | Vc4 |
| 98H-99H | Reservado | | | | Vc5 |
| 9AH-9BH | Reservado | | | | Vc6 |
| 9CH-9DH | Reservado | | | | Vc7 |
| 9EH-9FH | Reservado | | | | Vc8 |

Tabla 14 Registros de la RAM donde se almacenan la tensión de celda

La fórmula que permite la conversión es:

$$v = \frac{\text{Valor registro en decimal} * 1,8 * 8}{4095 * 3}$$

34 PUESTA EN MARCHA

La puesta en marcha del BMS es bastante sencilla, pues no se requieren calibraciones previas, pero hay que tener en cuenta que el dispositivo está pensado para trabajar dentro de un sistema de alimentación solar sustituyendo al regulador PWM tradicional para las baterías de ácido plomo. A continuación, se enumeran una serie de pasos y el orden que se debe seguir, tal como se indica en la figura 37.

1. Instalar el BMS en una superficie lisa de forma vertical, si se instala dentro de una caja esta debe estar ventilada
2. Conectar las baterías en primer lugar y después las placas solares
3. Si la instalación incorpora MPPT, conectarlo a continuación
4. Conectar los paneles solares, bien a la entrada del MPPT, si lo hay o directamente a los conectores indicados del BMS
5. Conectar el inversor a la salida del BMS

6. El BMS se iniciará al recibir tensión de las baterías o de los paneles solares y en función del estado de las baterías se reiniciará el PIC y el BMS y pasará al estado adecuado en función de la demanda.

35 PCB

Para realizar el esquema y el PCB se ha usado el programa kiCad [22], este es un programa de uso libre que tiene la suficiente potencia para realizar este tipo de circuitos, los programas comerciales como Orcad o Altium tienen funcionalidades que hacen más fácil el trabajo, pero tienen el gran inconveniente del precio.

En el anexo II se muestra las imágenes del PCB obtenido, se ha hecho de dos capas, ya que la densidad de componentes no es muy elevada. Los componentes se han distribuido en una sola placa de PCB, pero situando la parte de potencia los conectores de las baterías y paneles solares en un lado y el resto de los dispositivos en otro. Los MOSFET de potencia se han situado en los bordes exteriores del PCB para facilitar la instalación de los disipadores y poderlos fijar al chasis del dispositivo, también se ha cuidado el ancho de pistas en la zona de alta corriente para que no haya problemas de calentamiento.

36 ESPECIFICACIONES

A continuación, se muestran un resumen de las especificaciones del BMS en la tabla 15

| Especificaciones | |
|--|----------------------------|
| Tensión de entrada/salida | 24 (V) |
| Paneles Solares | 2x6 paneles |
| Corriente máxima paneles | 96A |
| Numero de celdas | 8x100A LiFePO ₄ |
| Corriente máxima de descarga | 100A |
| Corriente de carga | 40A |
| Potencia máxima en continua | 2400W |
| Corriente cortocircuito máxima en descarga | 160A |
| Rango de Temperatura | -40°C a 45°C |
| Dimensiones | 160 mm x 100 mm |

Tabla 15 especificaciones

37 DIAGRAMA DE FLUJO DEL SOWFARE DEL PIC

Aunque el chip elegido para diseñar el BMS puede funcionar de modo autónomo, se ha añadido un microcontrolador PIC con una pantalla LCD para poder mostrar algunos datos, como la tensión de las celdas, algunas alarmas o poder desactivar los MOSFET de potencia en caso de que la temperatura suba por encima de un nivel prefijado, en la figura 40 se muestra el diagrama de flujo del programa que se carga en el microcontrolador para realizar estas operaciones.

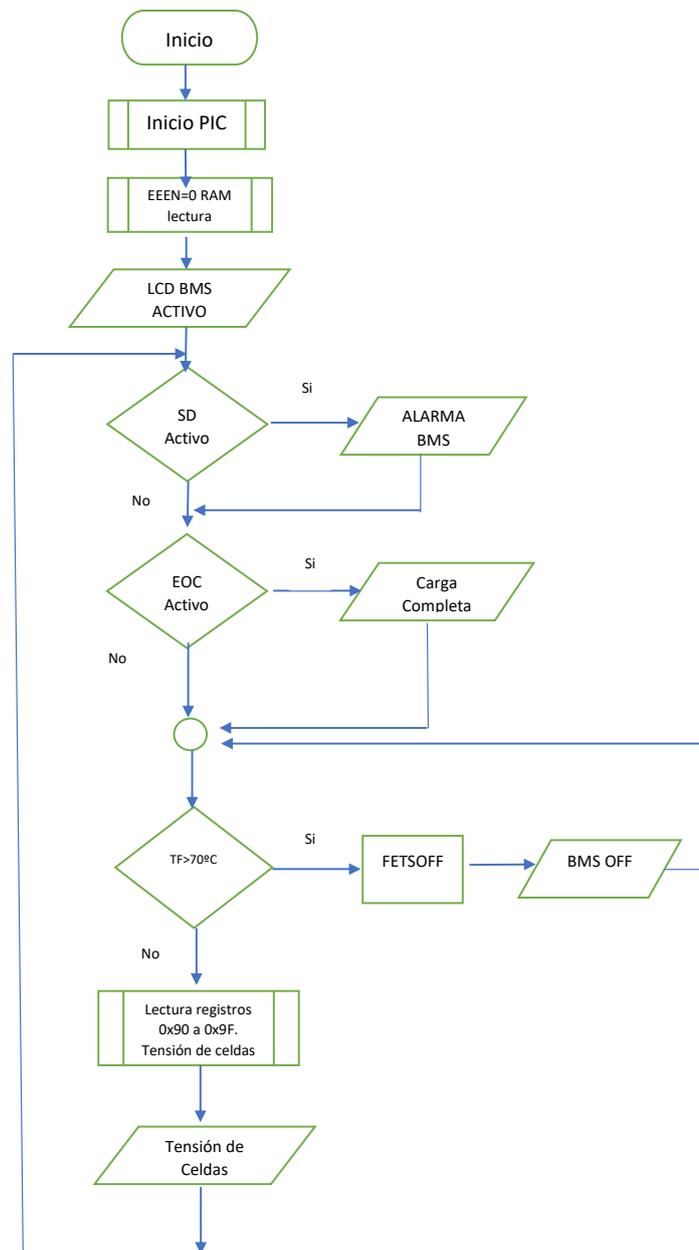


Figura 40 Diagrama de flujo

El programa se ha estructurado en rutinas para cada una de las acciones, la comunicación con el chip BMS se hace mediante el bus I2C, aunque hay librerías específicas para el manejo del bus I2C de Microchip, en este caso se han escrito dos rutinas de lectura y escritura. En el diagrama de flujo se puede ver cómo funciona el programa que lo primero que hace es iniciar el PIC y el BMS, para comprobar que ambos están activos, después selecciona la RAM como dispositivo de lectura escribiendo un cero en el registro EEEN dirección 0x89, a continuación, comprueba que no haya ninguna alarma mirando el estado de SD, lectura del puerto RC1, si no hay errores, mira el estado de carga del conjunto de las baterías, puerto RC2, y lo indica en la pantalla. El siguiente paso es comprobar si la temperatura de los MOSFET de potencia es la correcta, menor de 70°C, si es mayor activa la señal de FETSOFF que detiene el BMS y no la desactiva hasta que cesa la condición, esto lo hace mediante el puerto RC0. Después de esto realiza la lectura, conversión y presentación de los valores de la tensión de cada celda leyendo los registros desde el 0x90 al 0x9F, los valores son mostrados en la pantalla LCD.

38 CONCLUSIONES

A la hora de iniciar un proyecto de cualquier tipo es muy importante documentarse adecuadamente, en este caso esa labor fue sin duda la que más tiempo llevó. Encontrar las fuentes adecuadas no siempre es una tarea sencilla a pesar de que se dispone de una gran herramienta como es internet a nuestro alcance. Saber que se quiere hacer, cómo se quiere hacer y con qué medios se cuenta, fue una parte importante de este trabajo. Cumplir con los plazos de las entregas en los tiempos establecidos también supuso hacer un esfuerzo de planificación y disciplina de trabajo.

Desde la concepción inicial de la idea hasta su terminación final se han tenido que realizar ajustes para poder tener el trabajo terminado en las fechas adecuadas. Han surgido sin duda imprevistos y contratiempos que han obligado a recortar las expectativas iniciales y que quedan reflejadas en el párrafo de líneas de trabajo futuras.

Las posibilidades que ofrece este diseño para continuar creciendo son amplias, pero entre las líneas de trabajo futuras más interesantes estarían las siguientes:

- Añadir un módulo de comunicaciones inalámbrico.
- Cambiar la pantalla LCD por una con capacidad gráfica para mostrar información gráfica del estado de carga y más datos del BMS.
- Aumentar la potencia del BMS añadiendo más transistores MOSFET para poder manejar bancos de baterías de mayor amperaje
- Cambiar el sensor de corriente por una sonda de efecto hall, que permite más precisión y mayores corrientes.
- Cambiar el PIC por uno de la familia 18F, con más potencia, necesario para algunas de los desarrollos posteriores

39 GLOSARIO

A

ADC

Convertor Analógico Digital · 30, 39, 46, 53, 64, 68, 76, 77, 78, 79, 80, 91, 112

ASICs

Application Specific Integrated Circuits · 15

B

BMS

Battery Management System · 3, 4, 9, 10, 11, 12, 13, 14, 15, 21, 22, 23, 25, 26, 52, 59, 61, 81, 82, 85, 87, 93, 94, 95, 96, 97, 113, 114

C

CFET

Charger FET · 30, 47, 48, 49, 50, 61, 62, 75

CUIdevices

Fabricante especializado en Disipadores para semiconductores · 84

D

DoD

Deep of Discharge · 19

DOZE

Estado muestreo de celdas cada 512 ms · 34, 35, 36

E

EEPROM

Memoria ROM de escritura y borrado eléctrico · 8, 14, 29, 39, 40, 41, 43, 44, 46, 48, 50, 54, 59, 74, 85, 86, 87, 90, 91, 92

ESD

Descarga Electrostática · 84

F

FET

Transistor de Efecto de Campo · 26, 28, 29, 30, 47, 48, 49, 50, 53, 57, 73, 74, 75, 91

G

grid tie

Sistema solar mixto · 15

I

I2C

bus de comunicaciones en serie. Su nombre viene de Inter-Integrated Circuit (Inter-Circuitos Integrados) · 26, 28, 57, 58, 73, 76, 77, 78, 82, 85, 86, 87, 96, 113

IDLE

Estado sin carga conectada · 34

ISL94203

Circuito integrado BMS de Renesas · 9, 12, 13, 26, 27, 28, 29, 30, 31, 32, 34, 35, 36, 38, 43, 46, 47, 49, 50, 51, 53, 54, 57, 58, 59, 64, 65, 67, 68, 70, 71, 72, 73, 74, 75, 76, 77, 82, 85, 86, 87, 96, 105, 113

K

KiCad

Programa para diseño de circuitos de uso libre · 12

L

LCD · 9, 81, 95, 97, 111, 113, 114

LCO

Litio óxido de cobalto · 21, 22, 53

LFP

Litio Ferrofosfato · 9, 19, 20, 21, 22, 23, 24, 53

LiFePO4

Batería de litio óxido de hierro · 1, 3, 11, 22, 26, 94

LM2675N

CI de Ti DC DC · 71

LMO

Litio óxido de manganeso · 21, 53

LNCA

Litio Cobalto Aluminio · 21

LTO

Litio óxido de titanio · 9, 19, 21

M

MOSFET

transistor de efecto de campo metal-óxido-semiconductor · 12, 29, 30, 31, 34, 35, 36, 42, 47, 48, 50, 51, 52, 56, 57, 58, 59, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 73, 74, 75, 76, 77, 81, 82, 83, 84, 85, 94, 95, 96, 104, 114

N

NiCa

Batería de Níquel Cadmio · 18

NiMH

Batería de Níquel metal Hidruro · 18

NOCT

Normal Operation Cell Temperature · 25

NTC

Resistencia de Coeficiente de Temperatura Negativo · 67, 79

O

off grid

Instalación Solar desconectada de la Red eléctrica · 4, 15, 16

on grid

Instalación Solar conectada a la red eléctrica · 15

OV

Overvoltage · 46, 47, 48

OVLO

Overvoltage Level Comparisons · 28, 46, 47, 48, 59, 73, 90

P

PCB

Printed Circuit Board · 12, 14, 94, 108

PCFET

Precharger FET · 30, 48, 49, 75

PIC · 9, 12, 14, 71, 75, 76, 77, 79, 80, 81, 82, 85, 92, 94, 95, 96, 97, 104, 111

PIC16F886

Micro controlador de Microchip · 13, 59, 75, 111

PSD

Permite activas un fusible externo · 28, 35, 36, 48, 59, 73

R

RAM

Memoria de Acceso Aleatorio · 8, 39, 46, 53, 54, 85, 86, 91, 92, 93

S

SLEEP

Estado cuando la tension de celdas cae por debajo de un nivel · 29, 34, 35, 38, 47, 50, 74, 90, 92

SOA

Safety Operation Area · 9, 22, 23, 24, 26, 52

STC

Standart Test Conditions · 25

SteinHart-Hart

Ecuación que relaciona temperatura y resistencia · 79

STO-23

Tipo de encapsulado · 65

U

UV

undervoltage · 46, 47, 49, 50

UVLO

Undervoltage Level Comparisons · 33, 46, 47, 50, 90

V

VLRA

Valve regulated lead acid battery · 18

W

WBS

Work Breakdown Structure · 13

40 BIBLIOGRAFIA

- [1] Victron, «Victron Energy,» [En línea]. Available: <https://www.victronenergy.com.es/battery-management-systems/battery-management-system-bms-12-200>. [Último acceso: octubre 2020].
- [2] C. E. Reviews, «Cleaning Energy Reviews,» [En línea]. Available: <https://www.cleanenergyreviews.info/blog/2014/5/4/how-solar-works>. [Último acceso: noviembre 2020].
- [3] C. Solar, «Centi Solar,» [En línea]. Available: http://www.cenitsolar.com/fotovoltaiica_esquema.php. [Último acceso: noviembre 2020].
- [4] M. S. D. S. R. T. S. J. A. a. K. M. A. Stan, «A comparative study of lithium ion to lead acid batteries for use in UPS applications,» *2014 IEEE 36th International Telecommunications Energy Conference (INTELEC)*, Vols. %1 de %2Vancouver, BC, Canada, nº 14790974, pp. 1-8, 2014.
- [5] K. Solar, «<https://www.kuantica-hst.com>,» [En línea]. Available: <https://www.kuantica-hst.com/rentabilidad-y-funcionalidad-de-el-litio-frente-a-otros-tipos-de-baterias/>. [Último acceso: noviembre 2020].
- [6] L. Pinada, «<https://www.barriolapinada.es>,» [En línea]. Available: <https://www.barriolapinada.es/baterias-almacenamiento-energia/>. [Último acceso: noviembre 2020].
- [7] R. D.-L. M. C. G. P. Ghassan Zubi, «The lithium-ion battery: State of the art and future perspectives,» *Renewable and Sustainable Energy Reviews*, vol. Volume 89, nº junio, pp. Pages 292-308, 2018.
- [8] H. & S. M. & K. D. & J. A. Hesse, «Lithium-Ion Battery Storage for the Grid—A Review of Stationary Battery Storage System Design Tailored for Applications in Modern Power Grids,» *Energies*, nº diciembre, p. 42, 2017.
- [9] eetimes, «<https://www.eetimes.com/>,» [En línea]. Available: https://m.eet.com/media/1118740/c0792-1_15.pdf. [Último acceso: noviembre 2020].
- [10] Renesas, «Renesas,» [En línea]. Available: <https://www.renesas.com/us/en>. [Último acceso: noviembre 2020].
- [11] Infineon, «<https://www.infineon.com/>,» [En línea]. Available: <https://www.infineon.com/>. [Último acceso: octubre 2020].
- [12] Litiobms, «<http://liionbms.com>,» [En línea]. Available: http://liionbms.com/php/wp_balance_current.php. [Último acceso: noviembre 2020].

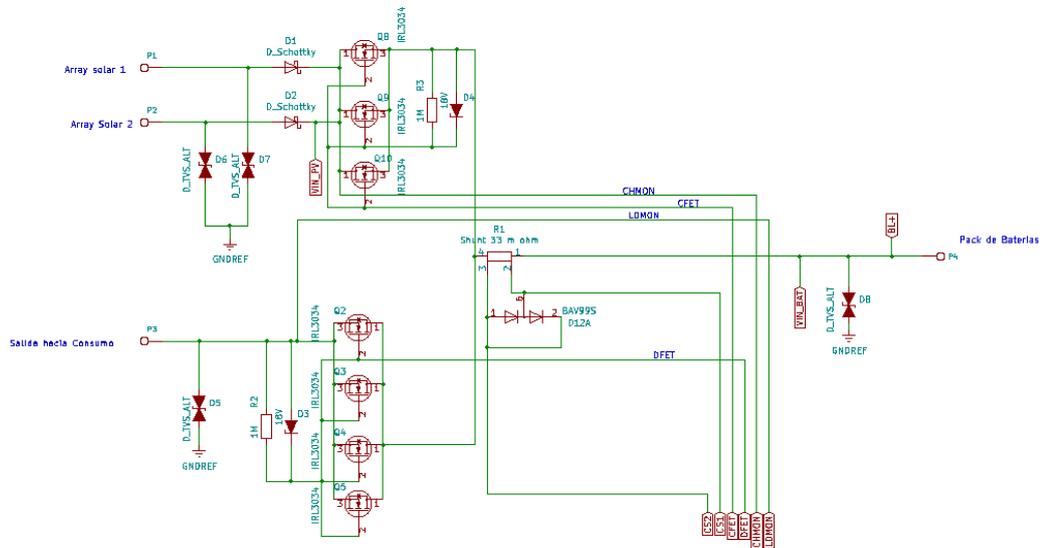
- [13] A. MOS, «<http://www.alfa-mos.com>,» [En línea]. Available: <http://www.alfa-mos.com/datasheet/MOSFET/AFN2324A.pdf>. [Último acceso: noviembre 2020].
- [14] Nexperia, «<https://www.nexperia.com/>,» [En línea]. Available: <https://www.nexperia.com/>. [Último acceso: noviembre 2020].
- [15] Murata, «<https://www.murata.com>,» [En línea]. Available: <https://www.murata.com/en-global/products/thermistor/ntc/ncu>. [Último acceso: noviembre 2020].
- [16] Ti, «<https://www.ti.com/>,» [En línea]. Available: https://www.ti.com/lit/ds/snvs129f/snvs129f.pdf?ts=1608705771135&ref_url=https%25A%252F%252Fwww.google.com%252F.
- [17] Microchip. [En línea]. Available: <https://www.microchip.com/>. [Último acceso: octubre 2020].
- [18] NewHaven, «<https://www.newhavendisplay.com>,» [En línea]. Available: <https://www.newhavendisplay.com/specs/NHD-0420D3Z-FL-GBW.pdf>. [Último acceso: noviembre 2020].
- [19] WikiPedia, «<https://en.wikipedia.org>,» [En línea]. Available: https://en.wikipedia.org/wiki/Thermistor#B_or_.CE.B2_parameter_equation. [Último acceso: noviembre 2020].
- [20] TeslaBean, «<https://teslabem.com>,» [En línea]. Available: <https://teslabem.com/nivel-intermedio/fundamentos/>. [Último acceso: Noviembre 2020].
- [21] CuiDevices, «<https://www.cuidevices.com/>,» [En línea]. Available: <https://www.cuidevices.com/product/resource/hss-b20-0635.pdf>. [Último acceso: noviembre 2020].
- [22] K. Organizacion, «<https://kicad.org/>,» [En línea]. Available: <https://kicad.org/>. [Último acceso: octubre 2020].

41 ANEXOS

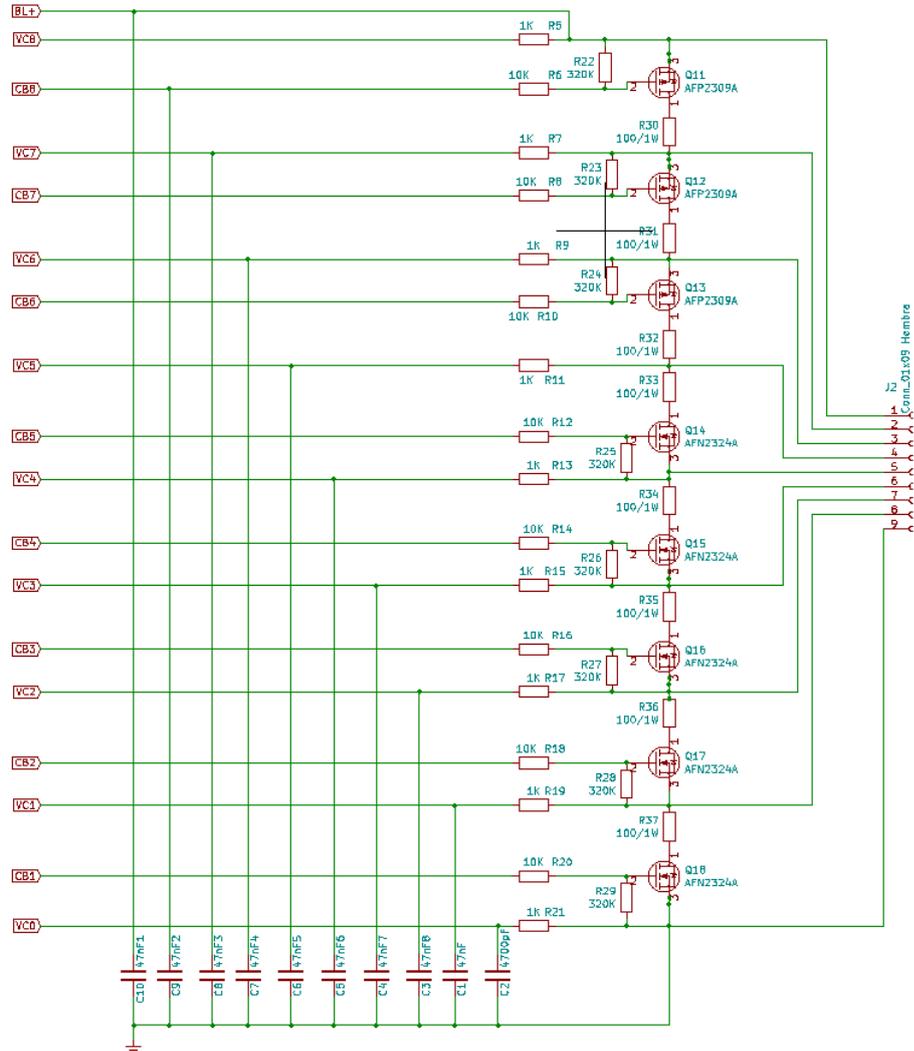
41.1 ANEXO I ESQUEMA Y LISTA DE MATERIALES

Para hacerlo más comprensible se ha dividido en varias partes y en la última figura se incluye el esquema completo, también se añade la lista de materiales.

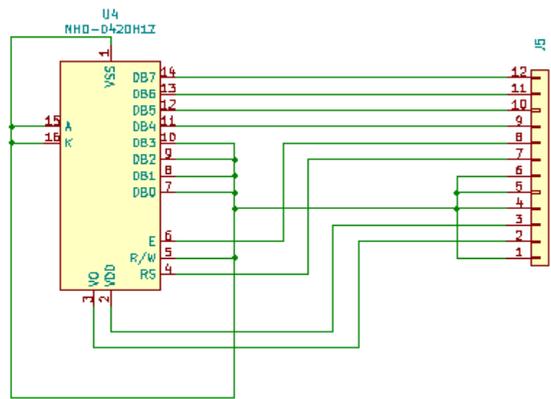
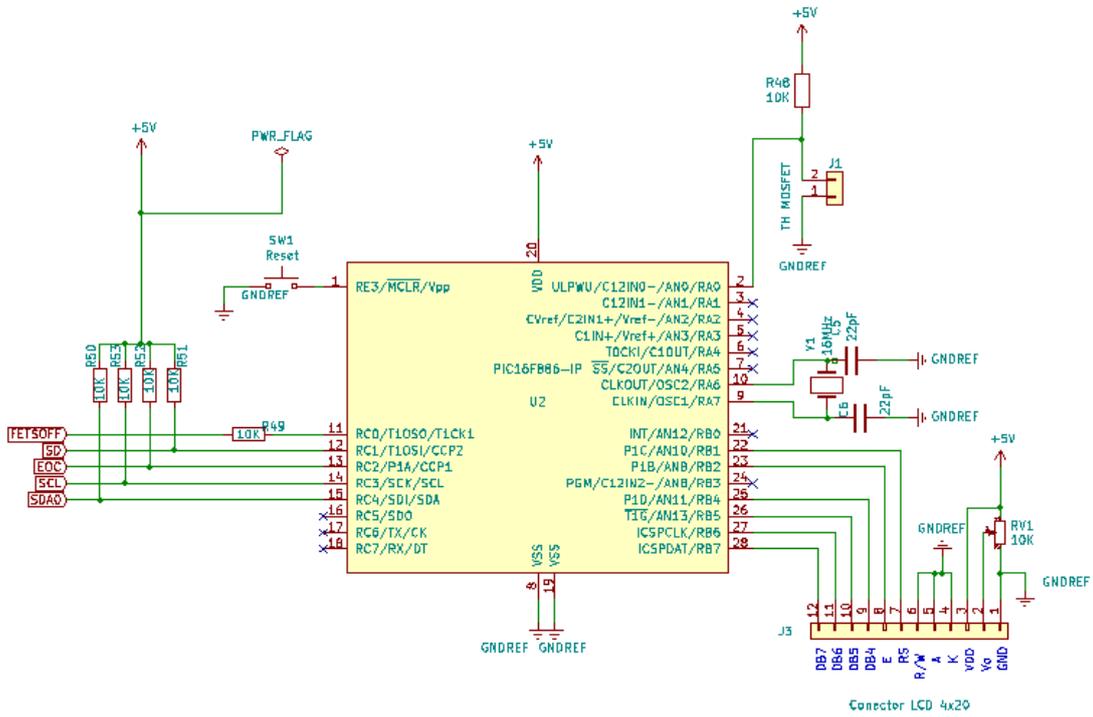
41.1.1 Circuito de potencia



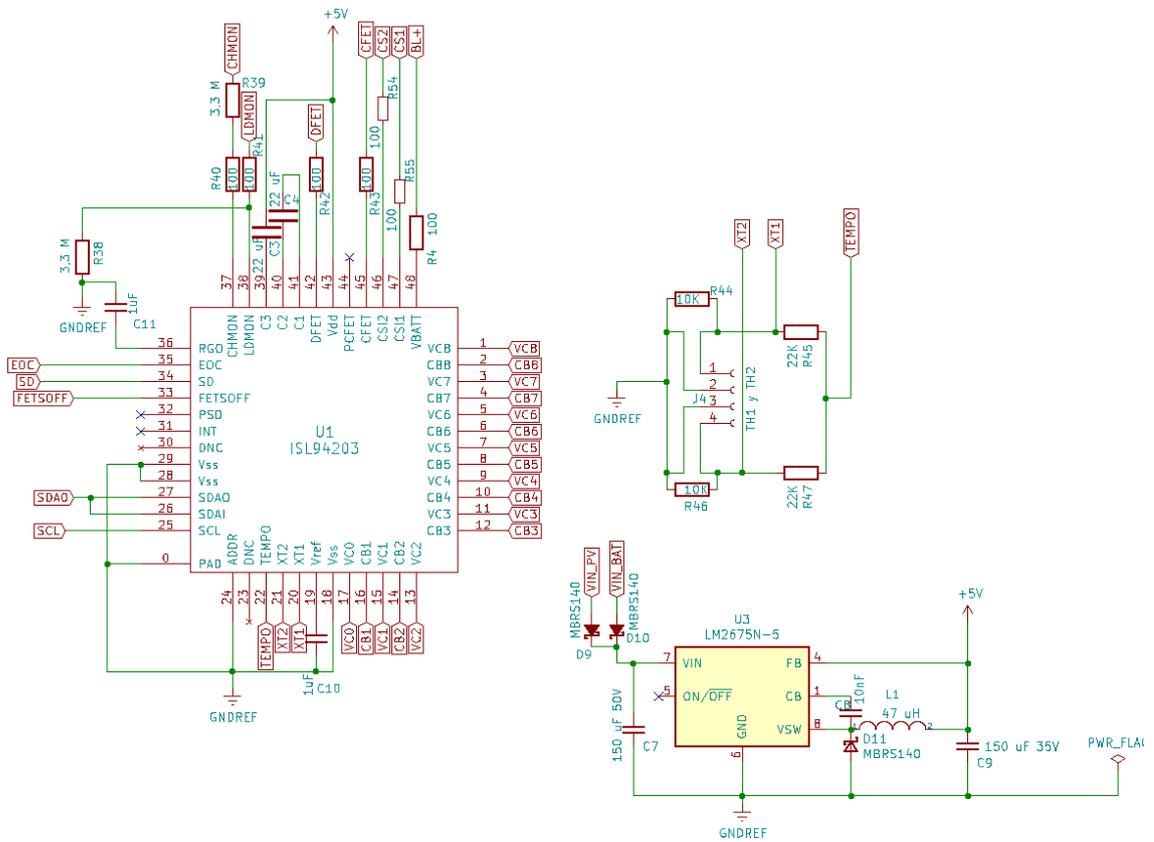
41.1.2 Circuito de balanceo de celdas



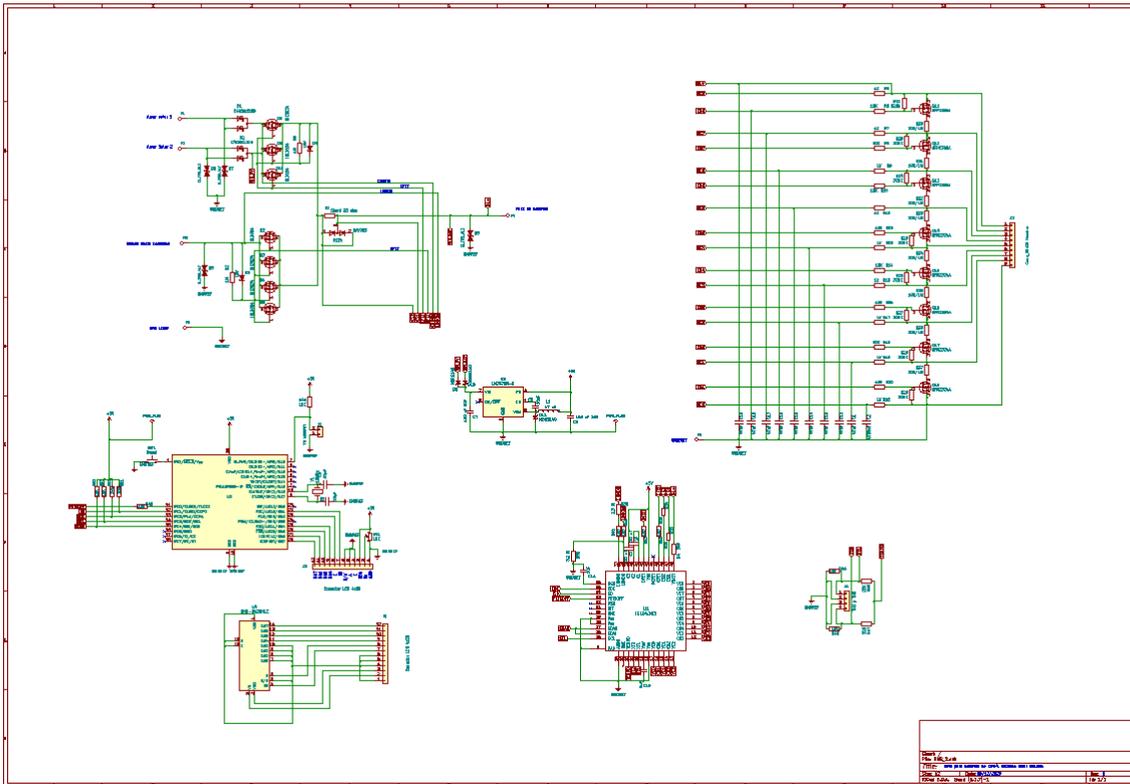
41.1.3 Circuito PIC, LCD y temperatura MOSFET



41.1.4 Circuito de alimentación temperatura y del ISL94203



41.1.5 Circuito completo



41.1.6 Lista de materiales y presupuesto

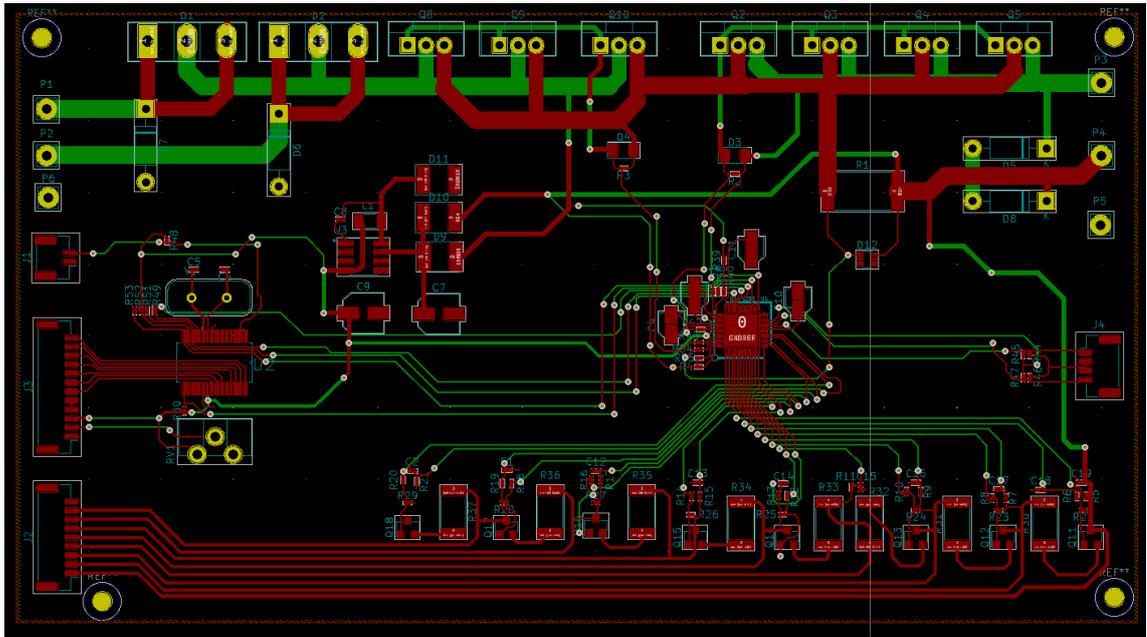
A continuación, se indica la lista de materiales generada por el programa KiCad. Los precios indicados son precios unitarios tomados de las webs de los fabricantes o de RS. En presupuesto solo se indica el coste de los materiales, sin considerar el coste de fabricación, muy dependiente del volumen y de los procesos de automatización. La estimación del valor final del producto para su comercialización con un margen de beneficio adecuado se ha calculado en unos 320 euros, lo que lo hace competitivo y comercialmente viable, aunque este precio final se puede ver modificado a la baja en función de las unidades producidas. En comparación con el precio de productos similares el producto final está dentro del margen de precio de productos similares.

| Identificador | Cantidad | Valores | Precio unitario | Total |
|---|----------|--------------------|-----------------|--------|
| REF**, REF**, REF**, REF** | 4 | MountingHole_2.5mm | 1,14 € | 4,56 € |
| R46, R53, R6, R8, R10, R12, R14, R16, R18, R20, R44, R48, R50, R51, R52 | 15 | 10K | 0,05 € | 0,75 € |
| R4, R40, R41, R42, R43, R54, R55 | 7 | 100 | 0,52 € | 3,64 € |

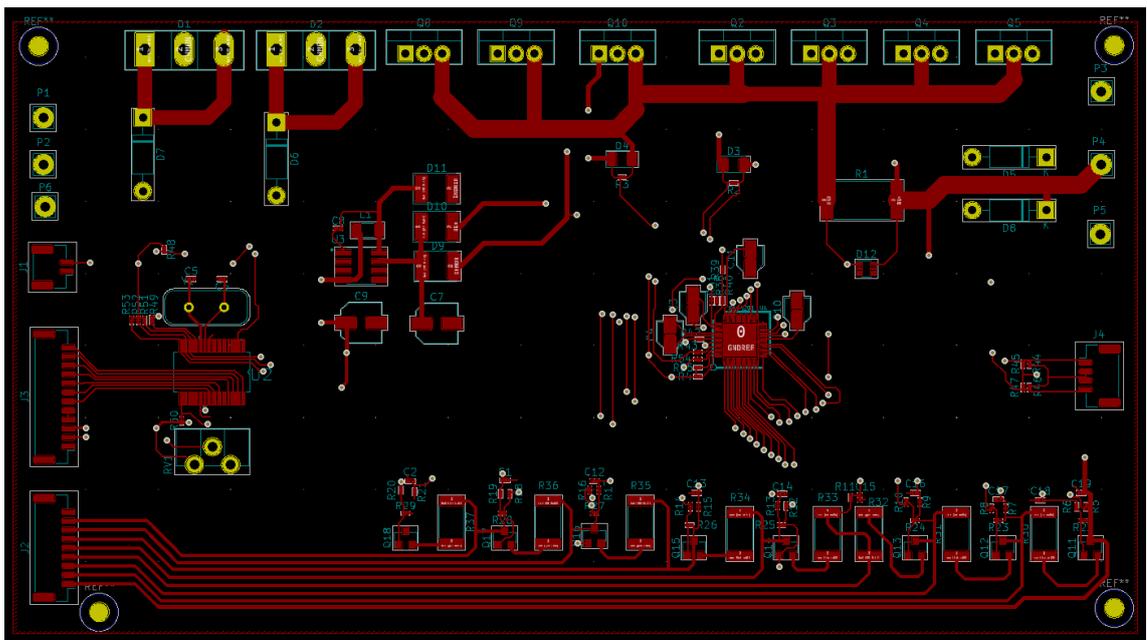
| | | | | |
|--|---|---------------------|---------|----------|
| Q9, Q2, Q8, Q10, Q3, Q4, Q5 | 7 | IRL3034 | 2,31 € | 16,14 € |
| D2, D1 | 2 | C4D20120D | 0,65 € | 1,30 € |
| D7, D6, D8, D5 | 4 | D_TVVS_ALT | 0,95 € | 3,80 € |
| D4, D3 | 2 | 18V | 0,35 € | 0,70 € |
| C19, C18, C17, C16, C15, C14, C12, C1 | 8 | 47nF | 0,45 € | 3,60 € |
| C13 | 1 | 47nf | 0,60 € | 0,60 € |
| C2 | 1 | 4700pF | 0,68 € | 0,68 € |
| C3, C4 | 2 | 22 uF | 0,68 € | 1,36 € |
| C5, C6 | 2 | 22pF | 0,68 € | 1,36 € |
| C7 | 1 | 150 uF 50V | 1,02 € | 1,02 € |
| C8 | 1 | 10nF | 0,68 € | 0,68 € |
| C9 | 1 | 150 uF 35V | 0,68 € | 0,68 € |
| C10, C11 | 2 | 1uF | 0,68 € | 1,36 € |
| D12 | 1 | BAV99S | 0,98 € | 0,98 € |
| L1 | 1 | 47 uH | 0,45 € | 0,45 € |
| Q11, Q12, Q13 | 3 | AFP2309A | 3,00 € | 9,00 € |
| Q14, Q15, Q16, Q17, Q18 | 5 | AFN2324A | 3,00 € | 15,00 € |
| R2, R3 | 2 | 1M | 0,06 € | 0,12 € |
| R5, R7, R9, R11, R13, R15, R17, R19, R21 | 9 | 1K | 0,06 € | 0,54 € |
| R22, R23, R24, R25, R26, R27, R28, R29 | 8 | 320K | 0,06 € | 0,48 € |
| R30, R31, R32, R33, R34, R35, R36, R37 | 8 | 100/1W | 1,02 € | 8,16 € |
| R38, R39 | 2 | 3,3 M | 0,06 € | 0,12 € |
| R45, R47 | 2 | 22K | 0,06 € | 0,12 € |
| R49 | 1 | 10K | 0,06 € | 0,06 € |
| RV1 | 1 | 10K | 0,06 € | 0,06 € |
| U1 | 1 | ISL94203 | 11,86 € | 11,86 € |
| U2 | 1 | PIC16F886-IP | 1,80 € | 1,80 € |
| U3 | 1 | LM2675N-5 | 3,50 € | 3,50 € |
| Y1 | 1 | 20MHz | 0,29 € | 0,29 € |
| P1, P2, P3, P4 | 4 | CONN_1 | 0,34 € | 1,36 € |
| J1 | 1 | TH MOSFET | 0,34 € | 0,34 € |
| J2 | 1 | Conn_01x09 Hembra | 0,34 € | 0,34 € |
| J3 | 1 | Conector LCD 4x20 | 0,89 € | 0,89 € |
| J4 | 1 | TH1 y TH2 | 0,34 € | 0,34 € |
| R1 | 1 | Shunt 33 ohm | 2,45 € | 2,45 € |
| D9, D10, D11 | 3 | MBRS140 | 1,02 € | 3,07 € |
| P5 | 1 | Conector 1 | 0,34 € | 0,34 € |
| P6 | 1 | Conector 2 | 0,34 € | 0,34 € |
| LCD4x20 | 1 | NHD-0420H1Z-FSW-GBW | 25,70 € | 25,70 € |
| PCB | 1 | Placa de dos capas | 59,00 € | 59,00 € |
| Caja con disipador | 1 | Caja | 40,00 € | 40,00 € |
| | | Total | | 228,94 € |

41.2 ANEXO II PCB

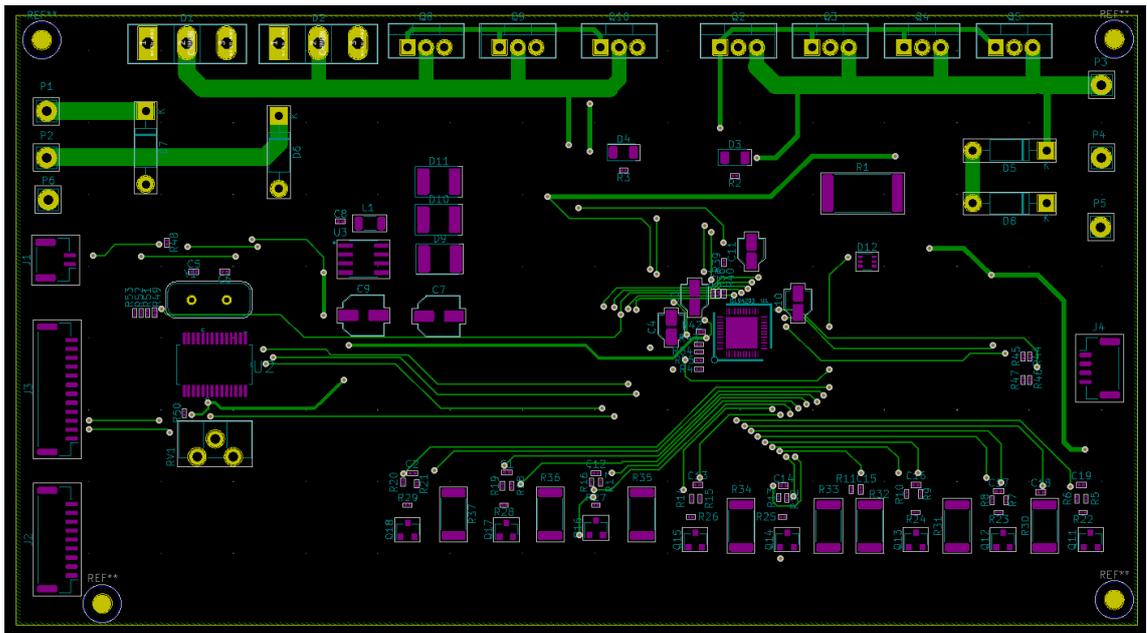
41.2.1 Ambas caras



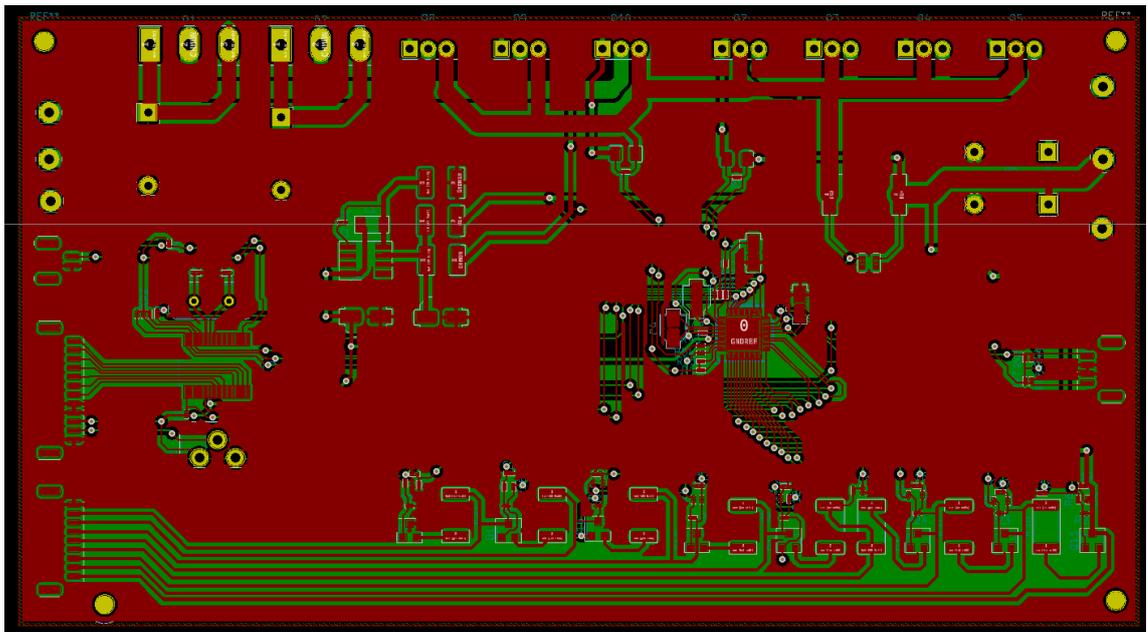
41.2.2 Lado componentes



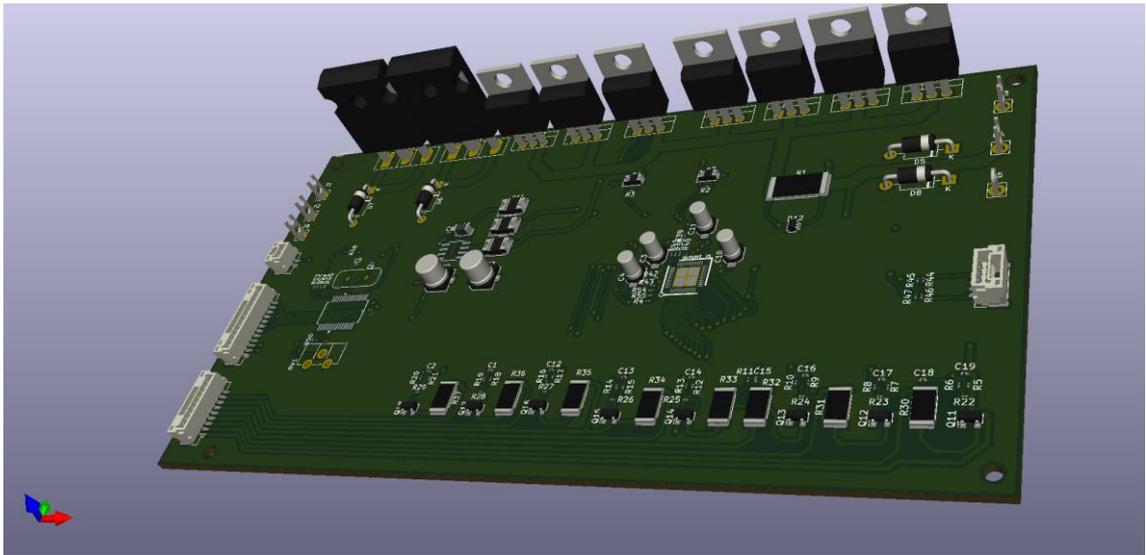
41.2.3 Lado cobre trasero



41.2.4 Plano de masa



41.2.5 Vista 3D



41.3 ANEXO III CODIGO PIC

A continuación, se incluye el código fuente del PIC 16F886. El código está escrito con el editor MPLAB en XC8. Para el manejo de LCD se ha usado una librería de uso libre, llamada flex_lcd.

```
/*
 * File: pic16f886.c
 * Autor: José Manuel Sánchez Martín
 * Creado el 1 de diciembre de 2020
 * Revisión 2
 * TFM UOC
 */

#include <xc.h>
#include <timers.h>
#include <stdio.h>
#include <math.h>
#include "flex_lcd.h"

/* adc 10 bits y frecuencia de reloj*/

#define adc=10
#define _XTAL_FREQ 20000000 // frecuencia de reloj

// PIC16F886 Bits de Configuración Generados por MPLAB

// 'C' source line config statements

// CONFIG1
#pragma config FOSC = XT // Oscillator Selection bits (XT oscillator:
Crystal/resonator on RA6/OSC2/CLKOUT and RA7/OSC1/CLKIN)
#pragma config WDTE = OFF // Watchdog Timer Enable bit (WDT disabled and can
be enabled by SWDTEN bit of the WDTCON register)
#pragma config PWRTE = ON // Power-up Timer Enable bit (PWRT enabled)
#pragma config MCLRE = ON // RE3/MCLR pin function select bit (RE3/MCLR pin
function is MCLR)
#pragma config CP = OFF // Code Protection bit (Program memory code protection
is disabled)
#pragma config CPD = OFF // Data Code Protection bit (Data memory code
protection is disabled)
#pragma config BOREN = ON // Brown Out Reset Selection bits (BOR enabled)
#pragma config IESO = ON // Internal External Switchover bit (Internal/External
Switchover mode is enabled)
#pragma config FCMEN = ON // Fail-Safe Clock Monitor Enabled bit (Fail-Safe Clock
Monitor is enabled)
#pragma config LVP = ON // Low Voltage Programming Enable bit (RB3/PGM pin
has PGM function, low voltage programming enabled)

// CONFIG2
#pragma config BOR4V = BOR40V // Brown-out Reset Selection bit (Brown-out Reset
set to 4.0V)
```

```
#pragma config WRT = OFF // Flash Program Memory Self Write Enable bits (Write protection off)
```

```
// #pragma config statements should precede project file includes.
```

```
// Use project enums instead of #define for ON and OFF.
```

```
/*DECLARACION DE FUNCIONES*/
```

```
void inicia_ADC(void);  
float temp_fet(void);  
void inicaI2c(void);  
float v_celda (char datoregistro); // convierte el valor del registro de tensiones en voltios
```

```
void inicia_ADC(void) //Inicia el ADC
```

```
{
```

```
    TRISA=0b00000001; // Pin 1 puerto A definido como entrada  
    ANSEL=0b00000001; //Pin 1 del puerto A analógico
```

```
    ADCON0bits.ADON=1; //encender ADC  
    ADCON0bits.ADCS=0b10; // Frecuencia de conversión FOSC/32  
    ADCON1bits.ADFM=1; // justificación a derecha  
    ADCON1bits.VCFG0=0; // Referencia de tensión 0V  
    ADCON1bits.VCFG1=0; // referencia de tensión 5V
```

```
}
```

```
float temp_fet(void) //Lee el valor del ADC y devuelve un valor de temperatura en °C
```

```
{
```

```
    int adc;  
    float voltios;  
    float Rntc;  
    float centigrados;  
    float tempe;
```

```
    ADCON0bits.CHS=0; //seleccionar AN0 del multiplexor  
    __delay_us(25); // espera 25 micro segundos tiempo de adquisición  
    ADCON0bits.GO_nDONE=1; //Inicia la conversión  
    while (ADCON0bits.GO_nDONE)  
        adc=ADRESH; // resultado del ADC 10 bits  
        adc=adc<<8 // se desplazan 8 bits 8 lugares  
        adc=adc+ADRESL; //se añaden los 8 bits de ADRESL para 10 bits  
        voltios=(5.0/1024.0)*adc //calcula la tensión en función del valor de adc  
        Rntc=((10000.0*voltios)/(5.0-voltios));  
        tempe=(298.15*3380)/(3380+(298,15*log(Rntc/10000.0)));  
        centigrados = tempe-298,15;  
        return (centigrados); // devuelva el valor de la temperatura en °C
```

```
}
```

```
void inicaI2c(void) //configura el I2C y prepara para lectura de los registros direccion 50H
```

```
{
```

```

// Configuración del registro SSPCON

SSPCONbits.SSPEN=1; //Activa el puerto MSSP
SSPCONbits.SSPM3=0; // I2C modo maestro
SSPCONbits.SSPM3=0;
SSPCONbits.SSPM3=1;
SSPCONbits.SSPM3=0;
SSPAD=0x4F; //frecuencia de reloj 100Khz

}

float v_celda (int datoregistro)
{
    v_celda=((datoregistro*1.8*8)/(495*3)); //formula dada por el fabricante del ISL94203
}

void main(void)
{
    unsigned char celdas[10]; //array para escribir en las filas del LCD
    int vcel1h, vcel1l, vcel2h, vcel2l, vcel3h, vcel3l, vcel4h, vcel4l,
        vcel5h, vcel5l, vcel6h, vcel6l, vcel7h, vcel7l, vcel8h, vcel8l;
    float vc [8]; // Array donde se guardan las tensiones de las celdas
    int i=0;

    OPTION_REGbits.nRBPU=1; //Deshabilita las resistencias pull up del puerto B
    WPUB=0; //Todas las resistencias Pull Up del puerto B deshabilitadas
    TRISCbits.TRISC0=0; //puerto RC0 Salida FETSOFF
    TRISCbits.TRISC1=1; //puerto RC1 SD
    TRISCbits.TRISC2=1; //Pin RC2 EOC
    TRISCbits.TRISC3=1; //PIN RC3 SCL entrada
    TRISCbits.TRISC4=1; //PIN RC4 SDA Entrada

    Lcd_Init(); //Inicia el LCD

    /*Se habilita el acces a la RAM escribiendo con la palabra 0b00000000 en el
    registro 89 */

    SSPCON2bits.SEN=1; // Señal de Start
    while(SSPCON2bits.SEN==1); //Espera que se genere el Start
    SSPBUF=0b01010000; // Direccion del ISL+ cero de escritura
    while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
    while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj
    SSPBUF=0x89; // seleccion del registro a escribir
    while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
    while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj
    __delay_ms(30); //debemos esperar 30 ms
    SSPBUF=0x00; //Se habilita acceso a la RAM
    while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
    while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj
    SSPCON2bits.PEN=1; //Se detiene la comunicación
    while (SSPCON2bits.PEN==1); // Se espera a que se envíe la señal de Stop

```

```

while(1)
{
  while(PORTCbits.RC1==0) //Lee el estado de SD y si es cero actúa
  {
    Lcd_Cmd(LCD_CLEAR); //Borra la pantalla del LCD
    Lcd_Cmd(LCD_CURSOR_OFF); //Apaga el cursor
    __delay_ms(100); // Espera a que el LCD esté listo
    Lcd_Out(1,3,"FALLO EN EL BMS");
    Lcd_Out(2,2,"DEBE REINICIAR EL BMS");
  }
  while (PORTCbits.RC2==0) //Si las baterías están cargadas muestra un mensaje
  {

    Lcd_Cmd(LCD_CLEAR); //Borra la pantalla del LCD
    Lcd_Cmd(LCD_CURSOR_OFF); //Apaga el cursor
    __delay_ms(100); // Espera a que el LCD esté listo
    Lcd_Out(1,3,"BATERIAS CARGADAS");
  }
  if (temp_fet(>70)
  {

    PORTCbits.RC0=1; //Activa la señal de FETSOFF Nivel alto
    while (temp_fet>70)
    {

      Lcd_Cmd(LCD_CLEAR); //Borra la pantalla del LCD
      Lcd_Cmd(LCD_CURSOR_OFF); //Apaga el cursor
      __delay_ms(100); // Espera a que el LCD esté listo
      Lcd_Out(1,3,"TEMPERATURA ALTA EN LOS MOSFET");
      Lcd_Out(2,3, "SE DESACTIVARA EL BMS");
      Lcd_Out(3,3,"HASTA QUE CESE LA TEMPERATURA ALTA");
      if (temp_fet(<70) //si la temperatura es inferior a 70 pone el pin a nivel bajo
      {
        PORTCbits.RC0=0; //Desactiva la señal de FETSOFF
        Lcd_Cmd(LCD_CLEAR); //Borra la pantalla del LCD
        Lcd_Cmd(LCD_CURSOR_OFF); //Apaga el cursor
        __delay_ms(100); // Espera a que el LCD esté listo
        Lcd_Out(4,3,"TEMPERATURA CORRECTA EN LOS MOSFET"); //Mantiene
en la última fila el mensaje

      }
    }

    //Muestra el Valor de la carga de las celdas
    for(i=1; i<9; i++);
    {
      Lcd_Cmd(LCD_CLEAR); //Borra la pantalla del LCD
      Lcd_Cmd(LCD_CURSOR_OFF); //Apaga el cursor
      sprintf(celdas,"Vcel=%02d",i);
      Lcd_Out2(1,1,celdas);
      Lcd_Out2(1,9,vc[i]);
      Lcd_Cmd(LCD_CLEAR);
    }
  }
}

```

```

}

SSPCON2bits.SEN=1; //Genera la señal de start
while (SSPCON2bits.SEN==1); //Espera que la señal de start se haya generado ACK

SSPBUF=0b10100000; //Dirección del esclavo 50H+0 escritura
while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj

//Comienza a leer los registro
SSPBUF=10010000; //Dirección Vcel_1 parte alta x90H
while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj
SSPCON2bits.RSEN=1; // envía la señal de restart
while (SSPCON2bits.RSEN==1); // Espera que se envíe la señal de restart
SSPBUF=0b10100001; //Dirección ISL +1 escritura
while (SSPSTATbits.BF==1); // Espera a que se envíe el dato
while (SSPSTATbits.R_nW); //Espera señal de ACK noveno ciclo de reloj
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera a que se llene el buffer
vcel1h=SSPBUF; //Parte alta del valor celda 1
vcel1h=vcel1h<<4; //Desplaza 4 bits el registro
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel1l=SSPBUF; //Lectura parte baja celda 1

vc[1]=v_celda (int (vcel1h+vcel1l)); // Calcula la tensión en voltios celda 1

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel2h=SSPBUF; //Lectura celda 2 parte alta
vcel2h=vcel2h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel2l=SSPBUF; //Lectura Celda 2 parte baja

vc[2]=v_celda (int (vcel2h+vcel2l)); // Calcula la tensión en voltios celda 2

SSPCON2bits.ACKDT=0; //ACK de dato

```

```

SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel3h=SSPBUF; //Lectura celda 3 parte alta
vcel3h=vcel3h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel3l=SSPBUF; //Lectura Celda 3 parte baja

vc[3]=v_celda (int (vcel3h+vcel3l)); // Calcula la tensión en voltios celda 3

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel4h=SSPBUF; //Lectura celda 4 parte alta
vcel4h=vcel4h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel4l=SSPBUF; //Lectura Celda 4 parte baja

vc[4]=v_celda (int (vcel4h+vcel4l)); // Calcula la tensión en voltios celda 4

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel5h=SSPBUF; //Lectura celda 5 parte alta
vcel5h=vcel5h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel5l=SSPBUF; //Lectura Celda 5 parte baja

vc[5]=v_celda (int (vcel5h+vcel5l)); // Calcula la tensión en voltios celda 5

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK

```

```

while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel6h=SSPBUF; //Lectura celda 6 parte alta
vcel6h=vcel6h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel6l=SSPBUF; //Lectura Celda 6 parte baja

vc[6]=v_celda (int (vcel6h+vcel6l)); // Calcula la tensión en voltios celda 6

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel7h=SSPBUF; //Lectura celda 7 parte alta
vcel7h=vcel7h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel7l=SSPBUF; //Lectura Celda 7 parte baja

vc[7]=v_celda (int (vcel7h+vcel7l)); // Calcula la tensión en voltios celda 7

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel8h=SSPBUF; //Lectura celda 8 parte alta
vcel8h=vcel8h<<4; //desplaza 4 bits
SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK
SSPCON2bits.RCEN=1; //Modo recepción

while (SSPSTATbits.BF==0); //Espera que llegue el dato
vcel8l=SSPBUF; //Lectura Celda 8 parte baja

vc[8]=v_celda (int (vcel8h+vcel8l)); // Calcula la tensión en voltios celda 8

SSPCON2bits.ACKDT=0; //ACK de dato
SSPCON2bits.ACKEN=1; //Genera señal ACK
while (SSPCON2bits.ACKEN==1); //Esperamos a que se envíe ACK

```

```
SSPCON2bits.RCEN=1;//Modo recepción
//Señal de stop
SSPCON2bits.PEN=1; //Se genera la Señal de Stop
while (SSPCON2bits.PEN==1); //Espera a que se genere la señal de stop
}

return;
}
```