

---

# Conversión analógico-digital

---

PID\_00247318

Francisco Vázquez Gallego

---

Tiempo mínimo de dedicación recomendado: 2 horas

---



Universitat  
Oberta  
de Catalunya

---

*Ninguna parte de esta publicación, incluido el diseño general y la cubierta, puede ser copiada, reproducida, almacenada o transmitida de ninguna forma, ni por ningún medio, sea éste eléctrico, químico, mecánico, óptico, grabación, fotocopia, o cualquier otro, sin la previa autorización escrita de los titulares del copyright.*

# Índice

<b>Introducción</b> .....	5
<b>1. Muestreo</b> .....	7
1.1. Muestreo natural y criterio de Nyquist .....	7
1.2. Muestreo y retención .....	10
<b>2. Cuantificación</b> .....	12
2.1. Cuantificación uniforme .....	12
2.2. Cuantificación no uniforme .....	14
<b>3. Codificación</b> .....	15
3.1. Códigos unipolares .....	15
3.2. Códigos bipolares .....	16
<b>4. Características y tipos de convertidores A/D</b> .....	19
4.1. Características de un convertidor A/D .....	19
4.2. Convertidor A/D paralelo .....	19
4.3. Convertidor A/D de aproximaciones sucesivas .....	20
4.4. Convertidor A/D sigma-delta .....	21
4.5. Convertidor A/D de doble rampa .....	22



## Introducción

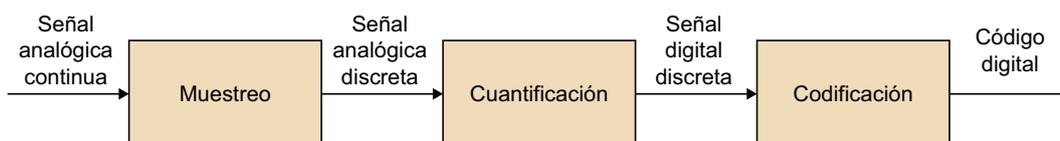
Para que el procesador digital de un sistema ciberfísico pueda realizar el tratamiento, la visualización, el almacenamiento y la transmisión de medidas, es necesario que las señales de medida proporcionadas por el acondicionador de señal hayan sido convertidas al dominio digital. Si se utiliza un sensor digital, la señal de salida del sensor es directamente digital y, por tanto, basta con adaptar la señal a los niveles de tensión de entrada del procesador. Sin embargo, si se emplea un sensor analógico, la salida del sensor y del acondicionador de señal es analógica, y por consiguiente, es necesario convertir dicha señal analógica en una señal digital. El convertidor analógico-digital es el dispositivo electrónico encargado de realizar el proceso de conversión de una señal analógica en una señal digital.

Se dice que una señal es analógica cuando puede presentar cualquier valor de amplitud entre un valor mínimo y uno máximo. Se dice que una señal es digital cuando solo puede tomar los valores de amplitud de un conjunto finito de valores posibles, donde cada valor de amplitud tiene asociado un valor numérico representado mediante un código digital (combinación de ceros y unos). Además, se dice que una señal es continua cuando está definida para cualquier instante de tiempo, y discreta cuando solo está definida para instantes determinados. Las señales procedentes de los acondicionadores de señal de sensores analógicos son señales analógicas continuas, y las señales que pueden ser procesadas por un procesador digital son señales digitales discretas.

De aquí en adelante, las señales analógicas continuas serán denominadas señales analógicas, y a las señales digitales discretas serán denominadas señales digitales.

En la figura 1 se representa el diagrama de bloques funcionales de un convertidor analógico-digital. El proceso de conversión de una señal analógica en una señal digital está dividido en las tres etapas que describimos a continuación: muestreo, cuantificación y codificación.

Figura 1. Diagrama de bloques de un convertidor analógico-digital



1) **Muestreo.** El muestreo es la primera etapa del convertidor analógico-digital. A partir de la señal analógica continua de entrada, obtiene una señal analógica discreta en el tiempo. Es decir, el muestreo toma los valores de la señal analógica de entrada en instantes concretos de tiempo separados por un intervalo denominado periodo de muestreo.

2) **Cuantificación.** La cuantificación es la segunda etapa del convertidor analógico-digital. A cada uno de los valores de la señal analógica discreta, se le asigna el valor más cercano de un conjunto finito de valores posibles. Es decir, la cuantificación es un proceso no lineal que convierte una señal con infinitos valores de amplitud, entre un mínimo y un máximo, en una señal con un número finito de valores de amplitud.

3) **Codificación.** La codificación es la tercera etapa del convertidor analógico-digital. Consiste en asignar un código digital a cada uno de los valores de amplitud de la señal a la salida del cuantificador.

El objetivo de este material consiste en describir el principio de funcionamiento de cada una de las etapas del convertidor analógico-digital. En primer lugar, en el apartado 1 se explica el proceso de muestreo natural, el fenómeno de *aliasing* y el criterio de Nyquist, y se presenta un ejemplo de circuito típico de muestreo y retención. En el apartado 2, se introducen los conceptos de *cuantificación uniforme* y *cuantificación no uniforme*. En el apartado 3, se describen diferentes tipos de códigos digitales empleados en la etapa de codificación. Finalmente, en el apartado 4 se presenta una clasificación de los convertidores analógico-digitales según sea la implementación de la etapa de cuantificación.

# 1. Muestreo

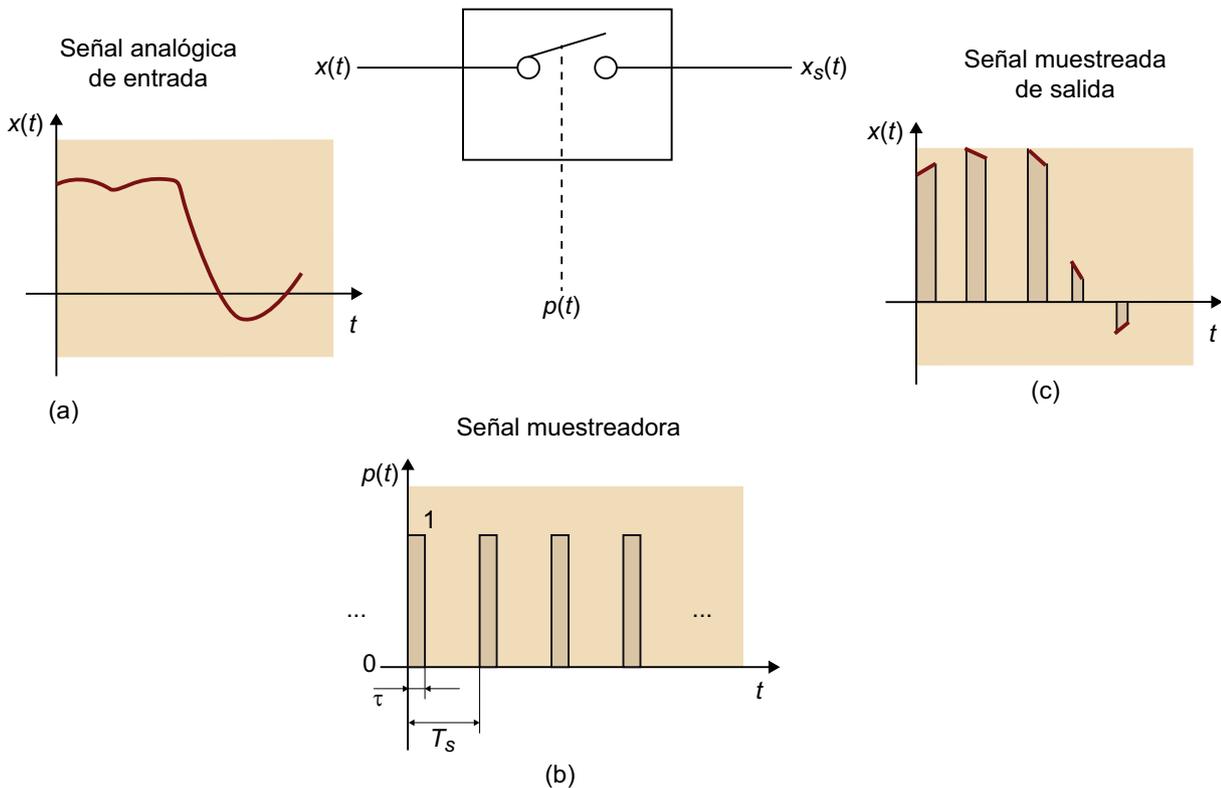
El proceso de muestreo transforma una señal analógica continua en el tiempo en una señal muestreada, formada por una sucesión de valores de amplitud de la señal de entrada en instantes de tiempo equiespaciados. Se denomina periodo de muestreo,  $T_s$ , al intervalo de tiempo entre dos valores de amplitud consecutivos de la señal muestreada.

## 1.1. Muestreo natural y criterio de Nyquist

En la figura 2 se representa gráficamente el proceso de muestreo natural en el dominio del tiempo. Se asume que la señal analógica de entrada,  $x(t)$ , tiene un ancho de banda limitado entre 0 y  $B_x$ , es decir, la transformada de Fourier de  $x(t)$  cumple la siguiente condición:

$$X(f) = 0, \text{ si } |f| > B_x \tag{1}$$

Figura 2. Representación del proceso de muestreo en el dominio temporal: (a) señal analógica de entrada, (b) señal muestreadora, y (c) señal muestreada de salida



Se denomina señal muestreadora,  $p(t)$ , a la señal que determina los instantes de tiempo en que se muestrea la señal de entrada. Se considera que la señal muestreadora es un tren de pulsos rectangulares de amplitud 1, duración  $\tau$  y periodo  $T_s$ . Dado que  $p(t)$  es una señal periódica, se puede descomponer en una serie de Fourier:

$$p(t) = \sum_{n=-\infty}^{n=\infty} C_n e^{j2\pi nt/T_s} \quad (2)$$

donde  $C_n$  son los coeficientes de la serie de Fourier:

$$C_n = \frac{1}{T_s} \int_0^{T_s} p(t) e^{-j2\pi nt/T_s} dt = \frac{1}{T_s} \int_0^{\tau} e^{-j2\pi nt/T_s} dt \quad (3)$$

y se puede demostrar que:

$$C_n = \frac{\tau}{T_s} \frac{\sin(\pi n\tau/T_s)}{\pi n\tau/T_s} e^{-j\pi n\tau/T_s} = \frac{\tau}{T_s} \text{sinc}\left(\frac{n\tau}{T_s}\right) e^{-j\pi n\tau/T_s} \quad (4)$$

La señal muestreada de salida,  $x_s(t)$ , se puede expresar como el producto de la señal muestreadora por la señal analógica de entrada:

$$x_s(t) = p(t)x(t) = \sum_{n=-\infty}^{n=\infty} C_n x(t) e^{j2\pi nt/T_s} \quad (5)$$

Si  $X(f)$  y  $X_s(f)$  son las transformadas de Fourier de la señal analógica de entrada y de la señal muestreada respectivamente, aplicando la propiedad del desplazamiento en frecuencia de la transformada de Fourier, se obtiene:

$$X_s(f) = \sum_{n=-\infty}^{n=\infty} C_n X(f - n/T_s) \quad (6)$$

En la figura 3 se muestra el espectro de la señal analógica de entrada,  $X(f)$ ; el espectro de la señal muestreadora,  $P(f)$ , que incluye los coeficientes  $C_n$  de la serie de Fourier, y el espectro de la señal muestreada de salida,  $X_s(f)$ . Tal como puede observarse en la figura, el espectro de la señal muestreada está formado por el espectro de la señal de entrada repetido para cada frecuencia  $f = \frac{n}{T_s}$  y multiplicado por  $|C_n|$ . Por tanto, si las repeticiones del espectro no se solapan, es posible recuperar el espectro de la señal de entrada  $X(f)$  a partir del filtrado paso bajo de la señal muestreada.

La separación entre las repeticiones del espectro  $X(f)$  en la señal muestreada viene determinada por la frecuencia de muestreo,  $F_s = \frac{1}{T_s}$ , de forma que si aumenta la frecuencia de muestreo, aumenta la separación entre las repeticiones de  $X(f)$ . Para que

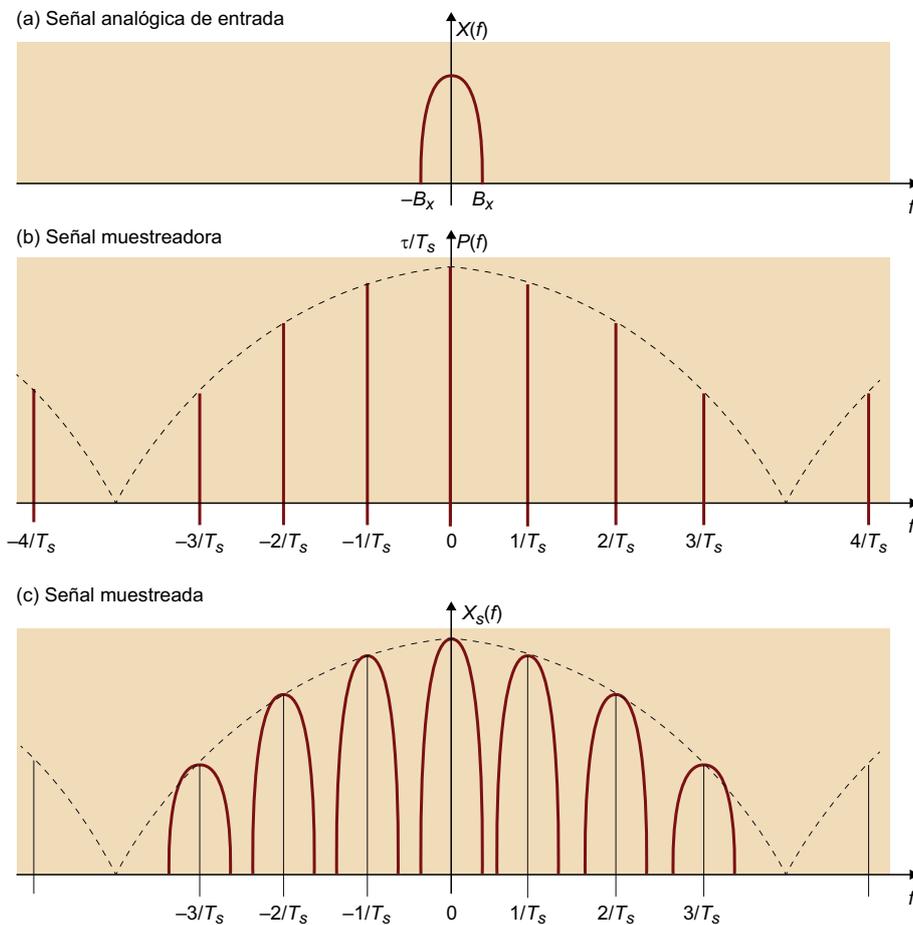
no se produzca el solapamiento, es necesario que la frecuencia de muestreo sea mayor o igual que el doble del ancho de banda  $B_x$  de la señal de entrada. Esta condición se denomina criterio de Nyquist y se expresa de la forma siguiente:

$$F_s \geq 2B_x \quad (7)$$

Cuando no se cumple el criterio de Nyquist, se produce el solapamiento entre las bandas frecuenciales adyacentes y no será posible reconstruir la señal original de entrada. Este fenómeno se denomina *aliasing*.

Por otro lado, es habitual que la señal analógica de entrada contenga componentes de señal no deseada a frecuencias superiores a la mitad de la frecuencia de muestreo,  $F_s/2$ . En ese caso, para evitar que dichos componentes no deseados se mezclen con el espectro de la señal de entrada  $X(f)$  entre 0 y  $B_x$  al realizar el muestreo, es necesario añadir un filtro paso bajo antes del muestreador. Dicho filtro paso bajo, denominado filtro *antialiasing*, debe atenuar los componentes no deseados de la señal de entrada, a partir de  $F_s/2$ , y reducir sus niveles de amplitud a valores inferiores a la resolución del convertidor analógico-digital. Cuanto mayor sea la frecuencia de muestreo, menor podrá ser el orden del filtro *antialiasing*.

Figura 3. Representación del proceso de muestreo en el dominio frecuencial: (a) señal analógica de entrada, (b) señal muestreadora, y (c) señal muestreada

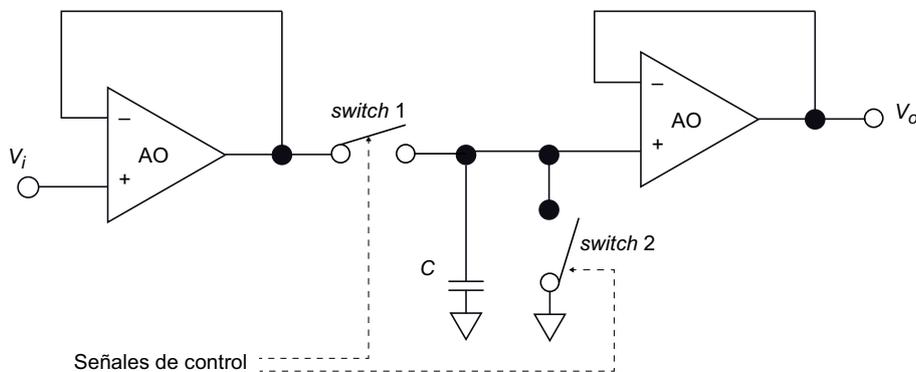


## 1.2. Muestreo y retención

En el proceso de muestreo natural descrito en el apartado anterior, el nivel de amplitud de la señal muestreada sigue al de la señal de entrada en los intervalos de tiempo en los que se realiza el muestreo. Sin embargo, algunos convertidores analógico-digitales necesitan que el nivel de señal aplicado a su entrada permanezca constante durante un tiempo muy breve necesario para llevar a cabo la conversión. Para ello, en la entrada del convertidor analógico-digital hay que poner un circuito de muestreo y retención (en inglés, *Sample-and-Hold circuit*). El circuito de muestreo y retención toma una muestra en cada instante de muestreo y la retiene durante el tiempo de conversión. En la actualidad, la mayoría de convertidores analógico-digitales incluyen su propio circuito de muestreo y retención.

En la figura 4 se presenta el esquema de un circuito de muestreo y retención básico. Está formado por dos amplificadores operacionales en configuración de seguidor de tensión, dos conmutadores (*switches*) y un condensador. Se utilizan dos señales de control para abrir y cerrar los conmutadores. En cada instante de muestreo, se cierra el conmutador 1 hasta que se carga el condensador con el nivel de tensión de la señal de entrada. El condensador retiene el nivel de tensión durante el tiempo de conversión analógico-digital. Una vez realizada la conversión, se cierra el conmutador 2 para descargar completamente el condensador antes del siguiente instante de muestreo.

Figura 4. Circuito básico de muestreo y retención



Para comparar el muestreo natural con el realizado por el circuito de muestreo y retención, se puede considerar que la señal muestreadora es un tren de pulsos de Dirac de la forma siguiente:

$$p(t) = \sum_{n=-\infty}^{n=\infty} \delta(t - nT_s) = \frac{1}{T_s} \sum_{n=-\infty}^{n=\infty} e^{j2\pi nt/T_s} \quad (8)$$

Y el espectro de la señal muestreada se puede expresar como:

$$X_s(f) = \frac{1}{T_s} \sum_{n=-\infty}^{n=\infty} X(f - n/T_s) \quad (9)$$

Como puede observarse en la ecuación (9), el espectro de la señal muestreada incluye repeticiones del espectro de la señal de entrada,  $X(f)$ , idénticos y separados,  $\frac{1}{T_s}$ . Por tanto, el criterio de Nyquist expuesto en el muestreo natural también es aplicable al utilizar un circuito de muestreo y retención.

## 2. Cuantificación

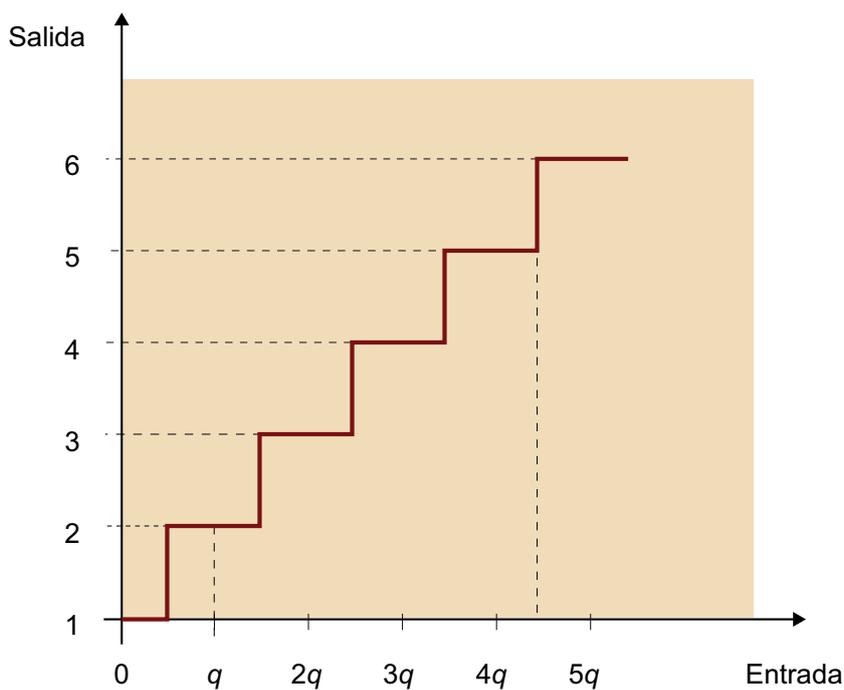
El proceso de cuantificación de una señal analógica muestreada consiste en asignarle a cada muestra un valor perteneciente a un conjunto finito de valores. Es decir, la cuantificación convierte una sucesión de muestras de amplitud continua en una sucesión de valores discretos preestablecidos.

En los siguientes subapartados se describen las dos técnicas de cuantificación más habituales: cuantificación uniforme y cuantificación no uniforme.

### 2.1. Cuantificación uniforme

En la figura 5 se muestra un ejemplo de la relación entre entrada (eje  $x$ ) y salida (eje  $y$ ) de un cuantificador uniforme. Se denomina intervalo de cuantificación,  $q$ , a la diferencia entre el mayor y el menor valor de la entrada del cuantificador a los que se les asigna el mismo valor de salida. En el ejemplo de la figura, a los valores de entrada entre  $0$  y  $q/2$  se les asigna un valor  $1$  de salida; a los valores de entrada entre  $q/2$  y  $3q/2$  se les asigna un valor  $2$  de salida; a los valores de entrada entre  $3q/2$  y  $5q/2$  se les asigna un valor  $3$  de salida, y así sucesivamente. En general, a los valores de entrada  $(k - 3/2)q \leq x < (k - 1/2)q$  se les asigna el valor  $k$  de salida.

Figura 5. Relación entrada-salida en cuantificación uniforme



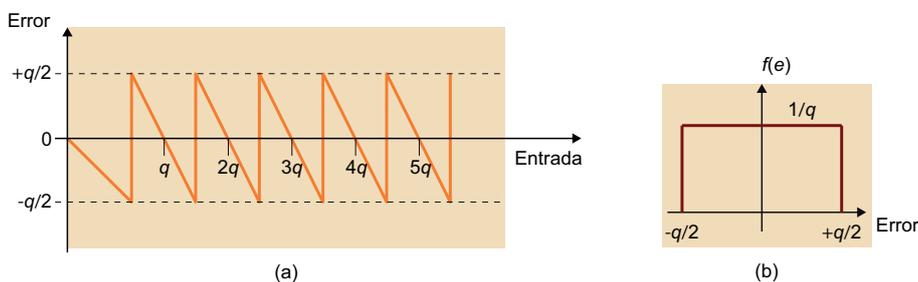
Si  $n$  es el número de bits del convertidor analógico-digital, el número de valores o niveles de salida del cuantificador se puede calcular como  $N = 2^n$ , que determina la resolución del cuantificador uniforme.

El margen dinámico a la entrada del cuantificador,  $M$ , se define como la diferencia entre el valor máximo y el valor mínimo aceptados a la entrada. En el caso de la cuantificación uniforme, el intervalo de cuantificación es constante en todo el margen dinámico, y se puede expresar como:

$$q = \frac{M}{2^n} \quad (10)$$

El error máximo cometido en el proceso de cuantificación uniforme es  $\pm q/2$ . La variación del error en función del valor de la entrada se representa en la figura 6(a). Si se considera que todos los valores dentro del margen dinámico de entrada tienen la misma probabilidad de aparición, el error de cuantificación se puede interpretar como un ruido aleatorio en la entrada, denominado ruido de cuantificación, con una función densidad de probabilidad uniforme como la que se muestra en la figura 6(b).

Figura 6. Error en cuantificación uniforme: (a) variación del error de cuantificación en función de la entrada, y (b) función densidad de probabilidad del ruido de cuantificación



El efecto del cuantificador en el sistema de medida suele describirse en términos de relación señal a ruido. Por ejemplo, para el caso de una señal senoidal de entrada con amplitud entre  $0$  V y  $(2^n - 1/2)q$  V, es decir, unipolar con amplitud de pico igual al margen dinámico del cuantificador, la relación señal a ruido (en decibelios) es la siguiente:

$$\text{SNR(dB)} \simeq 7,78 + 6n \quad (11)$$

Para señales senoidales de entrada con menor amplitud de pico a pico, la SNR será inferior. Por tanto, es importante amplificar la señal en la etapa de acondicionamiento para que su margen de variación coincida con el margen dinámico de la entrada del cuantificador.

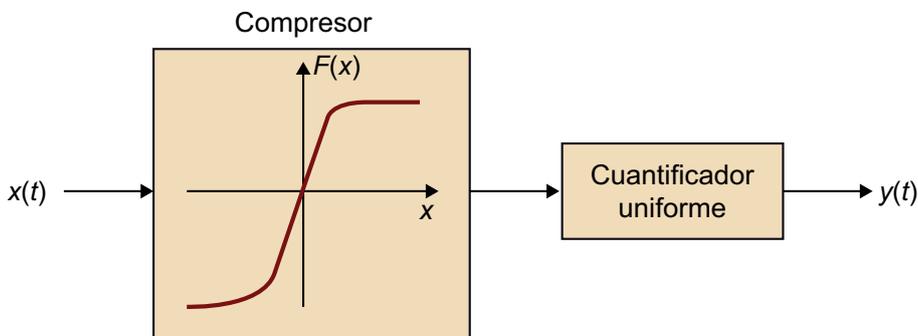
Como puede observarse en la ecuación (11), la SNR aumenta en 6 dB por cada bit adicional. Sin embargo, cuanto mayor es el número de bits, mayor será el tiempo de

conversión analógico-digital y, por tanto, menores podrán ser la frecuencia de muestreo y el ancho de banda aceptable de la señal de entrada al convertidor.

## 2.2. Cuantificación no uniforme

El principal problema de la cuantificación uniforme es que la SNR es menor cuando la amplitud de la señal de entrada es pequeña. Para mantener la SNR constante en un margen de amplitudes de entrada grande, es necesario variar el intervalo de cuantificación de manera proporcional a la amplitud de entrada. Para valores pequeños de la señal de entrada, el intervalo de cuantificación es pequeño, y para valores grandes de la señal de entrada, el intervalo de cuantificación es mayor. Esto es precisamente lo que hace la cuantificación no uniforme.

Figura 7. Diagrama de bloques de un cuantificador no uniforme



En la figura 7 se muestra el diagrama de bloques funcionales de un cuantificador no uniforme. El proceso de cuantificación no uniforme está dividido en dos etapas: compresor y cuantificador uniforme. El compresor es un amplificador no lineal que presenta una ganancia  $G_c$  elevada para valores pequeños de la señal de entrada, y la atenúa para valores grandes de la señal de entrada.

Si se dispone de un cuantificador uniforme y un cuantificador no uniforme, ambos con el mismo número de niveles de salida, se puede demostrar que para señales de entrada pequeñas, el cuantificador no uniforme introduce una mejora en la SNR, que cumple la siguiente expresión:

$$\text{SNR}_{\text{NU}}(\text{dB}) = \text{SNR}_{\text{U}}(\text{dB}) + 20 \log G_c \quad (12)$$

donde  $\text{SNR}_{\text{NU}}$  y  $\text{SNR}_{\text{U}}$  son las SNR del cuantificador no uniforme y del cuantificador uniforme respectivamente, y  $G_c$  es la ganancia del compresor para valores pequeños de la señal de entrada.

### 3. Codificación

El proceso de codificación consiste en asignar un número a los valores discretos de salida del cuantificador. Cada número es un código digital formado por cifras o dígitos binarios (bit, *binary digit*), que solo pueden valer 1 o 0. Dependiendo del rango de tensiones de entrada del convertidor analógico-digital, el método de codificación puede ser de tipo unipolar o bipolar. Los códigos unipolares se emplean cuando la tensión de entrada es positiva, y los códigos bipolares cuando la tensión de entrada puede tomar valores positivos y negativos.

#### 3.1. Códigos unipolares

Los códigos unipolares más comunes son el código binario directo, el código binario decimal y el código Gray.

##### Código binario directo

El código binario directo es el más utilizado en convertidores analógico-digitales. En este código, cada bit tiene un valor o peso que corresponde a una potencia de dos de acuerdo con su posición. Para un código binario directo de  $n$  bits, un número de salida del codificador ( $b_{n-1}b_{n-2}\dots b_1b_0$ ) tiene el siguiente valor decimal:

$$b_{n-1}2^{n-1} + b_{n-2}2^{n-2} + \dots + b_12^1 + b_02^0 = \sum_{i=0}^{n-1} b_i2^i \quad (13)$$

donde cada  $b_i$  es un bit con valor 1 o 0. Se dice que  $b_{n-1}$  es el bit más significativo (MSB, *most significant bit*), y  $b_0$ , el menos significativo (LSB, *least significant bit*).

Con un convertidor analógico-digital de  $n$  bits, se pueden codificar un total de  $2^n$  valores distintos. Para la tensión de entrada mínima del convertidor,  $V_{\min} = 0$ , el valor de la salida es 0 (con todos los bits a 0). Para la tensión de entrada máxima del convertidor,  $V_{\max}$ , el valor de la salida es  $2^{n-1}$  (con todos los bits a 1). La relación entre el valor de la salida del convertidor y el valor de la tensión de entrada viene dada por la siguiente expresión:

$$V_{in} = V_{FE} (b_{n-1}2^{-1} + b_{n-2}2^{-2} + \dots + b_12^{1-n} + b_02^{0-n}) = V_{FE} \sum_{i=0}^{n-1} b_i2^{i-n} \quad (14)$$

donde  $V_{FE}$  es la tensión de fondo de escala del convertidor. Por tanto, el valor máximo de la entrada será  $V_{max} = V_{FE}(1 - 2^{-n})$ . Por ejemplo, para un convertidor de 12 bits con un margen de entrada de 0 a 10 V, se tiene  $V_{min} = 0$  V y  $V_{max} = 9,99976$  V.

### Código binario decimal

En el código binario decimal (BCD, *binary coded decimal*), los bits se agrupan de cuatro en cuatro, y cada grupo de 4 bits representa una cifra del valor de la entrada expresada en código decimal. Por tanto, cada grupo puede tomar valores entre 0 y 9. A pesar de que los BCD son poco eficientes porque en cada grupo de 4 bits solo se usan diez valores de los dieciséis posibles, suelen utilizarse con dispositivos de visualización numéricos.

El BCD natural (NBCD) es el más común. En el NBCD, la asignación del peso de cada bit en un grupo de cuatro es la misma que se utiliza en el código binario directo, es decir, 8-4-2-1 de MSB a LSB. Por ejemplo, el número decimal 482 es 0100-1000-0010 en NBCD.

### Código Gray

El código Gray es un código de distancia unidad y cíclico. Un código es de distancia unidad cuando solo cambia un bit entre dos números consecutivos. Un código es cíclico cuando entre el número mayor y menor solo cambia un bit. El código Gray suele emplearse para minimizar errores en el proceso de conversión. Por ejemplo, en los *encoders* absolutos de posición, el código Gray se utiliza para resolver el problema de ambigüedad entre posiciones contiguas que puede producirse por el desalineamiento del cabezal de lectura. En general, los *encoders* y los convertidores analógico-digitales emplean el código Gray internamente y lo convierten en código binario directo a la salida.

## 3.2. Códigos bipolares

Los códigos bipolares más comunes son el código binario decalado, el código binario con complemento a uno y el código binario con complemento a dos.

### Código binario decalado

En el código binario decalado (*offset binary*), se emplea el bit de mayor peso (MSB) para diferenciar valores de entrada positivos (bit a 1) y negativos (bit a 0). La secuencia de valores numéricos es idéntica a la del código binario directo, pero con un *offset* asociado a la tensión de 0 V de la señal de entrada. Al valor más negativo de la tensión de entrada, se le asigna el código 0000...01, y al valor más positivo, el código

1111...11. Para pasar un número de  $n$  bits de código binario directo,  $N_b$ , a código binario decalado,  $N_{bd}$ , hay que utilizar la siguiente expresión:

$$N_{bd} = N_b + 2^n \quad (15)$$

Cuando se utiliza código binario decalado, la relación entre el valor de la salida del convertidor y el valor de la tensión de entrada viene dada por:

$$V_{in} = V_{FE} \left( \sum_{i=0}^{n-1} b_i 2^{1+i-n} - 1 \right) \quad (16)$$

Por tanto, el valor máximo de la tensión de entrada será  $V_{max} = V_{FE}(1 - 2^{1-n})$ , y el valor mínimo será  $V_{min} = -V_{FE} V$ .

### Código binario con complemento a uno

En el código binario con complemento a uno, los valores de entrada positivos se representan como en el código binario directo, y los valores de entrada negativos se representan haciendo el complemento a uno de cada bit del número que representa el valor positivo. El complemento a uno se obtiene invirtiendo todos los bits del número. Cuando se utiliza código binario con complemento a uno, la relación entre el valor de la salida del convertidor y el valor de la tensión de entrada viene dada por:

$$V_{in} = V_{FE} \left( \sum_{i=0}^{n-2} b_i 2^{1+i-n} - b_{n-1} + b_{n-1} 2^{1-n} \right) \quad (17)$$

Por tanto, el valor máximo de la tensión de entrada será  $V_{max} = V_{FE}(1 - 2^{1-n})$ , y el valor mínimo será  $V_{min} = -V_{FE}(1 - 2^{1-n}) V$ . Por ejemplo, para un convertidor de 12 bits con un margen de entrada de -10 V a 10 V, se tiene  $V_{min} = -9,9951 V$  y  $V_{max} = 9,9951 V$ .

### Código binario con complemento a dos

En el código binario con complemento a dos, los valores de entrada positivos se representan como en el código binario directo, y los valores de entrada negativos se representan haciendo el complemento a dos del número que representa el valor positivo y sumándole 1. La principal ventaja del código con complemento a dos es que se pueden sumar directamente números positivos y negativos.

Cuando se utiliza código binario con complemento a dos, la relación entre el valor de la salida del convertidor y el valor de la tensión de entrada viene dada por:

$$V_{in} = V_{FE} \left( \sum_{i=0}^{n-2} b_i 2^{1+i-n} - b_{n-1} \right) \quad (18)$$

Por tanto, el valor máximo de la tensión de entrada será  $V_{\max} = V_{FE}(1 - 2^{1-n})$ , y el valor mínimo será  $V_{\min} = -V_{FE}$  V. Por ejemplo, para un convertidor de 12 bits con un margen de entrada de -10 V a 10 V, se tiene  $V_{\min} = -10$  V y  $V_{\max} = 9,9951$  V.

## 4. Características y tipos de convertidores A/D

En este apartado, se introducen las especificaciones de los convertidores A/D y se describen las arquitecturas de diseño de los convertidores más frecuentes.

### 4.1. Características de un convertidor A/D

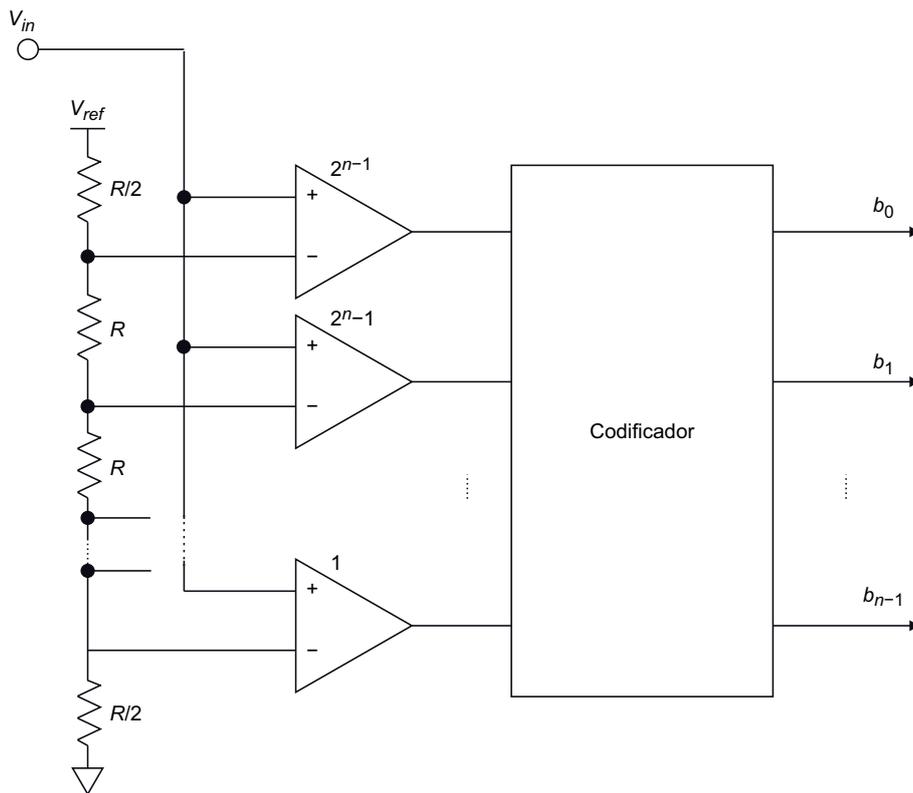
Las características básicas de los convertidores A/D se dividen en las relativas a su entrada, las relativas a su salida y las que describen la relación entre la entrada y la salida. A continuación, se enumeran algunas de las características más comunes.

- **Características de entrada:** número de canales de entrada, tipo de señal (corriente o tensión), margen dinámico, polaridad (unipolar o bipolar) y tensión de referencia (interna o externa) para definir el intervalo de cuantificación.
- **Características de salida:** número de bits, tipo de código (binario directo, complemento a dos, BCD, etc.), tipo del bus de datos de salida (paralelo o serie), velocidad de salida, niveles de tensión de las señales digitales de salida, etc.
- **Características de la relación entrada-salida:** velocidad de conversión, exactitud, error de cero, error de ganancia y error de no linealidad.

### 4.2. Convertidor A/D paralelo

El convertidor A/D paralelo es el convertidor más rápido de los disponibles comercialmente. En la figura 8 se muestra el circuito típico de este convertidor A/D. Está formado por un divisor de tensión de  $2^{n-1}$  salidas intermedias (tensiones de referencia). Cada una de las tensiones de referencia se conecta a una entrada de un comparador analógico; la otra entrada de cada comparador se conecta a la señal de entrada que se ha de convertir, y las salidas de los comparadores se conectan al codificador. Al aplicar una tensión de entrada, los comparadores cuya tensión de referencia es inferior a la de la entrada dan un 1 a su salida, y los comparadores cuya tensión de referencia es superior a la de la entrada dan un 0 a su salida. El codificador se encarga de generar el código digital correspondiente.

Figura 8. Circuito del convertidor analógico-digital paralelo



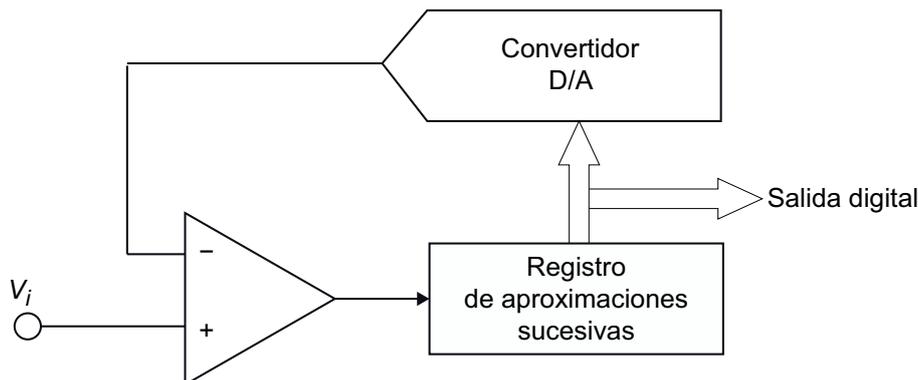
### 4.3. Convertidor A/D de aproximaciones sucesivas

El convertidor A/D de aproximaciones sucesivas presenta un buen compromiso entre complejidad y velocidad de conversión. En la figura 9 se muestra el circuito típico de este convertidor A/D. Se basa en la comparación de la tensión de entrada con una tensión generada por un convertidor D/A. El convertidor D/A es un dispositivo que genera una salida analógica a partir de un código digital. La entrada digital del convertidor se incrementa o se decrementa según sea el resultado de la comparación. Si la tensión de entrada es inferior a la tensión de salida del convertidor D/A, el código se incrementa, y al contrario. En este tipo de convertidores, el tiempo de conversión aumenta al hacerlo el número de bits, pero es independiente de la amplitud de la entrada.

**Nota**

En el siguiente enlace podéis encontrar una simulación que muestra el funcionamiento del convertidor A/D de aproximaciones sucesivas:  
[http://www.onmyphd.com/?p=analog.digital.converter#h2\\_characteristics](http://www.onmyphd.com/?p=analog.digital.converter#h2_characteristics)

Figura 9. Circuito del convertidor analógico-digital de aproximaciones sucesivas



#### 4.4. Convertidor A/D sigma-delta

El convertidor A/D sigma-delta también se denomina convertidor de un bit. Este convertidor muestrea la señal de entrada a una frecuencia superior a la frecuencia de Nyquist, por lo que también se le llama convertidor con sobremuestreo. Este tipo de convertidores se utilizan en aplicaciones que requieren alta resolución a frecuencias bajas y medias. En la figura 10 se muestra el circuito típico del convertidor sigma-delta.

El convertidor sigma-delta está formado por un integrador, un comparador y un convertidor D/A. La conversión de la tensión de entrada se realiza integrando (sigma) el error (delta) entre una señal de referencia  $V_{dac}$ , que puede ser  $V_{ref}$  o 0, y la señal de entrada. A continuación, la salida del integrador  $V_{int}$  se compara con cero. El resultado de la comparación se almacena en un registro para fijar el valor de la señal de referencia  $V_{dac}$  en el siguiente ciclo. Este proceso se repite una y otra vez, y la secuencia de unos y ceros que salen del segundo comparador promedian el valor de entrada. Para convertir esa secuencia de bits en un código binario, se utiliza un filtro de diezrado que ofrece las muestras de salida a una frecuencia menor que la disponible a la salida del comparador.

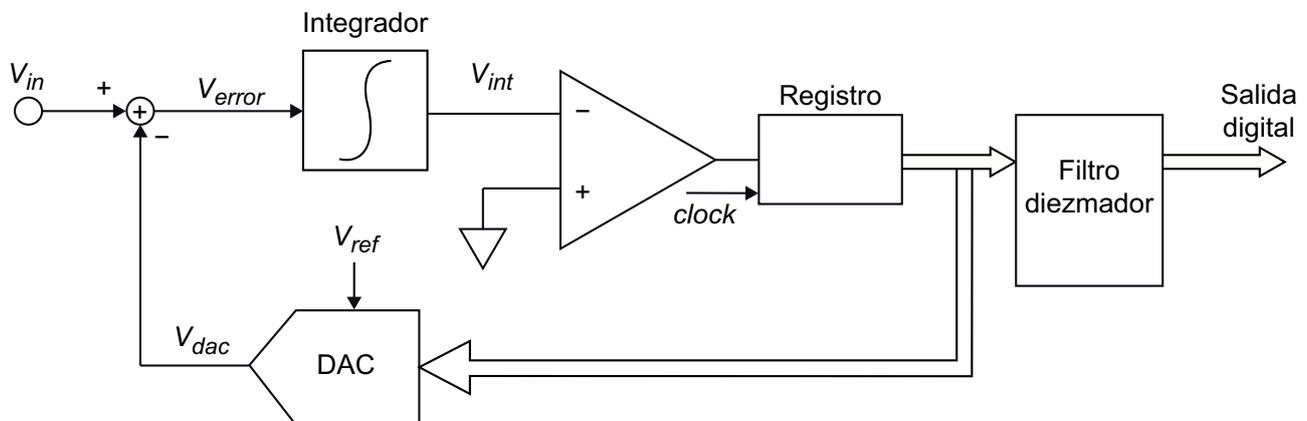
Por ejemplo, si la entrada es positiva, la salida del integrador será también positiva. El comparador generará una secuencia de unos que el convertidor D/A convertirá en una señal que se restará a la de entrada hasta que el integrador dé un cero a la salida. Entonces el comparador generará una secuencia de ceros.

El método de conversión sigma-delta es lineal porque se utiliza solo un bit en la cuantificación. Su principal inconveniente es que el tiempo de conversión es de decenas a centenares de milisegundos, por lo que se emplea en aplicaciones de baja frecuencia (<100 kHz) con resoluciones de 16 a 21 bits.

**Nota**

En el siguiente enlace podéis encontrar una simulación que muestra el funcionamiento del convertidor A/D sigma-delta:  
[http://www.onmyphd.com/?p=analog.digital.converter#h2\\_characteristics](http://www.onmyphd.com/?p=analog.digital.converter#h2_characteristics)

Figura 10. Circuito del convertidor analógico-digital sigma-delta



#### 4.5. Convertidor A/D de doble rampa

El funcionamiento del convertidor A/D de doble rampa se basa en el procedimiento de convertir el nivel de la tensión de entrada en el intervalo de tiempo de descarga de un condensador. En la figura 11 se muestra el circuito típico de este convertidor A/D. Está formado por un integrador, un comparador, un circuito de control y un contador. La señal de entrada se integra para realizar la carga de un condensador durante un tiempo definido  $T$ . A continuación, se descarga el condensador por completo con una corriente de descarga definida por la tensión de referencia,  $V_r$ . El tiempo que dura la descarga del condensador es proporcional a la amplitud de la señal de entrada. El contador mide el tiempo de descarga y genera el código de salida. El principal inconveniente de este convertidor es que el tiempo de conversión aumenta al incrementarse la resolución.

**Nota**

En el siguiente enlace podéis encontrar una simulación que muestra el funcionamiento del convertidor A/D de doble rampa:  
[http://www.onmyphd.com/?p=analog.digital.converter#h2\\_characteristics](http://www.onmyphd.com/?p=analog.digital.converter#h2_characteristics)

Figura 11. Circuito del convertidor analógico-digital de doble rampa

