

Diseño de un sensor remoto de señales analógicas.

Samuel Santos Cortés

Diseño de Sistemas
Electrónicos

Nombre Tutor/a de TF

Carlos Gonzalo Moreno Soriano

**Profesor/a responsable de
la asignatura**

Germán Cobo Rodríguez

Fecha Entrega 03/JUL/2023



Esta obra está sujeta a una licencia de
Reconocimiento-NoComercial-SinObraDerivada
[3.0 España de Creative Commons](https://creativecommons.org/licenses/by-nc-nd/3.0/es/)

FICHA DEL TRABAJO FINAL

Título del trabajo:	<i>Diseño de un sensor remoto de señales analógicas</i>
Nombre del autor:	<i>Samuel Santos Cortés</i>
Nombre del consultor/a:	<i>Carlos Gonzalo Moreno Soriano</i>
Nombre del PRA:	<i>Germán Cobo Rodríguez</i>
Fecha de entrega:	<i>07/2023</i>
Titulación o programa:	Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación
Área del Trabajo Final:	<i>Diseño de Sistemas Electrónicos</i>
Idioma del trabajo:	<i>Castellano</i>
Palabras clave	<i>ISM, Microcontrolador, LoRa, ADC, EDA</i>

Resumen del Trabajo

El presente trabajo se centra en el diseño de un sensor de señales analógicas de corriente y voltaje. Debe ser capaz de controlar actuadores alimentados a corriente alterna de 220 voltios en función del valor de las señales medidas. Además, enviará dicha información por medio de una interfaz radio en la banda de 868 MHz.

Se enmarca en un entorno industrial, de seguridad de instalaciones, agrícola o energético, entre otros. Por tanto, las señales que debe medir son propias de este entorno y las características del dispositivo deberán soportar la idiosincrasia de este.

El diseño del dispositivo se divide en tres grandes fases: el estudio previo o estado de la cuestión sobre las tecnologías implicadas, el desarrollo del aplicativo necesario para que el sistema realice las tareas especificadas y el estudio electrónico del dispositivo a nivel teórico y de diseño como placa de circuito impreso.

Para alcanzar los objetivos expresados, será necesario enfocar el trabajo como un proyecto y gestionar las tareas y recursos según esta disciplina.

Abstract

This work focuses on the design of a sensor for analog current and voltage signals. It should be capable of controlling actuators powered by 220-volt AC based on the value of the measured signals. Additionally, it should transmit this information through a radio interface in the 868 MHz band.

It is within an industrial, facility security, agricultural or energy, environment. Therefore, the signals it must measure are specific to this environment, and thus, the device's characteristics should be able to withstand its idiosyncrasies.

The design of the device is divided into three main phases: the preliminary study or state of the art regarding the involved technologies, the development of the necessary application for the system to perform the required tasks, and the electronic study of the device at a theoretical level and its design as a printed circuit board.

To achieve the stated objectives, it will be necessary to organize the work within the framework of project management.

Índice

1.	Introducción	7
1.1.	Contexto y justificación del Trabajo	7
1.2.	Objetivos del Trabajo	2
1.3.	Objetivos específicos	2
1.4.	Enfoque y método seguido.....	3
1.5.	Planificación del Trabajo	5
1.6.	Incidencias y riesgos.....	7
1.7.	Breve resumen de productos obtenidos	8
1.8.	Breve descripción de los otros capítulos de la memoria	9
1.9.	Estado de la cuestión	10
1.9.1.	Banda ISM de 868 MHz	11
1.9.2.	Modulación LoRa	14
1.9.3.	Convertor analógico digital	16
1.9.4.	Control de actuadores	17
2.	Microcontrolador	19
2.1.	Distribución general de conexiones.....	21
2.1.1.	Líneas de alimentación	21
2.1.2.	Puertos digitales (GPIOs I/O)	22
2.1.3.	Puertos analógicos (ADC).....	22
2.1.4.	Líneas de depuración.....	23
2.1.5.	Líneas de radiofrecuencia	23
2.2.	Programa de control.....	24
2.2.1.	Configuración de periféricos.....	28
2.2.1.1.	Reloj del sistema.....	29
2.2.1.2.	GPIO	29
2.2.1.3.	ADC	30
2.2.1.4.	Temporizador TIM16.....	33
2.2.2.	Digitalización de la señal y toma de decisiones.....	34
2.2.3.	Control de actuadores.....	35
2.2.4.	Carga de datos para la transmisión.....	35
2.2.5.	Verificación del envío	36
2.2.6.	Configuración del transceptor radio.....	36
2.2.7.	Definición de constantes de configuración	37
2.2.8.	Función de ayuda para salidas por puerto serie	37
3.	Materiales y métodos	38
3.1.	Cálculo y simulación del circuito electrónico.....	38
3.1.1.	Adaptación de señales analógicas	38
3.1.2.	Control de actuadores	44
3.1.3.	Fuente de Alimentación.....	46
3.1.3.1.	Filtro paso bajo para salida del regulador AC/DC.....	50
3.1.3.2.	Filtro paso bajo para salida del regulador DC/DC.....	52
3.2.	Diseño de la tarjeta de circuito impreso.....	54
3.2.1.	Reglas de diseño	56
3.2.2.	Adaptación de señales analógicas	57
3.2.3.	Control de actuadores.....	60
3.2.4.	Unidad central y radiofrecuencia	61
3.2.5.	Fuente de alimentación	63
3.2.6.	Etiqueta de conexionado del sistema	64
4.	Resultados	65
5.	Conclusiones y trabajos futuros	66

6.	Glosario	69
7.	Bibliografía	70
8.	Anexos.....	73
8.1.	Diagrama de Gantt al finalizar el trabajo.....	73
8.2.	Esquema eléctrico de conexionado de bloques.....	74
8.3.	Esquema eléctrico de activación de luz de emergencia y sirena	75
8.4.	Esquema eléctrico de adaptación de la señal de corriente	76
8.5.	Esquema eléctrico del controlador y radiofrecuencia.....	77
8.6.	Esquema eléctrico de la fuente de alimentación.....	78
8.7.	Esquema eléctrico de adaptación de la señal de voltaje	79
8.8.	Capa superior de cobre	80
8.9.	Capa inferior de cobre.....	81
8.10.	Máscara superior de soldadura	82
8.11.	Máscara inferior de soldadura	83
8.12.	Máscara superior de estaño en pasta	84
8.13.	Máscara superior de serigrafía	85
8.14.	Tabla de taladros de la tarjeta	86
8.15.	Distribución de taladros de la tarjeta	87

Lista de figuras

Figura 1: Diagrama de bloques del dispositivo a diseñar	2
Figura 2: Panificación temporal, diagrama de Gantt	6
Figura 3: Clasificación del nivel de riesgo.	8
Figura 4: Arquitectura de un sistema industrial automatizado [2]	10
Figura 5: Circuito de conexión entre el transmisor y sensor de medida [4].....	11
Figura 6: Representación en el tiempo de una señal modulada con FSK [8]	12
Figura 7: Efecto del filtro Gaussiano en la señal de información [9]	13
Figura 8: Representación en el tiempo de una señal modulada con MSK [10].....	13
Figura 9: Muestreo con tren de impulsos y con retenedor cero (inferior derecha) [15]	17
Figura 10: Esquema básico de un relé de estado sólido [16]	18
Figura 11: UFQFPN48 (izquierda) y UFBGA73 (derecha) [17].....	20
Figura 12: STDES-WL514SBB, Vallarta (derecha) [18] [19].....	20
Figura 13: Tarjeta NUCLEO-WL55JC1 [20]	21
Figura 14: Distribución de las patillas del microcontrolador.....	21
Figura 15: Máquina de estados finita “PING-PONG” [22].....	25
Figura 16: Diagrama de flujo del receptor	26
Figura 17: Diagrama de flujo del transmisor.....	27
Figura 18: Diagrama de señales de reloj.....	29
Figura 19: Esquema eléctrico de adaptación de corriente a voltaje nº 1	39
Figura 20: Relación de conversión I/V y ruido total en el sistema (derecha)	39
Figura 21: Esquema eléctrico de adaptación de corriente a voltaje nº 2	39
Figura 22: Relación de conversión I/V y ruido total en el sistema (derecha)	40
Figura 23: Esquema eléctrico de adaptación de corriente a voltaje nº 3 [25].....	40
Figura 24: Relación de conversión I/V y ruido total en el sistema (derecha).	41
Figura 25: Esquema eléctrico de adaptación de corriente a voltaje nº 4 [26].....	41
Figura 26: Relación I/V con $R1=R2=R6=R7$	42
Figura 27: Relación I/V con $R1=R2=100k$, $R2=98k$ y $R6=102k$	42
Figura 28: Esquema eléctrico de adaptación de corriente a voltaje nº 5	43
Figura 29: Esquema eléctrico de adaptación de voltaje a voltaje nº 1	44
Figura 30: Relación de conversión V/V y ruido total en el sistema (derecha)	44
Figura 31: Configuración interna del circuito de un SSR para PCB [27]	45
Figura 32: Circuito de control de actuadores a 220 VAC.....	45
Figura 33: Tensión de corriente alterna, señal de control digital y V_{be}	46
Figura 34: Bloques o secciones típicos de una fuente conmutada [28]	47
Figura 35: Diagrama de bloques del convertor AC/DC [29]	49
Figura 36: Diagrama de bloques de la fuente de alimentación.....	49
Figura 37: Esquema eléctrico del filtro paso bajo 1	50
Figura 38: Respuesta en frecuencia del filtro paso bajo 1	51
Figura 39: Amplitud de ruido entrada / salida a 100 kHz	51
Figura 40: Esquema eléctrico del filtro paso bajo 2.....	52
Figura 41: Respuesta en frecuencia del filtro paso bajo 2	52
Figura 42: Amplitud de ruido entrada / salida a 200 kHz	53
Figura 43: Esquema eléctrico general.....	54
Figura 44: Filtro paso bajo en la salida de tensión de PS2 (punto 1).....	55
Figura 45: Planos de cobre y control de actuadores (puntos 2 y 3).....	56
Figura 46: Esquema de capas (Stack-up) de la tarjeta.....	56
Figura 47: Recomendaciones para el enrutado de pistas del TLV333 [31].....	58
Figura 48: Recomendaciones de la ubicación de componentes junto a TLV333 [32] ..	58
Figura 49: Módulo de adaptación de señal de corriente.....	59
Figura 50: Módulo de adaptación de señal de voltaje	59
Figura 51: Detalle del plano de cobre en capas superior e inferior.....	60
Figura 52: Control de activación del dispositivo [33]	60

Figura 53: Recorte del bloque de control de actuadores	61
Figura 54: Identificación de los parámetros de la pila de capas del PCB [35]	62
Figura 55: Información por pantalla de la impedancia característica	62
Figura 56: Bloque de circuito del microcontrolador (90°)	63
Figura 57: Fuente de alimentación en la tarjeta	64
Figura 58: Relación de señales de los conectores exteriores 1.....	64
Figura 59: Relación de señales de los conectores exteriores 2.....	64
Figura 60: Diagrama de Gantt al finalizar el trabajo.	73
Figura 61: Esquema eléctrico de conexionado de bloques	74
Figura 62: Esquema eléctrico de activación de luz de emergencia y sirena.....	75
Figura 63: Esquema eléctrico de adaptación de la señal de corriente.....	76
Figura 64: Esquema eléctrico del controlador y radiofrecuencia	77
Figura 65: Esquema eléctrico de la fuente de alimentación	78
Figura 66: Esquema eléctrico de adaptación de la señal de voltaje	79
Figura 67: Capa superior de cobre.....	80
Figura 68: Capa inferior de cobre	81
Figura 69: Máscara superior de soldadura.....	82
Figura 70: Máscara inferior de soldadura.....	83
Figura 71: Máscara superior de estaño en pasta	84
Figura 72: Máscara superior de serigrafía.....	85
Figura 73: Distribución de taladros de la tarjeta	87

Lista de tablas

Tabla 1: Evaluación de riesgos	7
Tabla 2: Medidas correctoras.....	8
Tabla 3: Capacidad de transmisión del enlace radio LoRa vs FSK [14]	15
Tabla 4: Tabla de distribución de puertos digitales	22
Tabla 5: Tabla de distribución de puertos analógicos.....	22
Tabla 6: Tiempo en el aire y factor de ensanchado de una transmisión LoRa [21].....	25
Tabla 7: Resumen de consumo de los diferentes módulos	47
Tabla 8: Resumen de las clases de redes y su ancho de pista e impedancia	57
Tabla 9: Resumen de aislamiento entre objetos del PCB	57
Tabla 10: Tabla de taladros de la tarjeta.....	86

Lista de Formulas

(1)	14
(2)	14
(3)	15
(4)	15
(5)	16
(6)	34
(7)	38
(8)	41
(9)	42
(9)	46
(10)	61
(11)	62

1. Introducción

1.1. Contexto y justificación del Trabajo

En la actualidad la tecnología se introduce y da servicio a un gran número de empresas y organizaciones de diferentes índoles. En algunos casos estas entidades requieren proteger sus instalaciones o edificios e instalan sistemas de seguridad. En otros, desean obtener información fiable sobre parámetros físicos relevantes, e instalan en sus fábricas dispositivos capaces de obtener datos y transmitirlos a un sistema que los almacene para su posterior estudio.

En concreto, en entornos industriales convive un gran número de variables a medir, así en cualquier campo industrial es probable encontrar este tipo de variables de control [1]:

- Temperatura
- Humedad
- Presión
- Caudal
- Nivel de llenado
- Medición de carga
- Concentración de gases o partículas
- Voltaje
- Corriente eléctrica
- Intensidad de campo

Resulta relevante tener en cuenta el estado actual de las instalaciones, edificios, plantas de producción industrial, agrícola, ganadera o de producción energética, entre otras. De este modo, será habitual encontrar compañías implantadas, cuyas instalaciones se encuentran en producción y resultará inviable o poco práctico modificar sus infraestructuras de comunicaciones actuales.

Por tanto, es de un gran interés disponer de tecnología que sea capaz de implantarse de forma sencilla y disponga de comunicaciones inalámbricas.

En muchas ocasiones, no solo es relevante conocer la información que facilitan los sensores, además, puede ser necesario advertir al entorno, sobre una situación de riesgo. Así, es habitual que algunos de estos dispositivos incluyan actuadores acústicos y visuales, como sirenas o luces de emergencia.

En este escenario, se plantea el diseño de un dispositivo capaz de obtener de manera fiel señales, tome decisiones en función de sus valores, actúe sobre elementos de aviso y pueda comunicar de forma inalámbrica la información obtenida y procesada. El diagrama de bloques describe de manera visual el sistema propuesto.

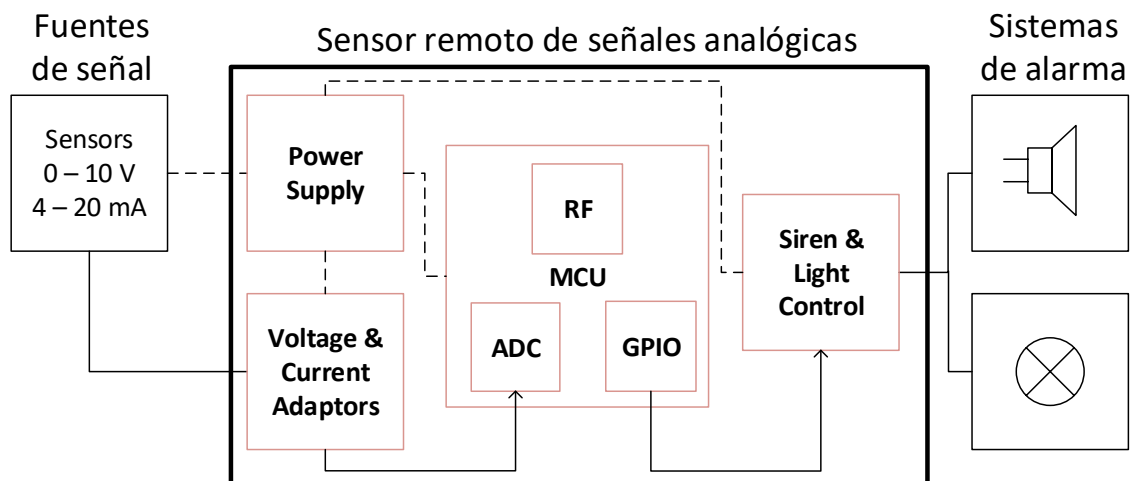


Figura 1: Diagrama de bloques del dispositivo a diseñar

1.2. Objetivos del Trabajo

Se enumeran a continuación los objetivos generales identificados en relación con el TFG:

- Aplicar la gestión de proyectos al proceso de diseño de un sensor remoto de señales analógicas.
- Realizar un estudio de la cuestión en torno al producto que se diseña.
- Investigar el mercado y seleccionar correctamente y de manera justificada los elementos que conformarán el sistema.
- Diseñar y simular diferentes esquemas eléctricos que conformarán el sistema.
- Diseñar la placa de circuito impreso que albergará e interconectará todos los elementos.
- Programar los algoritmos necesarios para la realización de las diferentes tareas.

1.3. Objetivos específicos

- Aplicar la gestión de proyectos al proceso de diseño de un sensor remoto de señales analógicas. Se realizarán las tareas y subtareas en función del calendario o programa del proyecto.
- Estudio de la cuestión acerca de los siguientes campos:
 - o Estudiar la gama de productos disponible en el mercado.
 - o Estudio de la banda ISM en 868 MHz.
 - Identificar y revisar las normativas de aplicación nacionales y europeas, puesto que serán guía para la realización del trabajo.
 - Determinar las restricciones de aplicación en el diseño del sistema.
 - Modulaciones y codificaciones de señal.
 - o Fase de documentación sobre microcontroladores que cumplan las especificaciones.

- Restricciones normativas.
 - Especificaciones definidas en el propio TFG.
 - Disponibilidad para nuevos diseños.
 - Soporte técnico del fabricante: contacto, hojas de características, foros de soporte, etc.
 - Comunidad de desarrolladores.
 - Kits de desarrollo.
 - IDE de desarrollo.
- Sistemas electrónicos de adaptación de señales.
 - Adaptación del nivel de la señal de tensión.
 - Adaptación del nivel de la señal de corriente.
 - Filtrado analógico/digital.
- Sistemas electrónicos de control de actuadores.
- Técnicas de diseño de fuentes de alimentación de corriente alterna.
- Diseño de PCB para equipos de medida de señales y sistemas de radio frecuencia.
- Elección del microcontrolador.
- Desarrollo del programa de control.
 - Digitalización de señal.
 - Tomas de decisiones.
 - Control de los actuadores.
 - Configuración del radio transmisor.
 - Programación del canal.
 - Envío de datos.
 - Configuración de modos de bajo consumo.
- Diseño del circuito de adaptación de las señales a medir.
 - Simulación de las diferentes alternativas y elección justificada de la más apropiada.
- Diseño del circuito de control de salidas.
 - Simulación de las diferentes alternativas y elección justificada de la más apropiada.
- Diseño de la FA.
 - Conocido el hardware a alimentar se definen las especificaciones (tensiones, potencia máxima, necesidades de filtrado, ...)
 - Tensión de entrada de 220 VAC.
 - Simulación de su comportamiento.
- Elaboración del PCB.
- Redacción de la memoria.

1.4. Enfoque y método seguido

Se debe diseñar un dispositivo que digitalice señales analógicas de voltaje entre 0 y 10 voltios y de corriente de 4 a 20 miliamperios. La precisión del muestreo de la señal será al menos de 10 bits.

Se establecerá un umbral para cada tipo de señal, si durante 10 segundos ambos sensores superan un umbral determinado, se activará una señal acústica continua y una señal luminosa intermitente (durante segundo activa y un durante segundo apagada).

Cuando el sistema lea señales por debajo de ambos umbrales durante 10 segundos, ambos actuadores se desactivarán. Tanto el sistema en su conjunto como los dos actuadores se alimentarán con una tensión de 220 voltios de corriente alterna.

La lectura de ambas señales se debe enviar cada 10 segundos por medio de un sistema de transmisión por radiofrecuencia en la banda ISM de 868 MHz. Dentro de esta banda, se utilizará un canal configurable desde el microcontrolador que gobierna el sistema. Por otro lado, la potencia de emisión será la máxima permitida.

Se trata de una labor compleja y heterogénea, por tanto, se dividirá el trabajo en piezas más pequeñas, se describe el proceso a continuación:

En primer lugar, se realizará un estudio de situación de las tecnologías a implementar. Este estudio se resumirá y redactará en la memoria.

A continuación, se calculará y simulará por separado cada subcircuito en un software de simulación de circuitos. Para ello se tendrán en cuenta las especificaciones de cada elemento clave del sistema, en especial las del microcontrolador. La fuente de alimentación se diseñará en último lugar, una vez conocidos los requisitos de voltaje, potencia y filtrado.

Una vez diseñados los esquemas eléctricos, se integrarán dentro de un software de diseño de circuitos EDA (Electronic Design Automation). Gracias a este aplicativo será posible obtener el diseño de una placa de circuito impreso. Se tendrán en cuenta las técnicas y recomendaciones de cada fabricante para optimizar el comportamiento respecto al ruido eléctrico, disipación térmica, transmisión de señales de radiofrecuencia, enrutados recomendados, ubicación de componentes de filtrado, etc.

Una vez finalizado, se obtendrán los ficheros entregables del diseño del PCB, a su vez, el software proporcionará la documentación necesaria para su fabricación.

Tras el diseño del conjunto de sistemas electrónicos, se deberá programar el microcontrolador. En este sentido, se seguirá una curva de aprendizaje ascendente.

En primer lugar, se estudiará el IDE de desarrollo, se obtendrá documentación proporcionada por el fabricante, código de ejemplo, librerías de ayuda de cada apartado, etc.

Una vez finalizado este estudio o toma de contacto, se codificarán funciones básicas de los diferentes puertos o periféricos del microcontrolador: configuración de las señales de reloj, control de entradas y salidas digitales, lectura de señales analógicas, interrupciones, funciones matemáticas o de apoyo para filtrar la señal y por último las librerías que gestionan la radio del sistema.

Después, se procederá a implementar el algoritmo de obtención de señales, filtrado, toma de decisiones, activación o desactivación de actuadores y gestión de los modos de bajo consumo, si fuera necesario.

En este punto del desarrollo, se implementarán las funciones necesarias para el envío de los datos analógicos a la central receptora.

1.5. Planificación del Trabajo

Los recursos necesarios se listan a continuación:

- Software de simulación de circuitos electrónicos denominado TINA del fabricante Texas Instruments®. Se utilizará la versión 9.3.200.277 SF-TI.
- Software de diseño de circuitos electrónicos (EDA) sin definir, se valoran dos opciones: en primer lugar, KiCad en su versión 7 con licencia GNU GPL v3 (GNU's Not Unix General Public License) y, en segundo lugar, EAGLE del fabricante AUTODESK® en su versión gratuita: 9.6.2.
- Entorno de desarrollo facilitado por el fabricante del microcontrolador seleccionado (aún sin determinar). Se valoran MPLABX o Microchip Studio de Microchip®, STM32CubeIDE de ST Microelectronics® y, por último, el IDE de Arduino.
- Se valora la adquisición de alguna plataforma hardware de desarrollo, para facilitar la depuración del código.

En cuanto a la planificación temporal del trabajo, se elabora un diagrama de Gantt que incluye la distribución de tareas expresadas en horas de trabajo.

Se establece un calendario indicando los festivos regionales y nacionales. Así mismo, queda establecida una jornada laboral de lunes a viernes de 18:00 a 21:00 y en fines de semana de 10:00 a 14:00 y de 16:00 a 20:00. Las cargas de esfuerzo de cada tarea se especifican en horas.

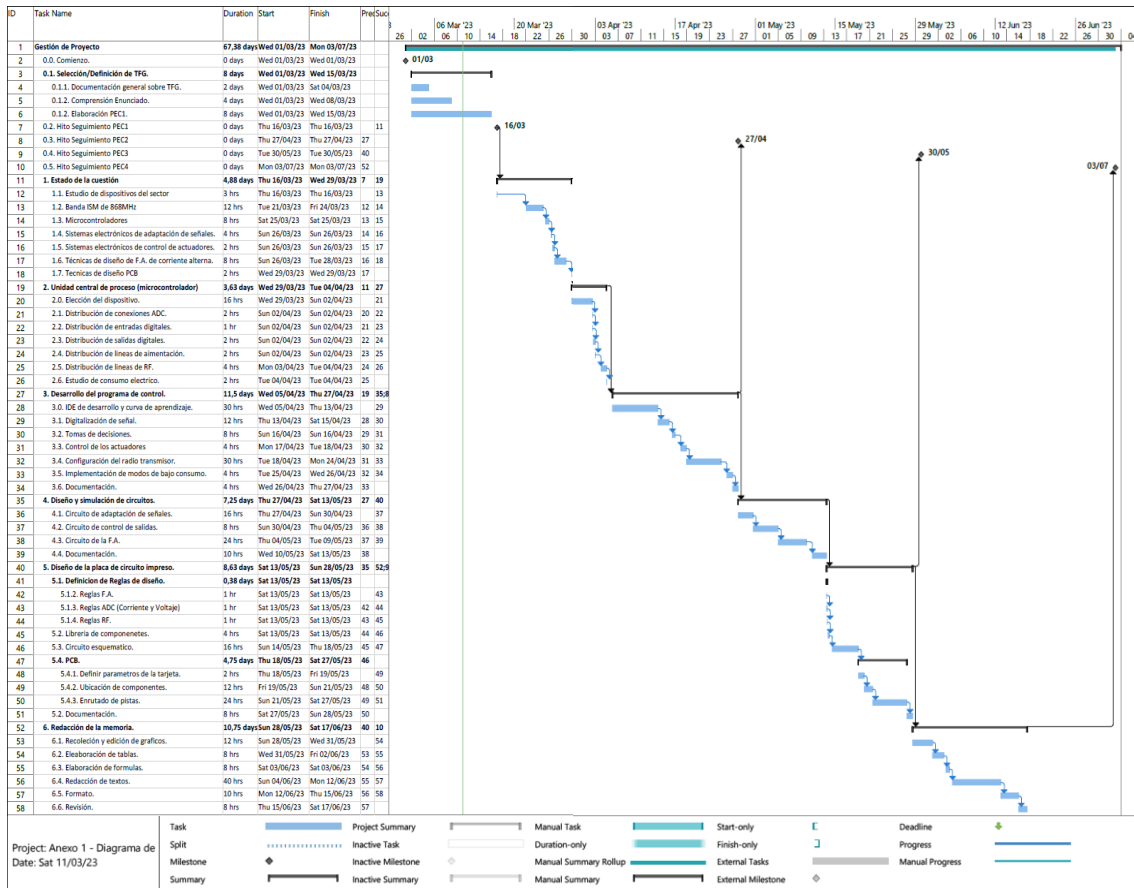


Figura 2: Panificación temporal, diagrama de Gantt

Se establecen 4 hitos principales, que coincidirán con la fecha de entrega (aproximada) de 4 PECS.

En la **PEC1** o hito 1, se entregará en resultado del enunciado de la propia PEC1, en definitiva, los siguientes apartados de la memoria del trabajo: “Contexto y justificación del Trabajo”, “Objetivos del Trabajo”, “Objetivos específicos”, “Enfoque y método seguido”, “Planificación del trabajo” e “Incidencias y riesgos”. Su fecha de finalización será el **16 de marzo de 2023**.

El segundo hito, finaliza el día **27 de abril de 2023** y se corresponde con la entrega de la **PEC2**. Se espera haber realizado el estudio de la cuestión, la selección del microcontrolador y el desarrollo del algoritmo de control del sistema completo.

El día **30 de mayo de 2023** se realizará la entrega de la **PEC3**. Se dispondrá de los esquemas eléctricos del sistema, simulaciones de los sistemas analógicos y el diseño de una placa de circuito impreso.

Antes del día **3 de julio de 2023** se entregará la **PEC4**. Para esta fecha la memoria del TFG debe haber finalizado. En algunas de las tareas se han incluido jornadas de trabajo para la elaboración de la documentación asociada, se pretende documentar los procesos durante la ejecución y así, disminuir la carga de trabajo en esos momentos.

1.6. Incidencias y riesgos

Todo trabajo de desarrollo de producto implica asumir una serie de decisiones relevantes. Cada una de ellas, podrá generar una oportunidad, por ejemplo, de negocio, por el contrario, podrá suponer un riesgo (que conviene prever y gestionarse con eficacia), o simplemente, hará que el proyecto continúe su curso.

En la tabla 1, se resumen y clasifican los riesgos que en este momento del desarrollo se tienen en cuenta.

Evaluación de Riesgos							
Código	Nombre	Causa	Descripción	Consecuencia	Probabilidad	Impacto	Nivel
R01	Marco legal del proyecto	Falta de experiencia	La normativa para la fabricación de dispositivos electrónicos en la UE es amplia y se deben cumplir diversos requisitos.	El producto no podría comercializarse	Media	Alto	Alto
R02	Elección de dispositivos	Mal estudio de mercado	Una mala decisión podría dificultar el desarrollo del proyecto.	No finalizar el producto en su totalidad.	Media	Alto	Alto
R03	Plataforma de depuración	Soporte Técnico del fabricante.	En función de los dispositivos seleccionados, puede que no sea posible depurar el código del microcontrolador sin plataformas hardware de desarrollo.	Dificultad para desarrollar el firmware correctamente .	Alta	Medio	Alto
R04	Ausencia de Prototipo	Tiempo insuficiente para la elaboración de un prototipo hardware	El tiempo disponible para la realización del TFG dificulta la posibilidad de fabricar un prototipo físico del dispositivo. Esto dificulta la depuración y verificación en su conjunto.	Aumenta la dificultad del desarrollo y el testeo.	Alta	Medio	Alto
R05	Gestión de proyectos defectuosa	Falta de experiencia	La falta de experiencia podría desencadenar malas decisiones en el proceso. Por ejemplo, una programación temporal irreal.	No finalizar en plazo.	Baja	Alto	Medio
R06	Dificultades en el desarrollo de software	Comunidad de desarrolladores o soporte técnico insuficiente	La plataforma seleccionada no dispone de suficiente soporte técnico ni una amplia comunidad de desarrolladores.	Aumenta la dificultad del desarrollo del firmware.	Media	Medio	Medio
R07	Utilidad del producto	Estudio de interesados insuficiente	De no contar con la información suficiente, es posible realizar un dispositivo que no cubra las necesidades de un público suficiente amplio.	El producto no tendrá demanda.	Media	Bajo	Bajo

Tabla 1: Evaluación de riesgos

La clasificación del nivel de cada riesgo se realiza según la relación entre probabilidad e impacto, se sigue el sistema indicado en la figura 3.

	Alto	mediana	alta	alta
impacto	mediano	mediana	mediana	alta
	bajo	baja	baja	mediana
		baja	mediana	alta
		probabilidad		

Figura 3: Clasificación del nivel de riesgo.

Cada uno de los riesgos identificados dispondrá de una serie de medidas o acciones que lo solventen en mayor, o menor medida. Estas se desglosan en la tabla 2.

Código	Acción	Tipo	Riesgo Residual	Fecha límite
A1R01	Se acepta	Aceptación	Dada la naturaleza docente del trabajo, se acepta que el dispositivo no cumpla con toda la normativa aplicable.	-
A1R02	Se enfocará la búsqueda y estudio de dispositivos a aquellos cuyo desarrollo sea asumible para el tiempo disponible.	Mitigador	A pesar de acotar la búsqueda, es posible no seleccionar un dispositivo adecuado.	2 de abril de 2023
A1R03	Obtener plataforma depuración o escoger una tecnología cuyo IDE permita la depuración del desarrollo.	Corrector	Al no disponer del extremo receptor del sistema, es posible que el dispositivo no sea funcional en el apartado de comunicaciones.	4 de abril de 2023
A1R04	El tiempo disponible impide la fabricación de un prototipo completo, se acepta el riesgo que implica.	Aceptación	El dispositivo diseñado podría no ser funcional en su totalidad.	-
A1R05	Aumentar esfuerzo	Mitigador	A pesar de centrar el foco en esta faceta, es probable que la falta de experiencia genere carencias en el proceso.	3 de Julio de 2023
A1R06	Igual que A1R02	Mitigador	A pesar del soporte técnico del fabricante y de la comunidad, el alcance del proyecto podría ser demasiado ambicioso.	2 de abril de 2023
A1R07	Diseñar de manera modular el sistema. De ese modo si el conjunto no tuviera éxito comercial, cada una de las partes podrían comercializarse por separado.	Mitigador	No obtener el retorno de la inversión esperado.	27 de abril de 2023

Tabla 2: Medidas correctoras

1.7. Breve resumen de productos obtenidos

Al finalizar el proyecto, se obtendrán los siguientes productos:

- Ficheros fuente del firmware del sensor remoto y su receptor (en este caso el mínimo necesario para la verificación de la transmisión).
- Ficheros binarios del firmware de ambos dispositivos.
- Esquemas eléctricos de la simulación de cada subcircuito e informe de resultados y pruebas.
- Esquema eléctrico de diseño del PCB.
- Ficheros de diseño y fabricación de la placa de circuito impreso.
- Memoria y anexos del TFG.

1.8. Breve descripción de los otros capítulos de la memoria

El proyecto se divide en 8 capítulos, se describen a continuación:

- 1. Introducción. Contiene información introductoria, la descripción de objetivos y metodologías, la planificación del trabajo y el estado de la cuestión.
- 2. Microcontrolador. Dado el carácter heterogéneo de este, se dedicará un capítulo exclusivo para describir sus características, distribución de señales y patillas y la descripción del programa de control.
- 3. Materiales y métodos. Se describe el proceso de cálculo, simulación de cada módulo electrónico y el diseño de la tarjeta de circuito impreso.
- 4. Resultados. Se resumen los resultados y se describen los entregables.
- 5. Conclusiones y trabajos futuros. Resumen autocrítico del resultado del trabajo y posibles mejoras.
- 6. Glosario de términos y acrónimos.
- 7. Bibliografía. Listado de referencias de texto y gráficas.
- 8. Anexos. Documentos o gráficas que por su extensión no se incluyen completamente en el resto de los apartados.

1.9. Estado de la cuestión

En el actual ecosistema empresarial existe una gran tendencia a basar la toma de decisiones operativas en datos, por tanto, es necesario dotar las infraestructuras industriales de dispositivos de recogida de información.

El sistema por desarrollar se encuadrará en un entorno industrial y estará asociado a una máquina o autómatas del que recibirá información en forma de señal analógica. Medirá en tiempo real los datos y actuará sobre sistemas de alarma que advierten al usuario. Por tanto, en la arquitectura de sistemas industriales tomará el papel de un PLC (controlador lógico programable).

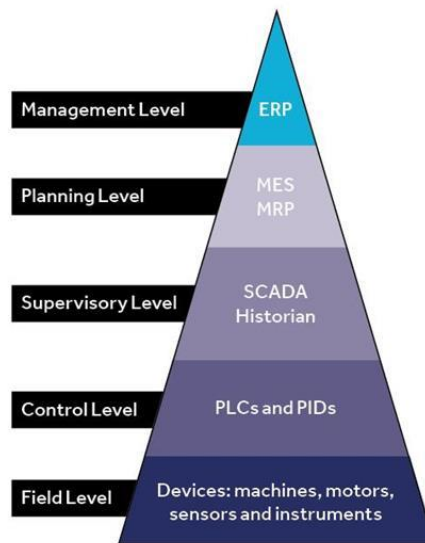


Figura 4: Arquitectura de un sistema industrial automatizado [2]

Dentro del abanico de sistemas, gran parte de la instrumentación o maquinaria industrial normaliza sus interfaces, dos modos muy habituales de ofrecer información a un sistema de medición son:

- Bucle de control de 4 a 20 mA.
- Bucle de control de 0 a 10 V.

El bucle de corriente es más tolerante al ruido eléctrico y se recomienda su utilización para enviar la señal desde dispositivos alejados al cuadro de control. Es frecuente, aumentar el rango o capacidad de medida por debajo de 4 mA hasta 0 mA, para detectar fallos en el cableado.

Por otro lado, la señal de voltaje se ve más afectada por la resistividad de las líneas de larga longitud [3].

Existen dispositivos PLC que proporcionan la alimentación a los instrumentos o sensores, la tensión de alimentación es típicamente de 24 VCC. Se indica a continuación un esquema de conexión de un sensor de señales con fuente de alimentación integrada.

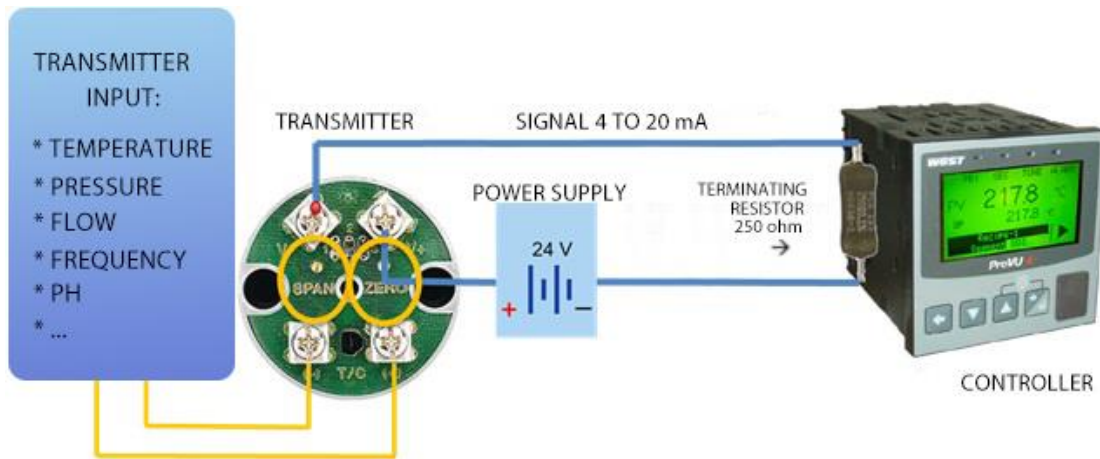


Figura 5: Circuito de conexión entre el transmisor y sensor de medida [4]

Dado este escenario, se deberán tener en cuenta cuestiones como el ruido eléctrico y magnético propio de entornos con maquinaria, así, será recomendable utilizar aislamientos mediante optoacopladores.

También la precisión del dispositivo de medida, mediante el uso de circuitos integrados especializados (amplificadores operacionales especializados en instrumentación).

Por otro lado, y dada la utilidad que aporta la transmisión inalámbrica de la información, se presentará a continuación la síntesis acerca de la banda frecuencial seleccionada para este trabajo.

Después, se evaluarán las características actuales en los sistemas de conversión analógica a digital.

De igual modo, se valorarán las soluciones disponibles para el control de actuadores alimentados con corriente alterna.

Por último, se presentará un breve resumen sobre los diferentes microcontroladores disponibles en el mercado y sus características.

1.9.1. Banda ISM de 868 MHz

Las bandas ISM (industrial, científica y medica) no requieren de licencia en Europa y otras regiones. En cada región se utilizan unas bandas ISM concretas para diversas aplicaciones. Es posible distinguir dos grandes grupos: uno centrado en 2,4GHz y otro que engloba las bandas entre 300 MHz y 900 MHz, denominado SubGHz. En este segundo grupo se encuentra la banda de 868 MHz, también clasificada dentro de la ultra alta frecuencia (UHF).

En cuanto a su regulación, existen diferentes organizaciones de telecomunicaciones que definen normativa en torno a las diferentes bandas ISM, en esencia los principales organismos que afectan a este proyecto (en el aspecto radioeléctrico) son: la Unión Internacional de Telecomunicaciones (UIT) en los

puntos 5.138 y 5.150 de las regulaciones de radio (RR), la Conferencia Europea de Administraciones de Correos y Telecomunicaciones (CEPT), el Instituto Europeo de Normas de Telecomunicaciones (ETSI) en el artículo EN 300 220 o el Cuadro Nacional de Atribución de Frecuencias (CNAF), entre otros. No obstante, la regulación española se adapta casi en su totalidad a la indicada por el ETSI y la UIT [5].

Al centrar el foco en la banda de 868 MHz, los parámetros más relevantes a controlar en la transmisión del dispositivo son los siguientes [6]:

- Frecuencia mínima 863 MHz y máxima de 870 MHz.
- Potencia radiada aparente (ERP) de 25 mW o 14 dBm.
- Ciclo de trabajo inferior al 1 %.
- Implementar técnicas de acceso y mitigación de interferencias [7], como salto de frecuencia (FHSS) o por secuencia directa (DSSS).

Sobre estos cimientos, es posible implementar diferentes esquemas de modulación que ofrecerán ventajas e inconvenientes, se resumen los métodos principales:

- FSK. Modulación por desplazamiento de frecuencia, asigna una frecuencia a cada símbolo a transmitir.

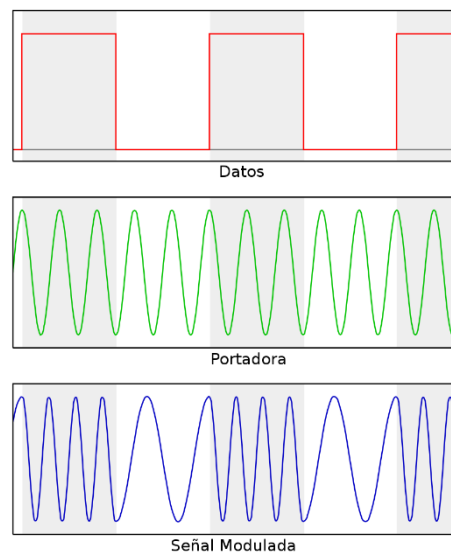


Figura 6: Representación en el tiempo de una señal modulada con FSK [8]

GFSK. Respecto a FSK, se añade un filtro paso bajo de tipo Gaussiano previo a la modulación para limitar el espectro de la señal, su objetivo es reducir el ancho de banda de la señal modulada. La señal de información previa a la modulación se representa en la siguiente figura.

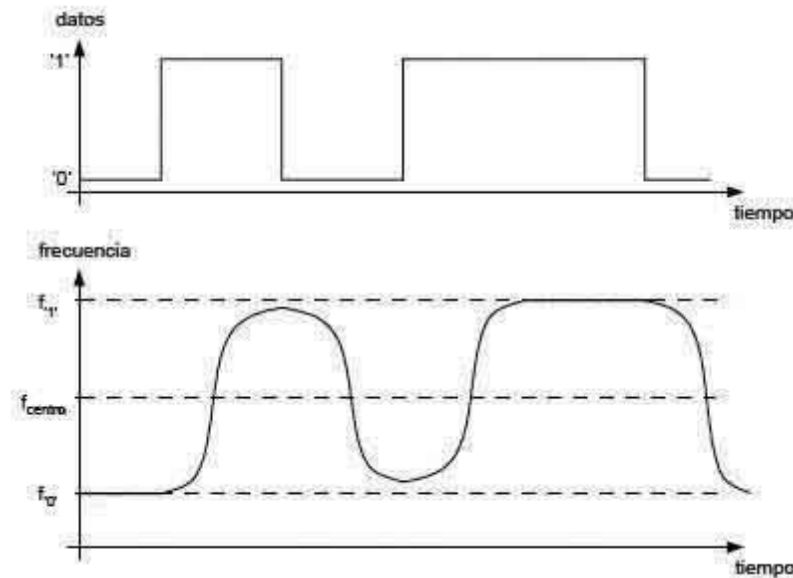


Figura 7: Efecto del filtro Gaussiano en la señal de información [9]

MSK. Modulación por desplazamiento de frecuencia de fase continua, se establecen símbolos como conjuntos de bits, con bits alternos entre los componentes de cuadratura, además el componente Q se retrasa medio periodo de un símbolo.

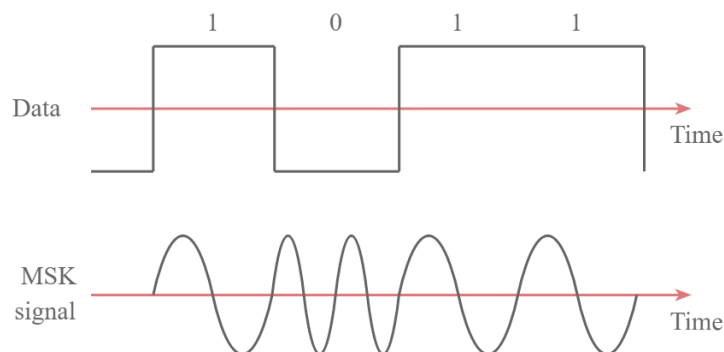


Figura 8: Representación en el tiempo de una señal modulada con MSK [10]

- GMSK. De nuevo, se antepone un filtro de respuesta al impulso Gaussiano antes de la modulación, se disminuye así el uso de ancho de banda, pero se introduce interferencia entre símbolos [11].
- LoRa. Tecnología de modulación propietaria de la compañía Semtech®, basa su sistema en CSS, se comentarán sus características con más detalle en el apartado correspondiente. A modo de resumen:

Aporta suficientes ventajas en el desarrollo del sensor remoto de señales, por ejemplo: un gran alcance de transmisión, buenos parámetros de sensibilidad, los circuitos integrados también soportan FSK, MSK, GMSK y GFSK, bajo consumo energético y alta inmunidad a las interferencias.

A su vez, especifica una capa de control de acceso al medio (MAC) que incluye servicios de acceso al canal y direccionamiento. Sumado a la alta

sensibilidad y la tolerancia al ruido e interferencias, se convierte en una solución tecnología ideal para la implantación de múltiples sensores en cercanía y en entornos con ruido electromagnético.

1.9.2. Modulación LoRa

LoRa® es una tecnología propietaria de modulación de RF para redes de área extensa y baja potencia, es propiedad de Semtech. Utiliza técnicas de modulación derivadas del sistema de frecuencia modulada pulsada (CSS) y modulación por desplazamiento de frecuencia (FSK). Además, ofrece corrección de errores (FEC).

Permite la transmisión inalámbrica de pequeñas cantidades de datos a largas distancias, hasta 5 Km en entornos urbanos y hasta 15 Km en entornos rurales. Además, ofrece bajo consumo energético y coste de producción, en cierta manera, a costa de enviar cargas de datos pequeñas y de manera poco frecuente [12].

Puede implementar mecanismos para el ahorro de energía en la transmisión, mediante la variación de parámetros de la modulación. En función de la cercanía al receptor y el ancho de banda necesario para la transmisión utilizará diferentes combinaciones de parámetros. LoRa utiliza diferentes valores de SF (Spreading Factor) y distintos anchos de banda de canal para ahorrar energía en la transmisión.

En general, la elección del SF depende de la tasa de datos requerida, la distancia de transmisión y la disponibilidad del ancho de banda. En LoRa el factor de ensanchando o factor de propagación (SF) varía desde 7 hasta 12.

En resumen, se utilizará un SF mayor cuanto más alejado estén los elementos transmisor y receptor, por el contrario, se verá reducida la tasa de bits disponible. Hay que destacar que en LoRa los factores de propagación son ortogonales. Se adjuntan las expresiones o fórmulas más descriptivas [13].

$$R_b = SF \cdot \frac{1}{\left[\frac{2^{SF}}{BW} \right]} \text{ bits/sec} \quad (1)$$

$$R_b = SF \cdot \frac{\text{Rate Code}}{\left[\frac{2^{SF}}{BW} \right]} \text{ bits/sec} \quad (2)$$

Donde:

SF = spreading factor (7-12)

CR = code rate (1-4)

Rate Code = $4/(4+CR)$

BW = modulation bandwidth (Hz)

LoRa aporta mejor sensibilidad al ruido que otras tecnologías de modulación, a continuación, se muestra una tabla comparativa entre los valores de LoRa y FSK. En esta, se evalúa el "Link budget" o la capacidad de transmisión del enlace en términos de tasa de bits, SF, Eb/No, sensibilidad e incremento de potencia.

Mode	Equivalent Bit rate (kb/s)	Eb/No	Sensitivity (dBm)	Δ (dB)
7-ary FSK	8	9	-	-
2-ary FSK	1.2	17.2	-122	-
LoRa SF = 12	0.293	8.3	-137	+15
LoRa SF = 11	0.537	8.2	-134.5	+12.5
LoRa SF = 10	0.975	8.1	-132	+10
LoRa SF= 9	1.757	8.6	-129	+7
LoRa SF = 8	3.125	9.1	-126	+4
LoRa SF = 7	5.468	9.6	-123	+1
LoRa SF = 6	9.375	12.3	-118	-3

Tabla 3: Capacidad de transmisión del enlace radio LoRa vs FSK [14]

Se representa la expresión del ruido presente en el canal de transmisión:

$$Noise\ Floor = 10 \cdot \log_{10}(k \cdot T \cdot B \cdot 1000)(dBm) \quad (3)$$

Cálculo del "Link budget" o capacidad de transmisión del enlace:

$$P_{RX}(dBm) = P_{TX}(dBm) + G_S(dB) - L_S(dB) - l_{CH}(dB) - M(dB) \quad (4)$$

Donde:

Noise Floor = Potencia de ruido equivalente (dBm)

K = Constante de Boltzmann ($1,38 \cdot 10^{23}$)

T = 293 kelvin

B = Ancho de banda del canal (Hz)

1000 = Factor de escala de W a mW

P_{RX} = Potencia presente en el receptor

P_{TX} = Potencia del transmisor

G_S = Ganancia del sistema

L_S = Pérdidas asociadas al sistema

l_{CH} = Pérdidas asociadas a la propagación de la señal por el canal

M = Margen de atenuación

1.9.3. Conversor analógico digital

El conversor analógico a digital (ADC) es una herramienta esencial en la conversión de señales, permite la captura, procesamiento y almacenamiento de información en sistemas digitales.

Existen numerosos fabricantes de circuitos integrados que ofrecen una extensa gama de componentes especializados en esta función. A su vez, estos dispositivos suelen utilizar buses de comunicación como SPI o I2C para transferir los datos digitalizados hacia otro sistema.

Por otro lado, la gran mayoría de microcontroladores del mercado suman entre sus periféricos, digitalizadores de señal ADC y conversores digitales a señales analógicas. En este caso se realizará la lectura de señales con el conversor que incluye el microcontrolador.

Para enfocar el análisis de situación respecto a los dispositivos ADC, se resumen a continuación algunas de las leyes o teoremas relacionados con la digitalización de señales analógicas.

1. Ley de cuantificación de la señal: La ley de cuantificación de la señal establece que la precisión de la digitalización de una señal analógica depende de la resolución del convertidor analógico-digital (ADC).
2. Teorema de muestreo de Nyquist-Shannon: Este teorema establece que una señal analógica continua debe ser muestreada a una tasa de al menos dos veces su frecuencia máxima para poder ser reconstruida de manera precisa.
3. Muestreo con tren de impulsos: Se multiplica la señal analógica continua por un tren de impulsos, el resultado es una señal discreta con impulsos de igual amplitud al valor de la señal en ese momento. Se resume la formulación en el dominio del tiempo:

$$x_p(t) \cdot p(t), \quad \text{donde: } p(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT) \quad (5)$$

4. Muestreo con retenedor de orden cero: En la práctica generar impulsos de gran amplitud y corta duración resulta difícil y costoso, para realizar el muestreo de una manera más práctica se utiliza el retenedor de orden cero como señal de muestreo, cada valor de medida se retiene hasta tomar la siguiente muestra. Se representan en función del tiempo ambos sistemas de muestreo.

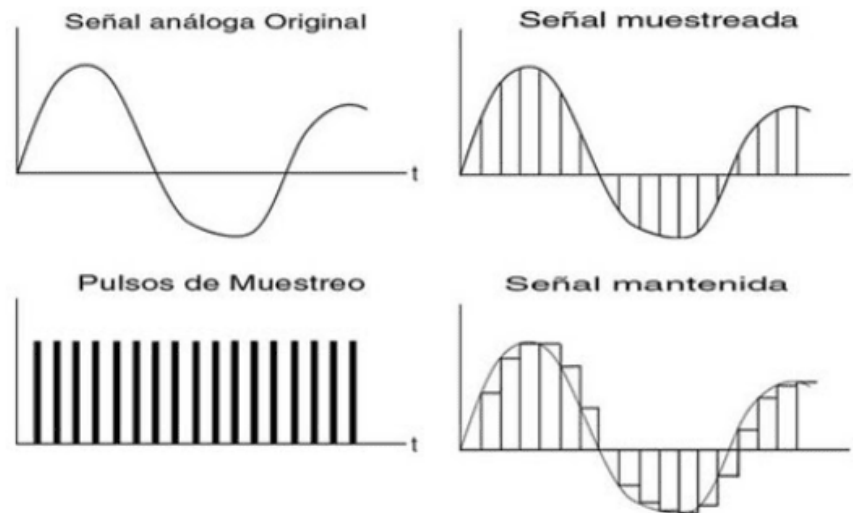


Figura 9: Muestreo con tren de impulsos y con retenedor cero (inferior derecha) [15]

1.9.4. Control de actuadores

Como se comentó con anterioridad, el sistema debe gobernar dos elementos alimentados con corriente alterna de 220 V, la sirena y la luz de emergencia.

Es importante aislar eléctricamente la lógica de control del sistema, por tanto, se valoran varias soluciones: el uso de relés mecánicos tradicionales, relés de estado sólido o soluciones similares con base en optoacopladores.

En definitiva, el subsistema debe realizar su función principal, controlar la activación de otro dispositivo y, además, aislar eléctricamente una parte del circuito de la otra, esta característica se denomina aislamiento galvánico.

Los sistemas basados en relés tradicionales son fiables y sencillos, pero se debe tener precaución puesto que, al activarse y desactivarse, generan ruido eléctrico que podría dañar el sistema o afectar a las mediciones. Por tanto, es habitual aislar el control del mecanismo mediante optoacopladores o subcircuitos que soporten o atenúen estos efectos parásitos.

Hoy en día, es frecuente el uso de relés de estado sólido, aportan la sencillez de un relé electromecánico, pero son más duraderos y aportan mejores características eléctricas (menor consumo de corriente en su activación, menos ruido eléctrico, etc.) Por otro lado, su coste es mayor y más aún, a grandes potencias.

En esencia, se trata de pequeños circuitos de control agrupados en un único encapsulado. Se presenta un modelo eléctrico básico de un relé de estado sólido para sistemas alimentados a 220 VAC.

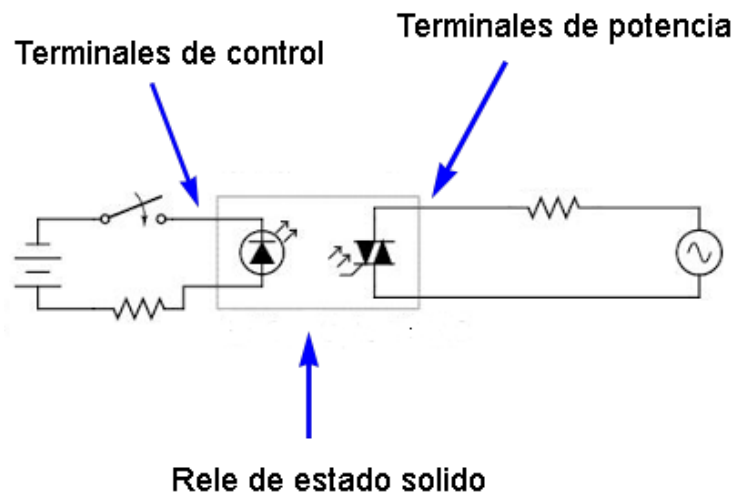


Figura 10: Esquema básico de un relé de estado sólido [16]

Este tipo de circuitos aportan las siguientes ventajas en el control de dispositivos de cierta potencia:

- Ausencia de partes mecánicas sujetas a desgaste.
- Conexión y desconexión de la carga solo cuando la tensión pasa por cero.
- Ausencia de perturbaciones eléctricas en la conmutación.
- Amplio margen de la tensión de control.
- Aislamiento galvánico entre el circuito de control y la carga.
- Elevada resistencia mecánica.

2. Microcontrolador

Antes de definir el rumbo del trabajo hacia un modelo u otro, se realizó un breve estudio de dos fabricantes Microchip y STMicroelectronics. En ambos casos se ofrecían productos válidos para la elaboración del diseño y se trata de dispositivos SOC (System on Chip) que integran el transceptor radio en el propio encapsulado.

Por parte de Microchip, se valoró la serie SAM R34/R35, en esencia, aporta todo lo necesario para dar solución técnica al dispositivo:

- Frecuencia radio de trabajo: 137 MHz – 1020 MHz, en tres bandas.
- Modulación: LoRa Technology, (G)FSK, (G)MSK y OOK.
- Microprocesador Arm® Cortex® M0 hasta 48 MHz.
- Resolución del conversor ADC: 12 bits.
- 1 x Controlador DMA.
- Depuración por serie (SWD)
- Encapsulado 64 Ball 6x6 mm TFBGA
- Modo de bajo consumo máximo 790 nA.
 - o RX: 16 mA

En cuanto al producto de STMicroelectronics, se evalúa la familia STM32WL55, se describen algunas de las características principales [17].

- Frecuencia radio de trabajo: 150 MHz – 960 MHz.
- Modulación: SygFox®, LoRa®, (G)FSK, (G)MSK y BPSK.
- Microprocesadores Arm® Cortex® M4 y M0+ hasta 48 MHz.
- Resolución del conversor ADC: 12 bits.
- 2 x Controlador DMA.
- Depuración por serie (SWD) y JTAG.
- Encapsulados UFQFPN48 y UFBGA73.
- Modo de bajo consumo 31 nA.
 - o RX: 4,82 mA
 - o TX: 15 mA a 10 dBm (LoRa® 125 kHz)

El conjunto de características del dispositivo cumple con las necesidades y especificaciones del diseño. El subsistema de radio permitirá enviar la información en la banda deseada y será posible configurar el canal de transmisión y su potencia. También, dispone de numerosos canales de conversión ADC que cuentan con suficiente resolución y líneas digitales de salida para controlar ambos actuadores.

El dispositivo seleccionado para el diseño es el STM32WL55CC de STMicroelectronics. Los criterios de selección son los siguientes:

- Bajo consumo energético.
- Encapsulado UFQFPN48.
- Gran número de periféricos y puertos analógicos/digitales.
- Portal web con una amplia biblioteca de contenidos de diseño hardware y software.

- Abundante comunidad en internet.
- Entorno de desarrollo.
- Versatilidad en cuanto a la implementación de modulaciones radio.
- Se distribuye también como sistema en módulo (SOM).
- Continuidad en la producción.

Para el correcto funcionamiento lógico de los distintos periféricos, es necesario primero configurarlos correctamente y seleccionarlos. Algunos de estos periféricos o puertos, son útiles en la plataforma de desarrollo, en especial para las funciones de depuración. Por tanto, tras un estudio de la hoja de características y varias pruebas experimentales, se elaborarán listados de puertos o patillas seleccionadas para cada función.

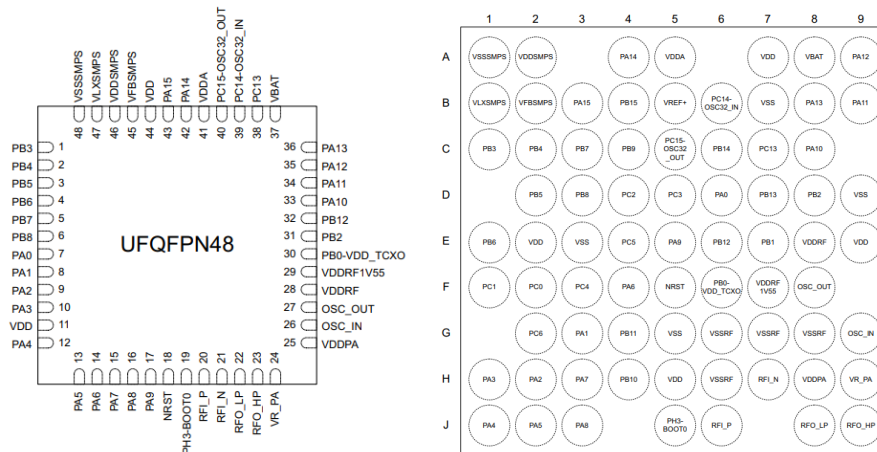


Figura 11: UFQFPN48 (izquierda) y UFBGA73 (derecha) [17]

El fabricante también facilita el diseño de pequeños módulos que incluyen muchos de los componentes necesarios. Será una posible solución para tener en cuenta en el proceso de diseño del PCB.

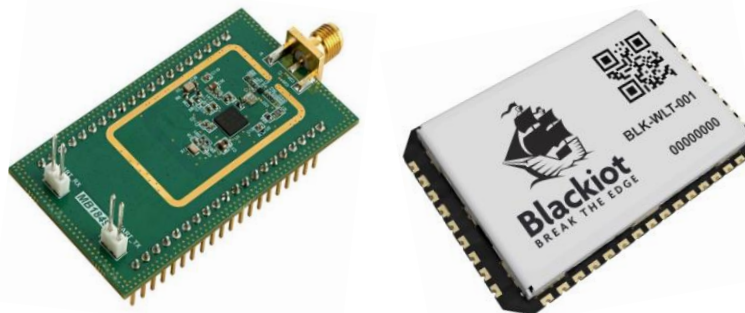


Figura 12: STDES-WL5I4SBB, Vallarta (derecha) [18] [19]

El diseño se plantea en base a la plataforma de desarrollo NUCLEO-WL55JC, existen dos versiones ambas utilizan el integrado STM32WL55JC; una optimizada para la banda de 433 a 510 MHz (NUCLEO-WL55JC2) y otra para la banda 865 a 928 MHz (NUCLEO-WL55JC1).

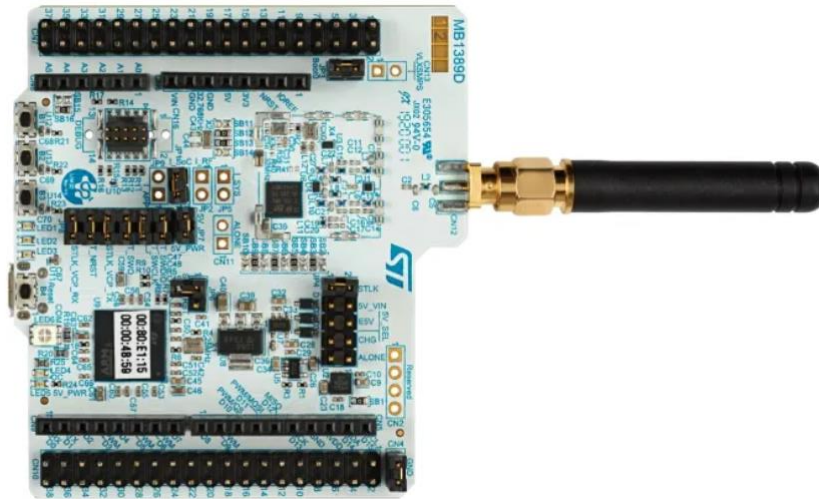


Figura 13: Tarjeta NUCLEO-WL55JC1 [20]

2.1. Distribución general de conexiones

2.1.1. Líneas de alimentación

Para su correcto funcionamiento la placa de desarrollo tiene diferentes sistemas de regulación de tensión que dan servicio a varios puntos de alimentación del sistema. Se incluye una figura con la distribución de patillas completa del diseño, las diferentes tensiones de alimentación y de referencia están indicadas en amarillo claro.

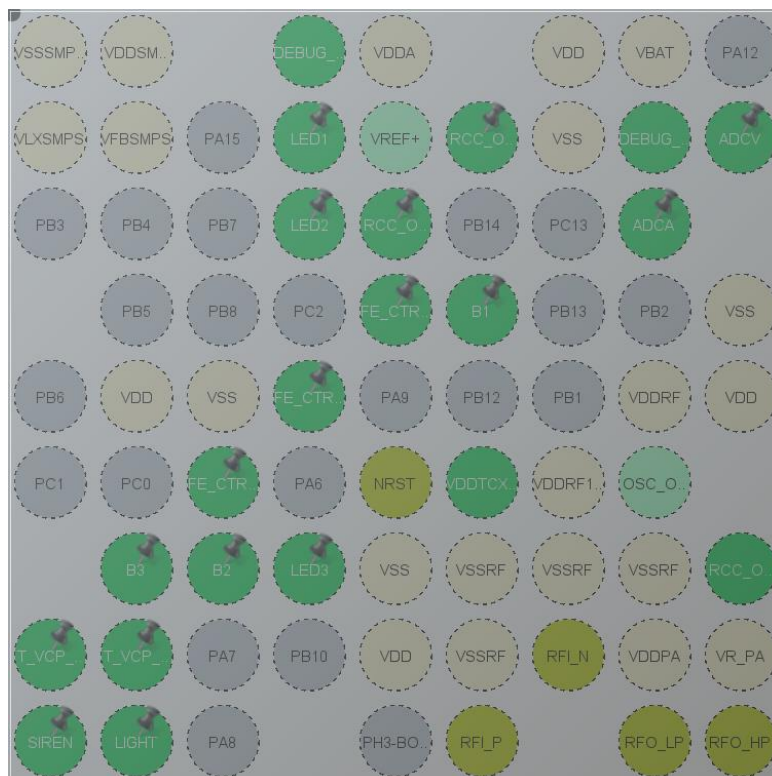


Figura 14: Distribución de las patillas del microcontrolador

2.1.2. Puertos digitales (GPIOs I/O)

Se adjunta tabla de distribución extraída del entorno de desarrollo STM32Cube IDE.

Pin Name	Signal on Pin	GPIO output level	GPIO mode	GPIO Pull-up/P...	Maximum outpu...	Fast Mode	User Label
PA0	n/a	n/a	External Interru...	Pull-up	n/a	n/a	B1
PA1	n/a	n/a	External Interru...	Pull-up	n/a	n/a	B2
PA4	n/a	Low	Output Push Pull	No pull-up and n...	Medium	n/a	SIREN
PA5	n/a	Low	Output Push Pull	No pull-up and n...	Medium	n/a	LIGHT
PB9	n/a	Low	Output Push Pull	No pull-up and n...	High	Disable	LED2
PB11	n/a	Low	Output Push Pull	No pull-up and n...	High	n/a	LED3
PB15	n/a	Low	Output Push Pull	No pull-up and n...	High	n/a	LED1
PC3	n/a	Low	Output Push Pull	No pull-up and n...	Very High	n/a	FE_CTRL3
PC4	n/a	Low	Output Push Pull	No pull-up and n...	Very High	n/a	FE_CTRL1
PC5	n/a	Low	Output Push Pull	No pull-up and n...	Very High	n/a	FE_CTRL2
PC6	n/a	n/a	External Interru...	Pull-up	n/a	n/a	B3

Tabla 4: Tabla de distribución de puertos digitales

Sobre cada conexión digital se observa: el número de patilla, su configuración, velocidad de trabajo y la etiqueta.

Los terminales etiquetados como B1, B2 y B3 se corresponden a los botones de la placa de desarrollo.

Los etiquetados como LED1, LED2 y LED3 actúan sobre los diodos leds de la placa de desarrollo.

FE-CTRL1, 2 y 3 son patillas o terminales de control y pertenecen también a la plataforma de prototipado, en concreto controlan el conmutador que guía la señal de RF desde la antena hasta la entrada o salida de señal.

Este control no es obligatorio para transmisiones de 14 dBm.

Las conexiones PA4 y PA5 del puerto de GPIOs "A" corresponden respectivamente a las salidas digitales de control de la sirena y la luz de emergencia. Se etiquetan como "SIREN" y "LIGHT" para facilitar la comprensión.

2.1.3. Puertos analógicos (ADC)

Los terminales o patillas PA10 y PA11 se configuran como entradas analógicas. PA10 cuantificará la señal de corriente y se etiqueta como ADCA; PA11 evaluará la amplitud de la señal de voltaje, se etiqueta como ADCV.

Pin Name	Signal on Pin	GPIO output level	GPIO mode	GPIO Pull-up/P...	Maximum outpu...	Fast Mode	User Label
PA10	ADC_IN6	n/a	Analog mode	No pull-up and n...	n/a	n/a	ADCA
PA11	ADC_IN7	n/a	Analog mode	No pull-up and n...	n/a	n/a	ADCV

Tabla 5: Tabla de distribución de puertos analógicos

A continuación, se describe la configuración de ambas entradas de señal analógica.

- Se asocia el periférico ADC al DMA, de modo que las lecturas de datos se envían desde el periférico ADC hasta la memoria sin participación del microprocesador.
- Se configura el escalado del reloj a 32.
- Resolución de 12 bit.
- Modo de conversión continua.
- Tiempo de muestreo de 160,5 ciclos de reloj.

Con esta configuración se evita la ocupación del microprocesador durante la evaluación de las muestras y se realizan suficientes muestras por unidad de tiempo para obtener una respuesta ágil en tiempo real.

A su vez, se activa la interrupción del canal 1 del DMA, en el que está asociado el ADC. El objetivo es tratar los datos cuando la transferencia se ha completado. Permitirá realizar un filtrado digital si fuera necesario y evaluar las lecturas frente a los umbrales establecidos.

2.1.4. Líneas de depuración

La plataforma de desarrollo Núcleo64 constituye un circuito de pruebas para evaluar el funcionamiento del integrado STM32WL55. Incluye lo necesario para evaluar los diferentes periféricos (ADC, puertos de comunicaciones cableados y de radiofrecuencia, estradas y salidas digitales, etc.)

Algunos de estos servicios o ayudas al desarrollo, consisten en patillas que muestran señales o interrupciones del apartado radio y otras comunican por puertos serie la placa con el entorno de desarrollo. Algunas de ellas son:

PA13 y PA14: Conforman una conexión serie de depuración (JTAG) que conecta la placa de pruebas con el entorno de desarrollo.

PA2 y PA3. Constituyen el puerto serie USART2 que permitirá comunicarse con otros dispositivos, en concreto en este diseño enviará datos informativos sobre la secuencia de ejecución: valores ADC, estado de alarma, datos almacenados en el paquete de datos para el envío, etc.

PC14 y PC15. Se conectan a un oscilador de cristal de cuarzo de 32,768 kHz, permite al sistema operar en modos de muy bajo consumo.

PB0 y OSC_IN. Se conectan a un oscilador de 32 MHz con el que se generan el resto de las señales de reloj del sistema.

2.1.5. Líneas de radiofrecuencia

El circuito en cuestión dispone de 4 líneas de RF, 2 de transmisión: RFO_HP de alta potencia y RFO_LP de baja potencia, ambas con una impedancia de 50 Ω . También dispone de dos patillas dedicadas a la recepción de señal RF, en este caso son: RFI_P con impedancia de 50 Ω y RFI_N de referencia a masa. En el diseño se utilizará únicamente la salida de baja potencia del sistema.

2.2. Programa de control

Las bases del sistema en cuanto a la lógica de control y en orden de prioridad, son las siguientes:

- Medir las señales analógicas de manera continua.
 - 4 a 20 mA y 0 a 10 V.
- Evaluar correctamente las condiciones de disparo y vuelta al estado normal.
 - Si ambas señales superan un umbral definido durante 10 segundos, se disparan señales de alarma.
 - Si no se cumple lo anterior (alguna de ellas no supera el umbral durante 10 segundos), se apagarán las señales de alarma
- Disparar las señales de alerta.
 - Activa la sirena continuamente.
 - Enciende y apaga la luz cada segundo (1 segundo encendida, 1 segundo apagada).
- Se envían datos medidos cada 10 segundos. En este caso se construirá una carga de datos o “pay-load”, que almacenará una pareja de datos (amperaje y voltaje) cada segundo, una vez completo el array de 10 parejas de valores, se enviarán.
 - Se implementan varios reenvíos si no se recibe confirmación del receptor.

En un primer estudio, se valoró la posibilidad de utilizar la tecnología LoRaWAN para enviar los datos obtenidos por los sensores, hasta una plataforma de IoT en internet. Para ello se elaboró una primera versión del programa basada en el ejemplo: “LoRaWAN End Node” que facilita el fabricante a través de su entorno de desarrollo.

Una vez se determinó la estructura del programa de ejemplo, se generó una carga de datos de prueba y se envió correctamente a la plataforma TTN (The Things Network). De forma previa se crearon las estructuras necesarias en la misma y se configuraron las diferentes credenciales LoRaWAN.

El objetivo era disponer de un receptor donde verificar el buen funcionamiento del código, con el menor esfuerzo posible (puesto que se escapa al alcance del trabajo). Esta vía o solución se descartó ya que en la región europea TTN solo admite dos modos de transmisión LoRa: SF9 y SF12, ambas con un ToA (Time on Air) superior al necesario para cumplir con las especificaciones del producto (envíos cada 10 segundos). Se adjunta tabla descriptiva para una carga de datos de 4 bytes.

EU863-870 uplink and downlink

overhead size: 13 payload size: 4 share: 1

	DR6 ^①	DR5	DR4	DR3	DR2	DR1 ^①	DR0 ^①
data rate	SF7 ^{BW} ₂₅₀	SF7 ^{BW} ₁₂₅	SF8 ^{BW} ₁₂₅	SF9 ^{BW} ₁₂₅	SF10 ^{BW} ₁₂₅	SF11 ^{BW} ₁₂₅	SF12 ^{BW} ₁₂₅
airtime	25.7ms	51.5ms	92.7ms	164.9ms	329.7ms	659.5ms	1,318.9ms
% max duty cycle	2.6sec	5.1sec	9.3sec	16.5sec	33.0sec	65.9sec	131.9sec
	1,399 ^{msg} /hour	699 ^{msg} /hour	388 ^{msg} /hour	218 ^{msg} /hour	109 ^{msg} /hour	54 ^{msg} /hour	27 ^{msg} /hour
fair access policy	74.1 ^{sec} (avg)	148.2 ^{sec} (avg)	266.9 ^{sec} (avg)	474.8 ^{sec} (avg)	949.6 ^{sec} (avg)	1,899.2 ^{sec} (avg)	3,798.5 ^{sec} (avg)
	48.6 ^{avg} /hour 1,166 ^{msg} /24h	24.3 ^{avg} /hour 583 ^{msg} /24h	13.5 ^{avg} /hour 323 ^{msg} /24h	7.6 ^{avg} /hour 181 ^{msg} /24h	3.8 ^{avg} /hour 90 ^{msg} /24h	1.9 ^{avg} /hour 45 ^{msg} /24h	0.9 ^{avg} /hour 22 ^{msg} /24h

Tabla 6: Tiempo en el aire y factor de ensanchado de una transmisión LoRa [21]

Durante la toma de contacto con la plataforma también se valoró implementar el código sobre FreeRTOS. Aplicativo que facilita la implementación de sistemas en tiempo real, así, se planteó un borrador que únicamente gestionaba el control de las salidas digitales mediante hilos de ejecución. Se valoró negativamente esta solución debido a que añadía complejidad sin aportar grandes ventajas en el marco de la funcionalidad deseada.

Finalmente se opta por utilizar otro ejemplo de uso, en este caso se toma como base una publicación de la compañía Digi-Key [22]. Se trata de un ejemplo de aplicación basado en otro ejemplo de STMicroelectronics: “PING-PONG”.

Para la correcta configuración del entorno, se ha seguido el tutorial indicado en la siguiente fuente: <https://forum.digikkey.com/t/using-the-low-level-sub-ghz-radio-driver-for-the-stm32wl-series/18253> [22], a su vez el código fuente de base para la elaboración de este mismo se puede obtener en la siguiente referencia: https://github.com/eewiki/stm32wl_radioDriver_pingPong/commits/main [23]

En esencia se configuran dos nodos finales que se comunican mediante modulación LoRa. Ambos son capaces de adquirir el papel de nodo maestro y esclavo, al comienzo inician la comunicación y el primero que recibe la transmisión del otro, acepta el rol de esclavo y lo mantiene mientras dure la conversación.

Se incluye un diagrama de la máquina de estados finita que engloba ambos estados de funcionamiento.

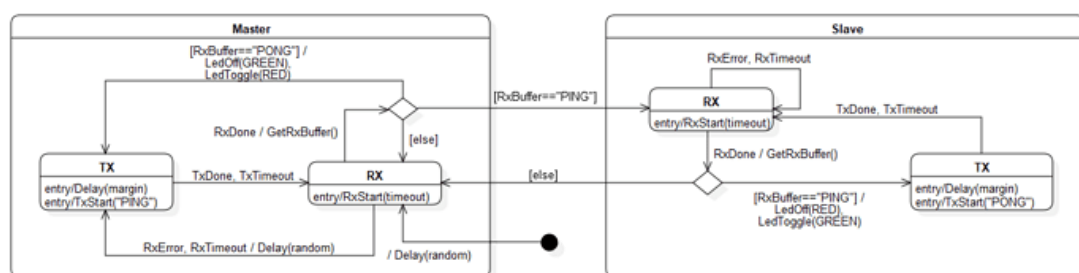


Figura 15: Máquina de estados finita “PING-PONG” [22]

Se parte de este ejemplo para la elaboración de ambos nodos, si bien, el nodo receptor se modifica para que esté siempre a la escucha, para recibir datos en su sistema radio.

El nodo transmisor también sufrirá modificaciones, se eliminará el estado “esclavo”, y siempre tendrá el rol de nodo “maestro”. Realizará todas las tareas propias del diseño de manera continua y cada segundo añadirá un par de lecturas al paquete de datos.

Se modifica el código para adaptar el funcionamiento de ambos nodos, primero el nodo receptor. Para ello, se implementa el mínimo código necesario que permite verificar el funcionamiento del transmisor.

Se representa en el siguiente diagrama.

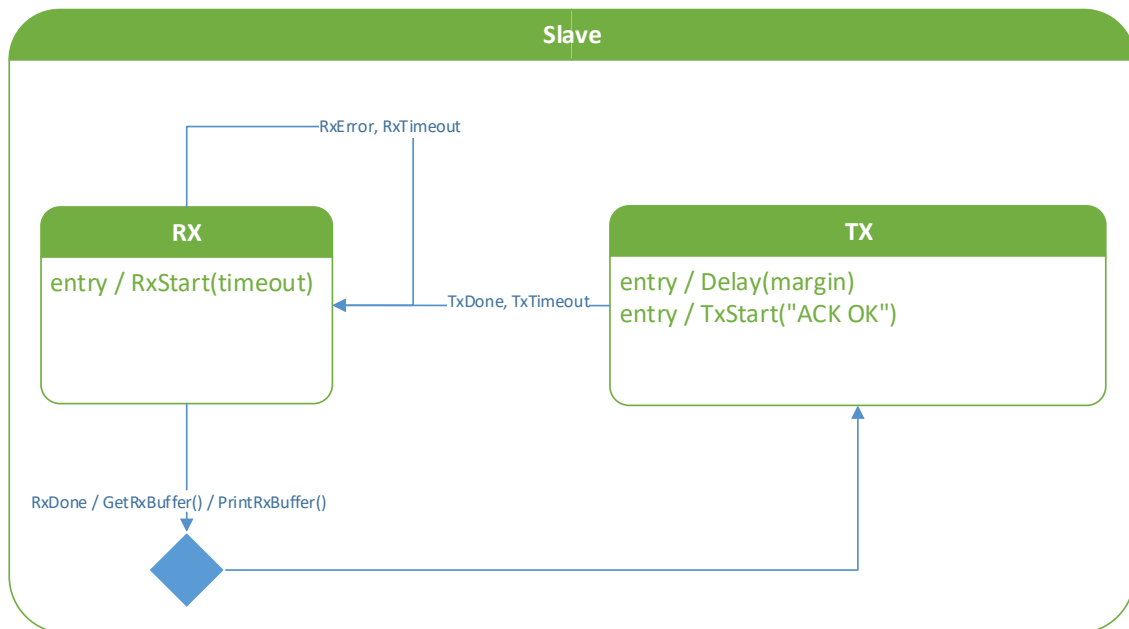


Figura 16: Diagrama de flujo del receptor

Antes de detallar el funcionamiento del sistema, se describirá de manera resumida el funcionamiento del código de ejemplo, en que se basó este desarrollo.

La configuración del módulo de radiofrecuencia se realiza mediante las siguientes sentencias:

Inicialización de la biblioteca para el uso del hardware de radio.

```
MX_SUBGHZ_Init();
```

Inicialización de interrupciones del radiotransmisor. Estas señales, serán imprescindibles para la coordinación de los diferentes estados de la FSM (Máquina de estados finita).

```
SUBGRF_SetDioIrqParams(IRQ_RADIO_NONE,    IRQ_RADIO_NONE,    IRQ_RADIO_NONE,  
IRQ_RADIO_NONE);
```

Control del conmutador electrónico que conecta la antena del sistema a la línea de recepción o transmisión (de alta potencia o baja). Cambiará entre recepción y transmisión, de forma frecuente en función del estado del FSM.

```
SUBGRF_SetSwitch(RFO_LP, RFSWITCH_RX);
```

Se establece el estado y sub-estado inicial del sistema.

```
fsm.state = STATE_MASTER;  
fsm.subState = SSTATE_RX;
```

Una vez en el bucle principal, el sistema espera a los cambios de estado, el resto de las funciones del código, se ejecutan mediante interrupciones, bien de radio, por temporizador o por final de conversión ADC.

La lógica de cambios de estados sucede principalmente en la función `void RadioOnDioIrq(RadioIrqMasks_t radioIrq)`.

2.2.1. Configuración de periféricos

Se detalla la configuración de periféricos mediante los distintos ficheros del proyecto.

2.2.1.1. Reloj del sistema

La siguiente figura muestra la configuración de los relojes del sistema. Se encuentran remarcados en color azul los relojes asignados a cada periférico en uso.

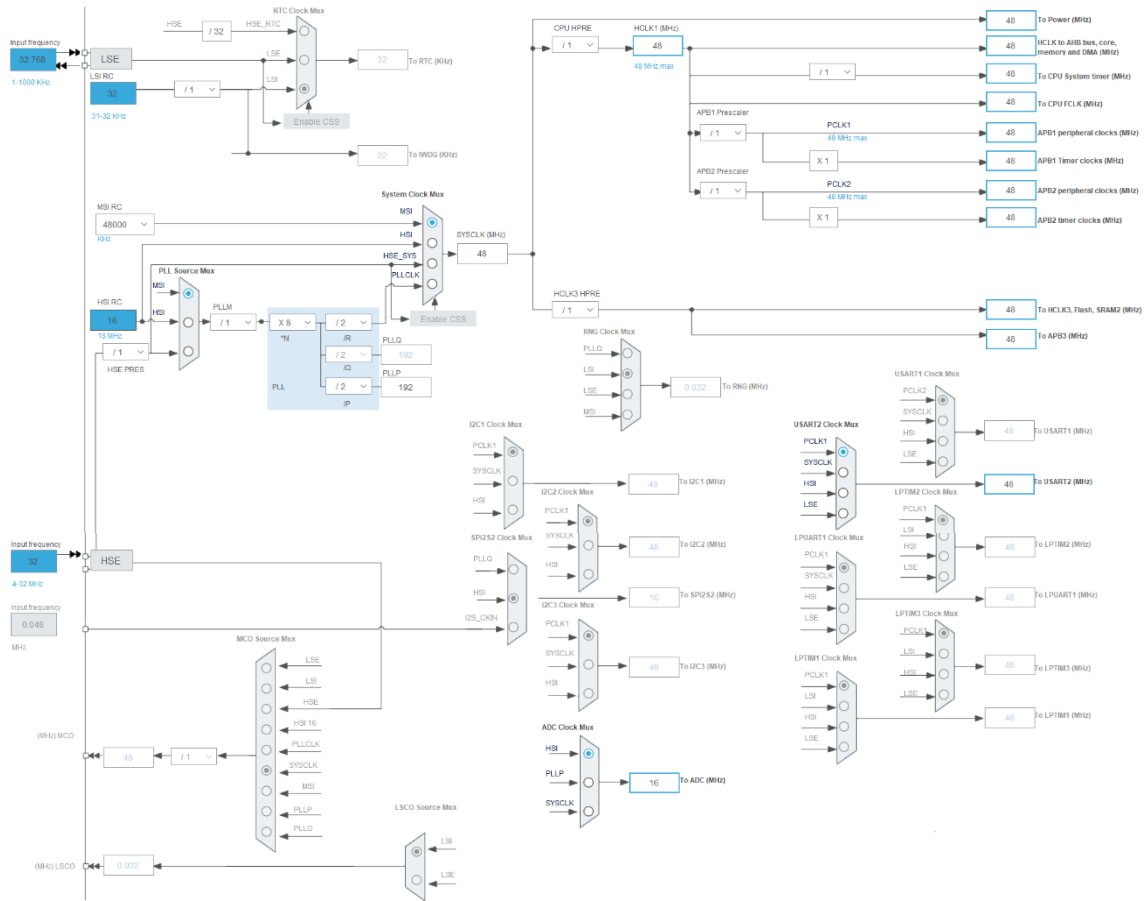


Figura 18: Diagrama de señales de reloj

2.2.1.2. GPIO

La configuración de los puertos GPIO se realiza en el fichero “gpio.c” de la carpeta “src” del proyecto, la configuración se hace efectiva mediante la llamada a la función “MX_GPIO_Init()”, se detalla a continuación.

Creación de la estructura que albergará los parámetros de configuración de cada patilla digital.

```
GPIO_InitTypeDef GPIO_InitStructure = {0};
```

Se habilita el reloj de sistema para los puertos GPIO A, B y C.

```
__HAL_RCC_GPIOA_CLK_ENABLE();
__HAL_RCC_GPIOB_CLK_ENABLE();
__HAL_RCC_GPIOC_CLK_ENABLE();
```

Se establece el nivel de salida inicial a 0 voltios de múltiples patillas.

```
/*Configure GPIO pin Output Level */
HAL_GPIO_WritePin(GPIOB, LED1_Pin|LED2_Pin|LED3_Pin, GPIO_PIN_RESET);
```

```

/*Configure GPIO pin Output Level */

..HAL_GPIO_WritePin(GPIOC,FE_CTRL3_Pin|FE_CTRL2_Pin|FE_CTRL1_Pin,GPIO_PIN_RESET);

/*Configure GPIO pin Output Level */
HAL_GPIO_WritePin(GPIOA, SIREN_Pin|LIGHT_Pin, GPIO_PIN_RESET);

```

Configuración de las GPIO: salida o entrada, la puesta a masa o nivel alto (pull up o pull down), velocidad de trabajo y en las patillas de entrada el modo de detección en flanco de bajada .

```

/*Configure GPIO pins : PBPin PBPin PBPin */
GPIO_InitStruct.Pin = LED1_Pin|LED2_Pin|LED3_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_OUTPUT_PP;
GPIO_InitStruct.Pull = GPIO_NOPULL;
GPIO_InitStruct.Speed = GPIO_SPEED_FREQ_HIGH;
HAL_GPIO_Init(GPIOB, &GPIO_InitStruct);

/*Configure GPIO pins : PCPin PCPin PCPin */
GPIO_InitStruct.Pin = FE_CTRL3_Pin|FE_CTRL2_Pin|FE_CTRL1_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_OUTPUT_PP;
GPIO_InitStruct.Pull = GPIO_NOPULL;
GPIO_InitStruct.Speed = GPIO_SPEED_FREQ_VERY_HIGH;
HAL_GPIO_Init(GPIOC, &GPIO_InitStruct);

/*Configure GPIO pins : PAPin PAPin */
GPIO_InitStruct.Pin = B1_Pin|B2_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_IT_FALLING;
GPIO_InitStruct.Pull = GPIO_PULLUP;
HAL_GPIO_Init(GPIOA, &GPIO_InitStruct);

/*Configure GPIO pin : PtPin */
GPIO_InitStruct.Pin = B3_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_IT_FALLING;
GPIO_InitStruct.Pull = GPIO_PULLUP;
HAL_GPIO_Init(B3_GPIO_Port, &GPIO_InitStruct);

/*Configure GPIO pins : PAPin PAPin */
GPIO_InitStruct.Pin = SIREN_Pin|LIGHT_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_OUTPUT_PP;
GPIO_InitStruct.Pull = GPIO_NOPULL;
GPIO_InitStruct.Speed = GPIO_SPEED_FREQ_MEDIUM;
HAL_GPIO_Init(GPIOA, &GPIO_InitStruct);
}

```

2.2.1.3. ADC

Su configuración se realiza en el fichero “adc.c” y “dma.c” de la carpeta “src” del proyecto, se detalla a continuación.

En el fichero “adc.c”, tras instanciar los objetos necesarios (hadc, hdma_adc y sConfig), se configuran los parámetros globales del conversor.

```
hadc.Instance = ADC;
```


Algunos de estos parámetros globales son:

- Escalado de la frecuencia de trabajo del ADC respecto al reloj del sistema.
- Resolución de la conversión a 12 bits.
- Activación de la interrupción al finalizar la secuencia de conversión.
- Modo de conversión continuo.
- Se habilitan dos canales ADC.
- Inicio mediante software.
- Tiempo de muestreo a 160,5 ciclos de trabajo (apropiado para señales de baja frecuencia).

```
hadc.Init.ClockPrescaler = ADC_CLOCK_ASYNC_DIV32;
hadc.Init.Resolution = ADC_RESOLUTION_12B;
hadc.Init.DataAlign = ADC_DATAALIGN_RIGHT;
hadc.Init.ScanConvMode = ADC_SCAN_ENABLE;
hadc.Init.EOCSelection = ADC_EOC_SEQ_CONV;
hadc.Init.LowPowerAutoWait = DISABLE;
hadc.Init.LowPowerAutoPowerOff = DISABLE;
hadc.Init.ContinuousConvMode = ENABLE;
hadc.Init.NbrOfConversion = 2;
hadc.Init.DiscontinuousConvMode = DISABLE;
hadc.Init.ExternalTrigConv = ADC_SOFTWARE_START;
hadc.Init.ExternalTrigConvEdge = ADC_EXTERNALTRIGCONVEDGE_NONE;
hadc.Init.DMAContinuousRequests = ENABLE;
hadc.Init.Overrun = ADC_OVR_DATA_OVERRITTEN;
hadc.Init.SamplingTimeCommon1 = ADC_SAMPLETIME_160CYCLES_5;
hadc.Init.SamplingTimeCommon2 = ADC_SAMPLETIME_160CYCLES_5;
hadc.Init.OversamplingMode = DISABLE;
hadc.Init.TriggerFrequencyMode = ADC_TRIGGER_FREQ_HIGH;
```

Habilitación de 2 canales ADC y se determina su régimen de muestreo.

```
sConfig.Channel = ADC_CHANNEL_6;
sConfig.Rank = ADC_REGULAR_RANK_1;
sConfig.SamplingTime = ADC_SAMPLETIME_COMMON_1;

sConfig.Channel = ADC_CHANNEL_7;
sConfig.Rank = ADC_REGULAR_RANK_2;
```

A continuación, en el mismo fichero, es posible observar las dos funciones que permiten inicializar y desactivar el conversor ADC. Se enumeran los parámetros más relevantes:

- Inicializar estructuras.
- Configurar el reloj para el periférico ADC.
- Asociar patillas a los canales ADC 6 y 7 y configurarlas en modo analógico.
- Aspectos relativos al funcionamiento junto al DMA, número de canal DMA, modo cíclico, permitir al ADC escribir en memoria, prioridad, etc.

```
void HAL_ADC_MspInit(ADC_HandleTypeDef* adcHandle)
{
    GPIO_InitTypeDef GPIO_InitStruct = {0};
    RCC_PeriphCLKInitTypeDef PeriphClkInitStruct = {0};
```

```

if(adchandle->Instance==ADC)
{
/* USER CODE BEGIN ADC_MspInit 0 */

/* USER CODE END ADC_MspInit 0 */

/** Initializes the peripherals clocks
*/
PeriphClkInitStruct.PeriphClockSelection = RCC_PERIPHCLK_ADC;
PeriphClkInitStruct.AdcClockSelection = RCC_ADCCLKSOURCE_HSI;
if (HAL_RCCEx_PeriphCLKConfig(&PeriphClkInitStruct) != HAL_OK)
{
Error_Handler();
}

/* ADC clock enable */
__HAL_RCC_ADC_CLK_ENABLE();

__HAL_RCC_GPIOA_CLK_ENABLE();
/**ADC GPIO Configuration
PA10 -----> ADC_IN6
PA11 -----> ADC_IN7
*/
GPIO_InitStruct.Pin = ADCV_Pin|ADCA_Pin;
GPIO_InitStruct.Mode = GPIO_MODE_ANALOG;
GPIO_InitStruct.Pull = GPIO_NOPULL;
HAL_GPIO_Init(GPIOA, &GPIO_InitStruct);

/* ADC DMA Init */
/* ADC Init */
hdma_adc.Instance = DMA1_Channel1;
hdma_adc.Init.Request = DMA_REQUEST_ADC;
hdma_adc.Init.Direction = DMA_PERIPH_TO_MEMORY;
hdma_adc.Init.PeriphInc = DMA_PINC_DISABLE;
hdma_adc.Init.MemInc = DMA_MINC_ENABLE;
hdma_adc.Init.PeriphDataAlignment = DMA_PDATAALIGN_HALFWORD;
hdma_adc.Init.MemDataAlignment = DMA_MDATAALIGN_HALFWORD;
hdma_adc.Init.Mode = DMA_CIRCULAR;
hdma_adc.Init.Priority = DMA_PRIORITY_LOW;
if (HAL_DMA_Init(&hdma_adc) != HAL_OK)
{
Error_Handler();
}

if (HAL_DMA_ConfigChannelAttributes(&hdma_adc, DMA_CHANNEL_NPRIV) !=
HAL_OK)
{
Error_Handler();
}

__HAL_LINKDMA(adchandle,DMA_Handle,hdma_adc);

/* USER CODE BEGIN ADC_MspInit 1 */

/* USER CODE END ADC_MspInit 1 */
}
}

```

En el siguiente bloque de código, se deshabilita la configuración de las GPIOs asignadas al ADC y se eliminan los objetos empleados en el uso de DMA.

```
void HAL_ADC_MspDeInit(ADC_HandleTypeDef* adcHandle)
{
    if(adcHandle->Instance==ADC)
    {
        /* USER CODE BEGIN ADC_MspDeInit 0 */

        /* USER CODE END ADC_MspDeInit 0 */
        /* Peripheral clock disable */
        __HAL_RCC_ADC_CLK_DISABLE();

        /**ADC GPIO Configuration
        PA11      -----> ADC_IN7
        PA10      -----> ADC_IN6
        */      HAL_GPIO_DeInit(GPIOA, ADCV_Pin|ADCA_Pin);

        /* ADC DMA DeInit */
        HAL_DMA_DeInit(adcHandle->DMA_Handle);
        /* USER CODE BEGIN ADC_MspDeInit 1 */

        /* USER CODE END ADC_MspDeInit 1 */
    }
}
```

Por otro lado, en el fichero “dma.c”, se incluye la función de inicialización de DMA (MX_DMA_Init()). Aquí, se configuran: el reloj del multiplexor y del propio bus, se establece la prioridad del canal DMA que se utilizará y se le asigna una interrupción.

```
void MX_DMA_Init(void)
{
    /* DMA controller clock enable */
    __HAL_RCC_DMAMUX1_CLK_ENABLE();
    __HAL_RCC_DMA1_CLK_ENABLE();

    /* DMA interrupt init */
    /* DMA1_Channel1_IRQn interrupt configuration */
    HAL_NVIC_SetPriority(DMA1_Channel1_IRQn, 0, 0);
    HAL_NVIC_EnableIRQ(DMA1_Channel1_IRQn);
}
```

2.2.1.4. Temporizador TIM16

Se encargará de gestionar las tareas que se repiten en el tiempo: actuadores intermitentes, lecturas ADC para evaluación de alarmas, almacenamiento cada segundo de una pareja de datos. Se describe la configuración disponible en el fichero “tim.c”.

Los parámetros de mayor relevancia son el divisor de la frecuencia de trabajo, establecido en 2399 y el periodo seleccionado de 199 repeticiones para que

ocurra la interrupción. Esta sucede de manera repetitiva durante toda la ejecución, cada 10 ms.

$$f_{IRQ} = \frac{f_{clk}}{Prescaler + 1} = \frac{48 \cdot 10^6 Hz}{2400} = 20000 Hz \rightarrow T_{IRQ} = 10 ms \quad (6)$$

```
void MX_TIM16_Init(void)
{
    /* USER CODE BEGIN TIM16_Init 0 */

    /* USER CODE END TIM16_Init 0 */

    /* USER CODE BEGIN TIM16_Init 1 */

    /* USER CODE END TIM16_Init 1 */
    htim16.Instance = TIM16;
    htim16.Init.Prescaler = 2400-1;
    htim16.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim16.Init.Period = 200-1;
    htim16.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim16.Init.RepetitionCounter = 0;
    htim16.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_ENABLE;
    if (HAL_TIM_Base_Init(&htim16) != HAL_OK)
    {
        Error_Handler();
    }
    /* USER CODE BEGIN TIM16_Init 2 */
    if (HAL_TIM_Base_Start_IT(&htim16) != HAL_OK)
    {
        Error_Handler();
    }
    /* USER CODE END TIM16_Init 2 */

}

```

Como en las anteriores ocasiones, la librería incluye dos funciones, para inicializar y desactivar el periférico.

2.2.2. Digitalización de la señal y toma de decisiones

El proceso de digitalización engloba varias llamadas:

- Primero se inicializan los periféricos implicados (ACD y DMA) en el bloque de código principal.

```
MX_ADC_Init();
```

- Se configuran las interrupciones por tiempo, mediante el temporizador TIM16.

```
MX_TIM16_Init();
```

- A continuación, se inicia el muestreo y almacenamiento en memoria.

```
HAL_ADC_Start_DMA(&hadc, (uint32_t*)ADCbuffer, ADC_DMA_BUFFER_SIZE);
```

A partir de este momento las lecturas ADC, su evaluación y toma de decisiones, se realiza principalmente desde el “callback” que es desencadenado por la interrupción DMA de final de la conversión. Previamente se estableció un buffer de datos de 1000 valores, cuando finaliza la lectura el sistema se interrumpe y atiende el siguiente bloque de código, descrito en la función.

```
void HAL_ADC_ConvCpltCallback(ADC_HandleTypeDef* hadc)
```

Cada 25 ms (determinados en la variable `ADC_EVAL_TIMER`), almacenará la información del buffer en variables temporales para calcular un valor promedio de cada dato (amperaje y voltaje), en este punto se podría introducir un filtrado más sofisticado.

Después, se evalúan las condiciones de activación de la alarma según los umbrales definidos por “`THRESHOLD_VOL`” y “`THRESHOLD_AMP`”:

```
void thresholdEval(uint16_t currentAVG, uint16_t voltageAVG);
```

Será dentro de este bloque de código, donde se activarán los sistemas de aviso (sirena y luz de emergencia), el estado se cambia mediante la función:

```
int setAlarmState(int alarmTrigger);
```

A su vez, se configurará el valor de la variable `alarmState` a 1 en caso de activación o 0 en caso de desactivación.

2.2.3. Control de actuadores

El control de actuadores se realiza mediante dos mecanismos, por un lado, la variable `alarmState` almacena el estado actual de alarma, por el otro, la función `setAlarmState()`, actualiza el estado de alarma.

En función de su valor, el control de las salidas digitales se realizará de manera periódica mediante el temporizador TIM16 y su función de llamada:

```
void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef *htim)
```

2.2.4. Carga de datos para la transmisión

Dado que los valores se muestrean con una resolución de 12 bits, se establecen vectores de variables enteras de 16 bits. Durante el envío se transforman en conjuntos de 8 bits. Dado que el dispositivo podría elaborar muestras de 16 bits mediante sobre muestreo, resulta una solución práctica si se optara por implementar esta resolución de muestra.

Cada segundo se añade una pareja de datos a un buffer establecido a tal efecto, esta tarea se realiza en la llamada:

```
void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef *htim)
```

Siempre y cuando el buffer no esté completo se extrae una muestra de valor medio y se almacena en un array denominado:

```
txPayload.txBuffer
```

Este almacenamiento forma parte de una estructura de datos que se describe a continuación:

```
/* Structure for TX pay load management */
typedef struct
{
    uint8_t ready2TX;           // Flag to inform about the status of
                               // the data loaded //(1 -> it's ready to
                               // TX, 0 -> it's loading data)
    uint8_t chCnt;             // Total amount of chars into txBuffer
    char txBuffer[TX_BUFFER_SIZE]; // Size of data for 20 samples of 16
                               // bit (12 bit ADC)
} payload_t;
```

Cuando se completa el buffer de envío de datos, se activa la variable “ready2TX” a 1, este valor indicará al código de transmisión “void enterMasterRx(clientFSM_t *const fsm)” que puede proceder al envío.

2.2.5. Verificación del envío

Una vez enviado el paquete de datos el sistema entra en el estado de recepción y espera recibir la cadena “ACK OK”. Si es así, comienza a cargarse de nuevo el array de datos tras 10 muestras (10 segundos), se realizará un nuevo envío.

En caso contrario, se contemplan tres situaciones:

- Error de recepción: Se realizarán nuevos envíos sin ningún tipo de control adicional o gestión de errores (no es una situación probable).
- Tiempo de espera de recepción agotado. Se reintentará la transmisión del mismo paquete de datos hasta 5 veces sin espera adicional. Tras el quinto intento una vez completado un nuevo vector de datos (10 segundos) se iniciará un nuevo envío.
- Error de confirmación de envío. En caso de que el mensaje de confirmación no coincida con la cadena “ACK OK”, se actuará del mismo modo que en el apartado anterior.

Esta gestión se implementa en las funciones “eventRxTimeout” y “eventRxDone”.

2.2.6. Configuración del transceptor radio

Los diferentes parámetros de configuración de la radio LoRa se configuran mediante constantes en la cabecera del fichero “main.c”. Se enumeran a continuación.

```
#define RF_FREQUENCY           868000000 /* Hz */
#define TX_OUTPUT_POWER      14      /* dBm */
#define LORA_BANDWIDTH       0      /* Hz */
#define LORA_SPREADING_FACTOR 7
```

```
#define LORA_CODINGRATE      1
#define LORA_PREAMBLE_LENGTH 8 /* Same for Tx and Rx */
#define LORA_SYMBOL_TIMEOUT 5 /* Symbols */
```

Estos parámetros se hacen efectivos al llamar a la función “void radiolnit(void)” que los organiza y almacena en una estructura de tipo “ModulationParams_t”. El ancho de banda del canal se establece por defecto a 125 kHz.

2.2.7. Definición de constantes de configuración

Para la configuración de diferentes aspectos se establecen un conjunto de constantes, se enumeran a continuación.

```
#define ADC_DMA_BUFFER_SIZE 1000 // Number of ADC values over DMA
#define TX_BUFFER_SIZE      40   // Buffer for TX data pay load
#define CHANNEL_NUMBER      2    // ADC channel total number
#define THRESHOLD_AMP        2048 // Maximum Threshold in mA
#define THRESHOLD_VOL        2048 // Maximum Threshold in V
#define THRESHOLD_TIME      10000 // Time to trigger alarm off or on
#define ADC_EVAL_TIMER      25    // Delay time for evaluate the
thresholds for alarm siren in ms
#define TX_SEND_TIMER        10000 // Data RF send every xx in ms
#define ADC_SAMPLE_2_TX_TIMER 1000 // Timer to put a sample into
txpayload.txBuffer
#define UART_LOG_LEVEL      4     // Activate/Deactivate/Set level of log
messages over UART
```

2.2.8. Función de ayuda para salidas por puerto serie

La siguiente función se utiliza para controlar y estructurar el nivel de registro de las salidas de texto por pantalla.

```
void uartLog(char* text, int escChar, int level){
    char uartBuff[100];
    if (escChar==0){
        sprintf(uartBuff, "%s\r\n", text);
    }
    if (escChar==1){
        sprintf(uartBuff, "%s", text);
    }
    if (escChar==2){
        sprintf(uartBuff, "%s ", text);
    }
    if (escChar==2){
        sprintf(uartBuff, "%s, ", text);
    }
    if (level <= UART_LOG_LEVEL ){
        HAL_UART_Transmit(&huart2, (uint8_t *)uartBuff,
strlen(uartBuff), HAL_MAX_DELAY);
    }
    else{
    }
}
```

3. Materiales y métodos

En el presente apartado se presentará una descripción de los elementos del diseño del prototipo electrónico, en cuanto a cálculo, simulación y diseño de la tarjeta de circuito impreso.

A lo largo de los siguientes capítulos se detallarán también los aspectos más relevantes de cada tecnología o técnica implicada en los diferentes procesos de diseño, para finalmente, describir de manera más detallada la implementación escogida en cada caso y los criterios de su elección.

Durante el primer apartado, se describe el proceso de diseño y simulación de los diferentes bloques electrónicos. El segundo apartado describe el proceso de diseño de la tarjeta de circuito impreso.

3.1. Cálculo y simulación del circuito electrónico

En este apartado se describirán los diseños de cada uno de los módulos que componen el circuito. A grandes rasgos se compondrá de:

- Adaptación de señales analógicas.
- Control de actuadores.
- Unidad central y RF.
- Fuente de alimentación.

3.1.1. Adaptación de señales analógicas

El circuito de adaptación tiene el objetivo de adaptar las señales de entrada analógica, que provienen de un transmisor o sensor, hasta la línea del conversor ADC en el microcontrolador.

En el caso de la señal de corriente, esta proviene de un lazo de control de corriente, que genera otro dispositivo. Será una señal de como mínimo 4 mA y como máximo 20 mA.

El conversor analógico digital del microcontrolador es capaz de leer señales de voltaje de 0 hasta la tensión VDD (3,3 V en el diseño) en modo común.

Se evaluará la respuesta de varios modelos básicos de circuitos, el primero y más sencillo será una resistencia sobre la que caerá la diferencia de potencial generada por la corriente a medir.

$$R = \frac{V}{I} = \frac{3,3(V)}{20(mA)} = 165(\Omega) \quad (7)$$

El circuito representará valores por debajo de 4 mA, a costa de perder rango numérico en la conversión, pero permitirá detectar fallos en la línea. El valor nominal de la resistencia en el mercado será de 160 Ohm con +/- 0,01 % de tolerancia y buena respuesta a los cambios de temperatura por ejemplo 10 ppm/°C.

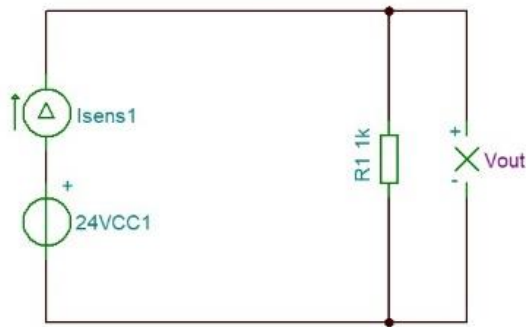


Figura 19: Esquema eléctrico de adaptación de corriente a voltaje nº 1

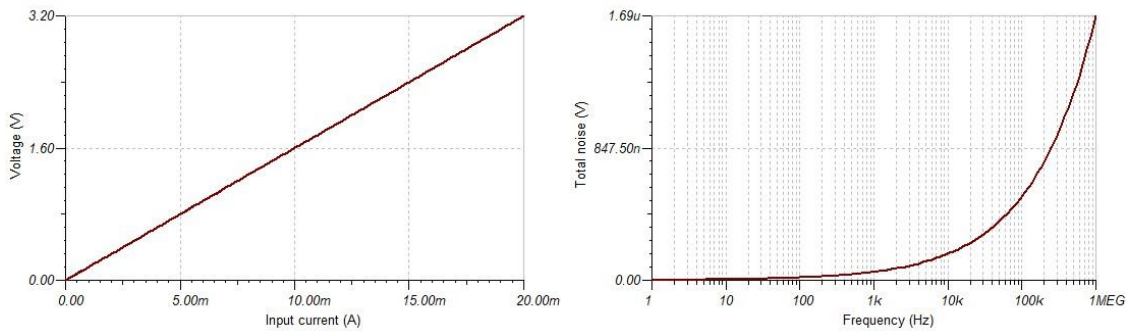


Figura 20: Relación de conversión I/V y ruido total en el sistema (derecha)

Este modelo sencillo se puede ampliar con electrónica adicional que proteja la entrada contra sobretensiones y así adecuarlo a un entorno industrial. En este caso, se propone añadir un diodo TVS (TVS3300) en la entrada y un diodo Zener de 3,3 V antes de la entrada ADC del microcontrolador. El resultado será el circuito a continuación [24].

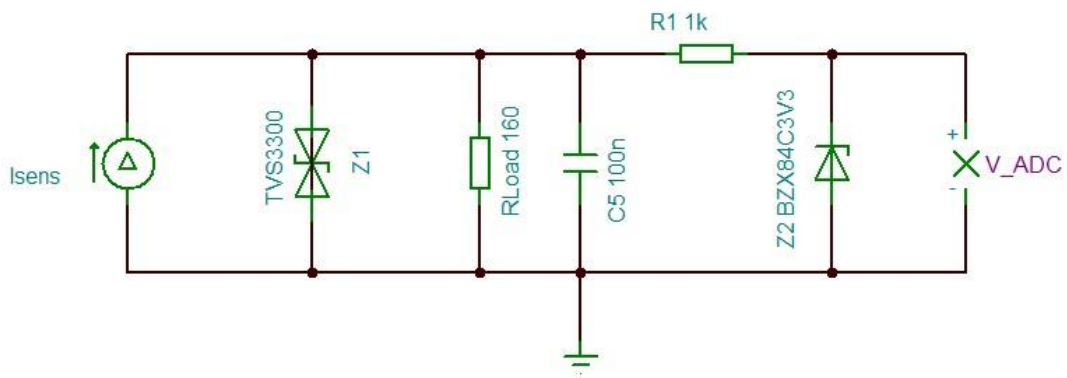


Figura 21: Esquema eléctrico de adaptación de corriente a voltaje nº 2

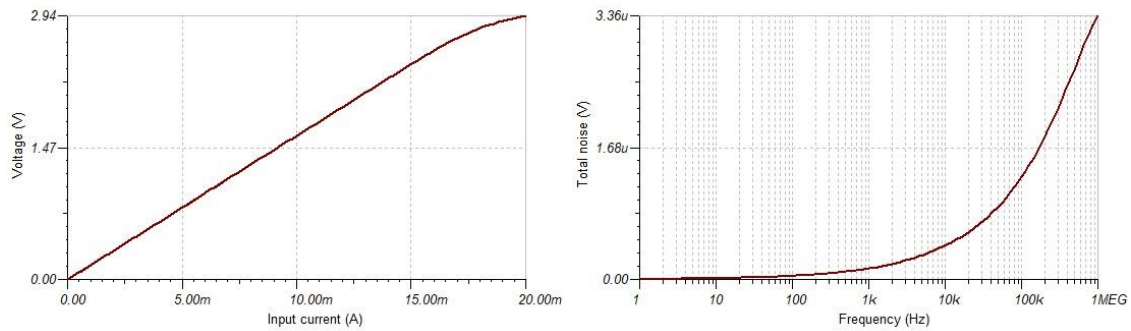


Figura 22: Relación de conversión I/V y ruido total en el sistema (derecha)

El resultado aporta protección al sistema, pero genera una respuesta menos lineal en la conversión de corriente a voltaje, también disminuye el rango representado y empeora la respuesta al ruido generada por los componentes electrónicos.

A continuación, se presenta otra propuesta para la medición de la corriente del bucle de control. Incluye de nuevo protección contra sobre tensiones y actúa como seguidor de tensión. Se mantiene la respuesta lineal del sistema (a partir de 4 mA). Por debajo de 4 mA, se señala el fallo del sistema con valores de medida próximos a 0.

En este esquema, la señal de entrada se adapta por medio de un amplificador operacional, su alimentación será de 3,3 VCC.

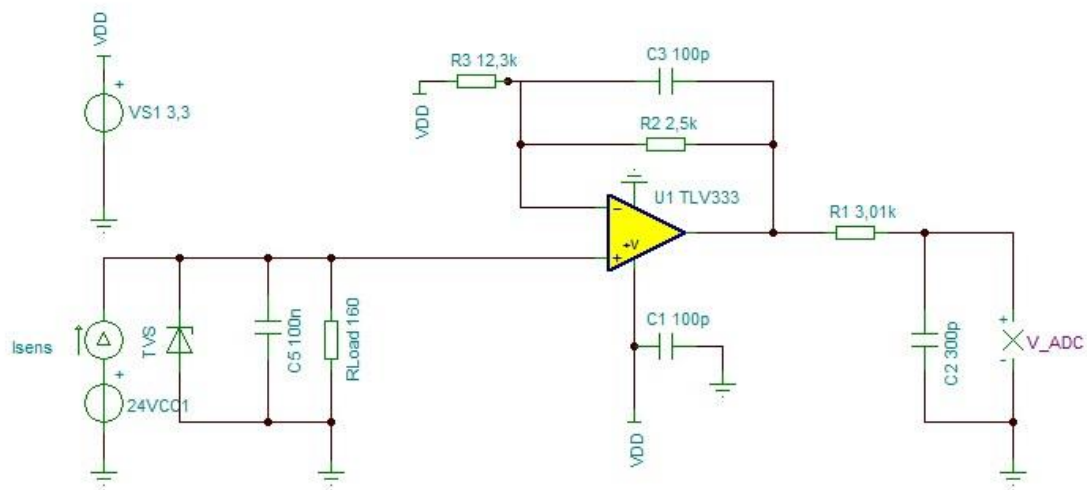


Figura 23: Esquema eléctrico de adaptación de corriente a voltaje nº 3 [25]

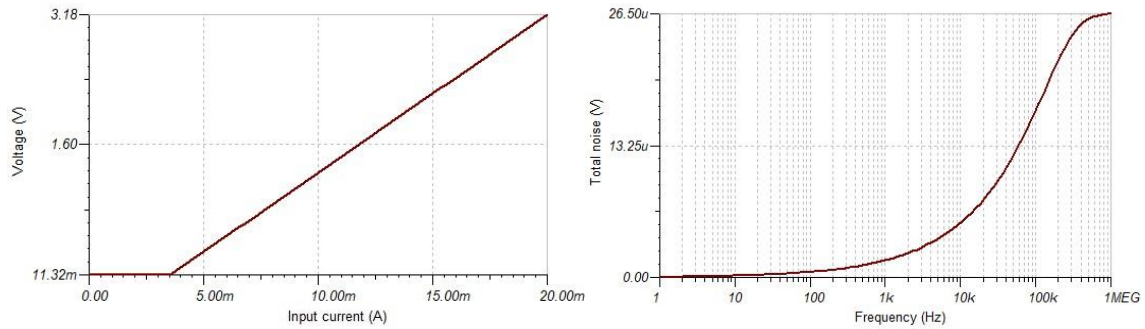


Figura 24: Relación de conversión I/V y ruido total en el sistema (derecha).

En la siguiente propuesta se toma como referencia el integrado anterior, se alimenta con una sola tensión positiva de 3,3 V. En este caso, la entrada de señal será diferencial sin referencia a la masa del circuito del sensor remoto. Mejora la respuesta frente al ruido inducido en la línea de transmisión.

Se trata de una solución que permitirá la entrada de señales en modo común o en modo diferencial mediante la configuración del cableado en la entrada del sistema y los terminales del conector. Esta configuración de amplificador diferencial es especialmente sensible a la tolerancia de las resistencias que configuran la ganancia, se expresa a continuación.

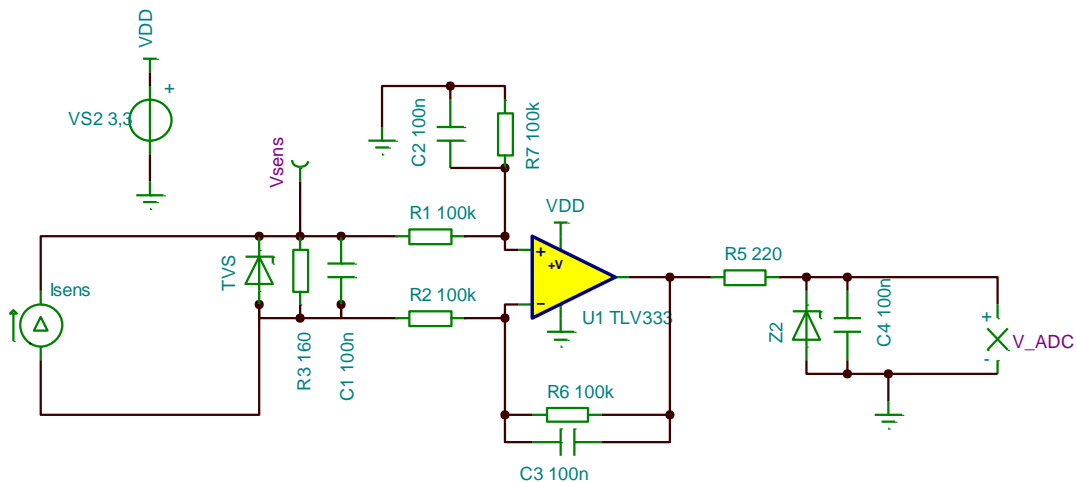


Figura 25: Esquema eléctrico de adaptación de corriente a voltaje nº 4 [26].

La referencia de voltaje del operacional en modo restador será el valor de su entrada positiva "V2" (punto de conexión entre R1 y R7). La conexión de R1 con R3 se denominará "V1". La tensión en "V1" tendrá el mismo valor que en "V2", así:

$$\frac{V_1 - \frac{V_2}{2}}{R_2} = -\frac{V_{OUT} - \frac{V_2}{2}}{R_6} \quad (8)$$

Para el caso concreto en que $R_2 = R_6$, entonces:

$$V_{OUT} = V_2 - V_1 = V_{SENS} \quad (9)$$

Se trata de un caso concreto del amplificador diferencial, es importante indicar que la tolerancia de las resistencias R_1 , R_2 , R_6 y R_7 deberá ser muy exigente para asegurar una respuesta lineal del sistema.

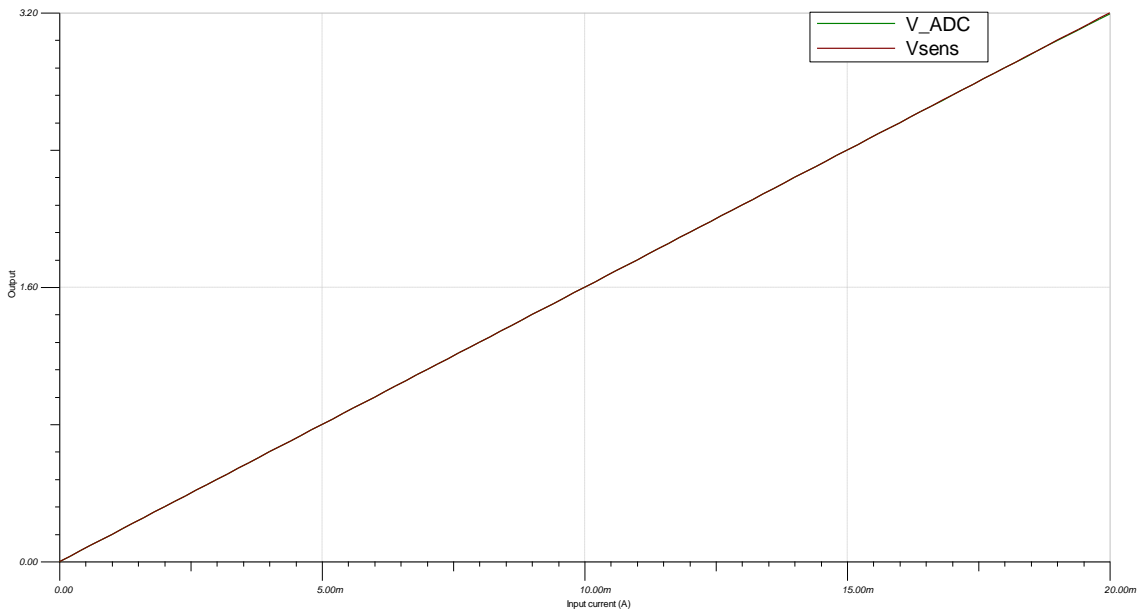


Figura 26: Relación I/V con $R_1=R_2=R_6=R_7$

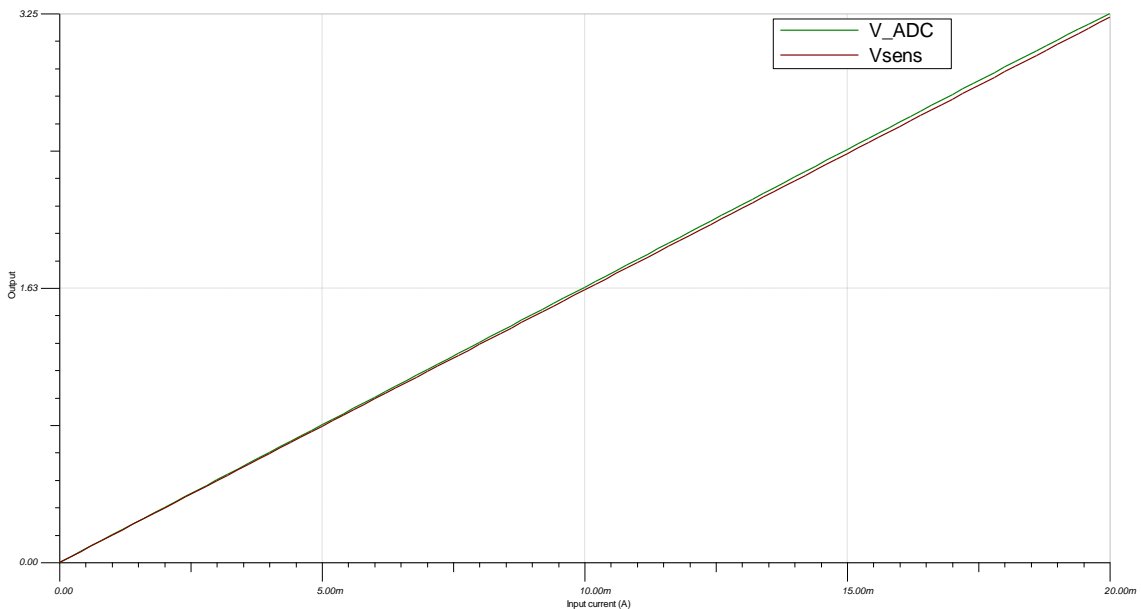


Figura 27: Relación I/V con $R_1=R_2=100k$, $R_2=98k$ y $R_6=102k$

El efecto que induce la tolerancia de las resistencias en la ganancia del amplificador se suele evitar con el uso de amplificadores de instrumentación, que

asocian un conjunto de operacionales configurados para proporcionar una ganancia determina, constante y configurable.

En el siguiente diseño se incluye aislamiento galvánico en la entrada de señal. En la simulación se utiliza el integrado ISO224 de Texas Instruments®, este ofrece una barrera de aislamiento de tipo capacitivo entre la señal de entrada y salida.

Otros métodos de aislamiento utilizan transformadores o acoplamiento mediante foto diodos. Se han valorado otros dispositivos como el AMC1301, si bien, la gama de productos es amplia y exige un estudio pormenorizado.

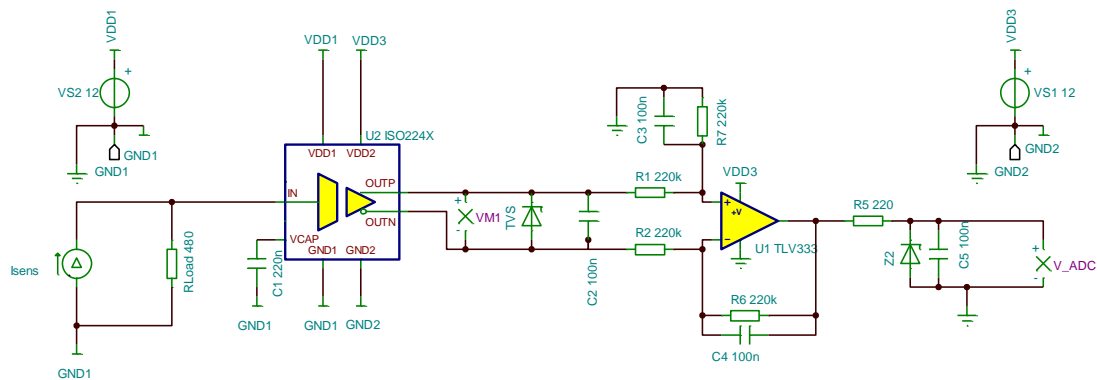


Figura 28: Esquema eléctrico de adaptación de corriente a voltaje n° 5

A modo de conclusión y tras valorar diversas opciones, para la adaptación de la señal de corriente, se implementará el esquema número 4. Los criterios en esencia son: sencillez, coste de la implementación, tensión de alimentación y entrada diferencial.

En la selección de las resistencias se deberá tener en cuenta criterios como baja tolerancia y buena respuesta a los cambios de temperatura.

El caso de la medición de tensión se tratará de modo similar. El circuito más básico para la adaptación será un divisor resistivo. Con el objetivo de adaptar la señal de voltaje y proteger la electrónica del ADC se utilizará una variación del circuito número 4.

Se incluye un divisor resistivo en la entrada del amplificador operacional para ajustar el valor máximo de entrada de tensión. Así, el rango de tensiones de 0 a 10V se traducirá en un rango menor de 0 a 3,15V compatible con la entrada ADC del microcontrolador.

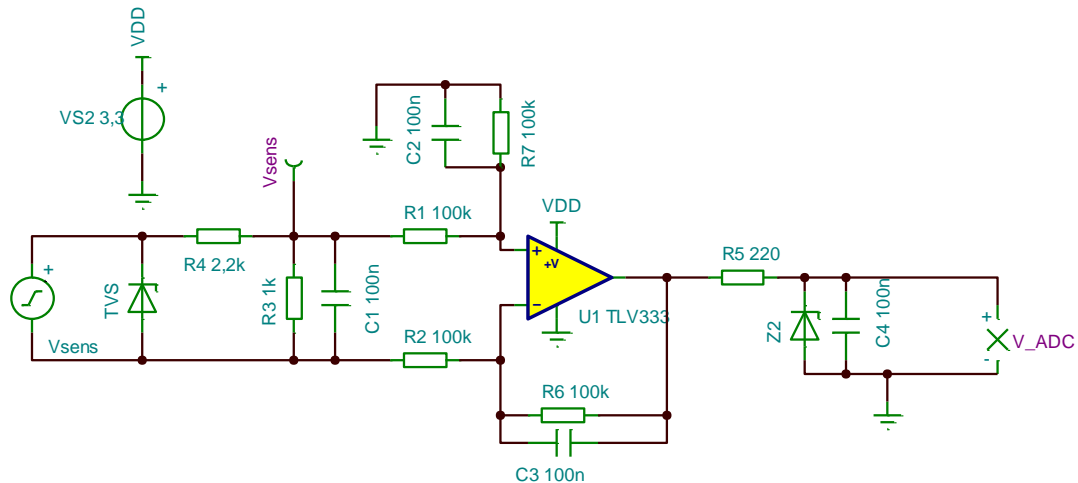


Figura 29: Esquema eléctrico de adaptación de voltaje a voltaje nº 1

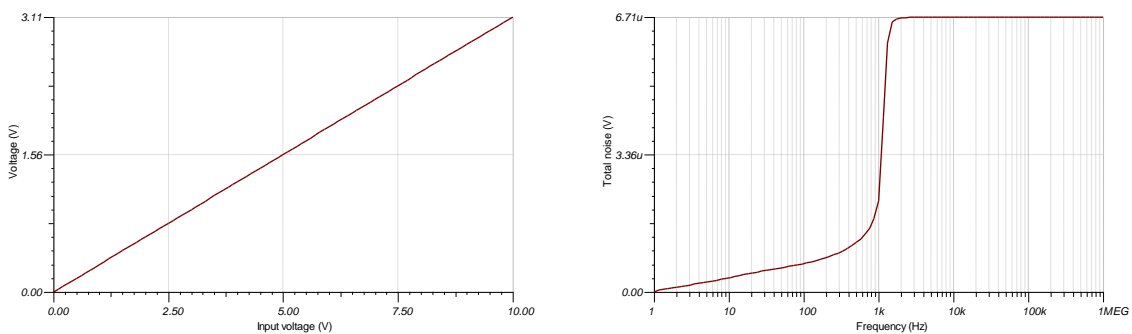


Figura 30: Relación de conversión V/V y ruido total en el sistema (derecha)

3.1.2. Control de actuadores

Se definirá un modelo comercial de sirena y otro de luz de emergencia, con la intención de parametrizar los componentes de control de potencia del circuito.

Como sistema de alerta acústica se opta por el modelo “XDE Piezo buzzer module” de AuerSignal. En concreto el número de producto 900500313 que se alimenta con un voltaje de 220 VAC y consume 36 mA.

La luz de emergencia de referencia será el modelo “XDC LED steady beacon module 900011313” del mismo fabricante, misma tensión de alimentación y consumo de 34 mA.

Para el control de dichos elementos se utilizará un relé de estado sólido válido para cargas de corriente continua o alterna. Seguirá la topología que se muestra en la siguiente figura.

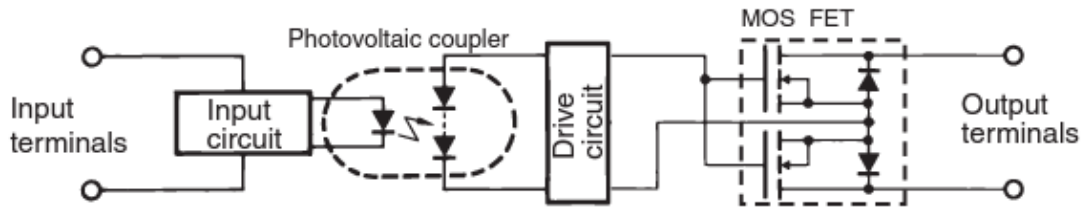


Figura 31: Configuración interna del circuito de un SSR para PCB [27]

En concreto se utilizará el modelo AQW214EH de Panasonic. Dispone de dos canales que se activan con tensión de 1,14 V y corriente de operación de 5 mA. Cada canal soporta una tensión máxima de pico de 320 V y 100 mA, si se usan simultáneamente de forma continuada.

Si fuera necesario soportar mayores cargas se propone utilizar dos relés SSR modelo AQZ206G2.

A continuación, se incluye el circuito propuesto para el control de los actuadores, será idéntico para las salidas de control de la sirena y la luz de emergencia.

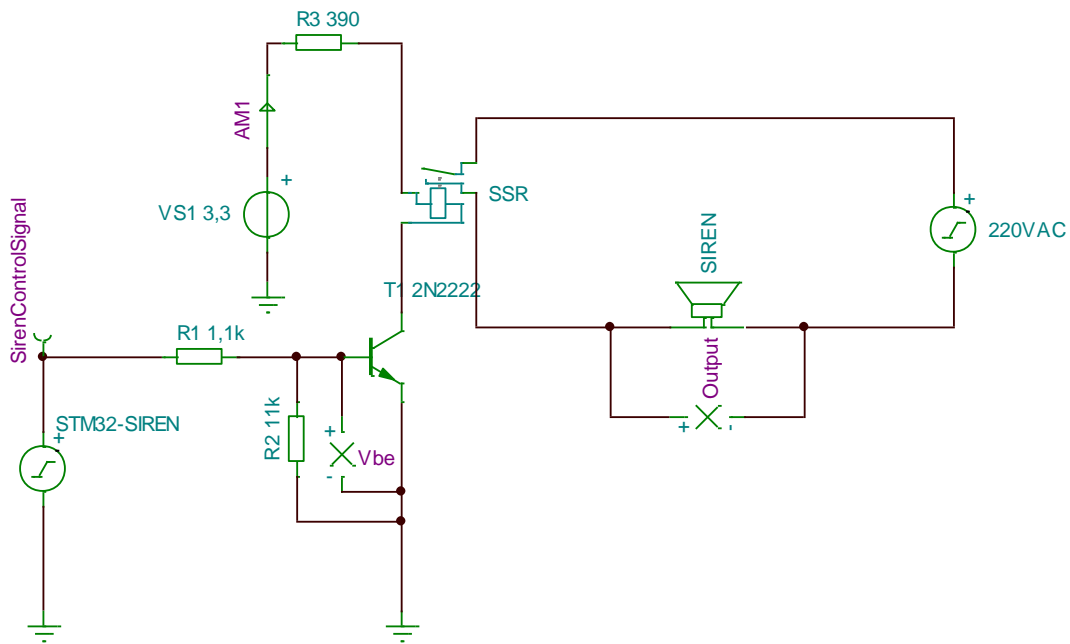


Figura 32: Circuito de control de actuadores a 220 VAC

El relé de estado sólido se representa mediante un relé electromecánico, si bien, los parámetros de corriente de activación, desactivación y la impedancia del bobinado de control, se modifican para adecuarlos a las especificaciones del relé seleccionado, en su punto de trabajo.

Entre la línea digital del microcontrolador y el puerto de control del SSR, se incluye un circuito de polarización mediante un transistor NPN en corte y saturación.

Para reducir la tensión que caerá sobre los terminales del relé se incluye una resistencia en serie entre la F.A. de 3,3 V y las patillas de entrada del relé. Se activará el SSR con 5 mA y 1,14V, por tanto, el valor de R será:

$$R = \frac{3,3(V) - 1,14(V)}{5 \cdot 10^{-3}(A)} = 432 \Omega \text{ (390 } \Omega \text{)} \quad (10)$$

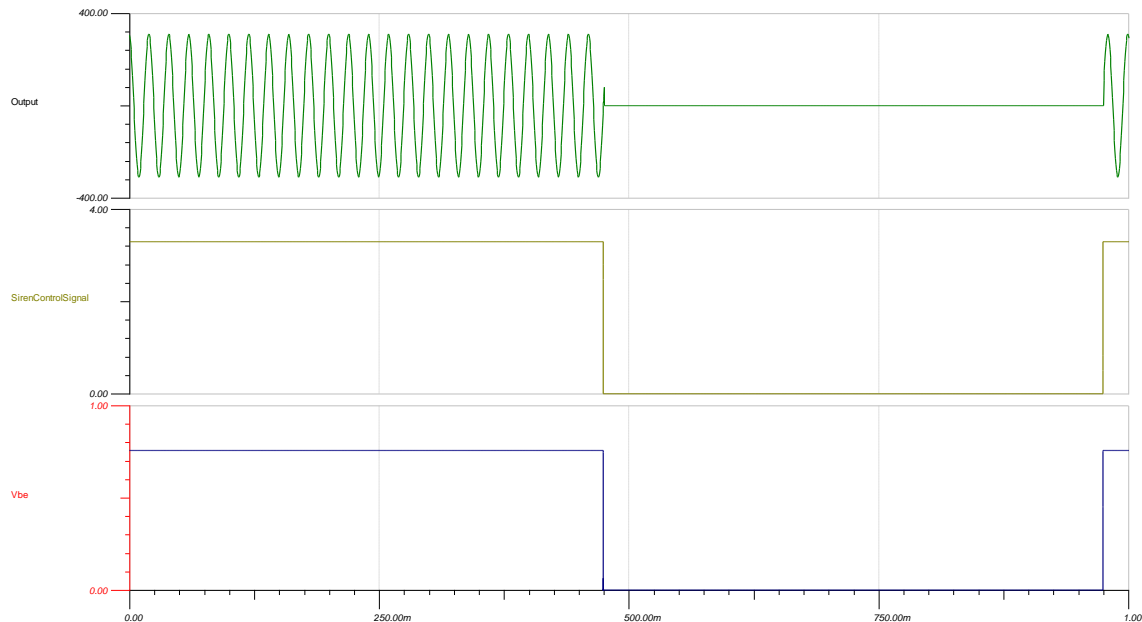


Figura 33: Tensión de corriente alterna, señal de control digital y Vbe

3.1.3. Fuente de Alimentación

La fuente de alimentación da servicio a varios submódulos del equipo:

- 24 VDC para los sensores cuya información se mide.
- 3,3 VDC para la lógica del sistema (Microcontrolador).
- 3,3 VDC para alimentar la electrónica analógica, en esencia: módulos de adaptación de señales y voltaje de referencia para el ADC del microcontrolador.
- 3,3 VDC para el submódulo de radiofrecuencia.

Mediante simulación se realizará una estimación del amperaje que consume cada módulo. Así, los circuitos de medida y control se configuran en la situación más exigente dentro del funcionamiento normal del sistema, por ejemplo; para el circuito de adaptación de la señal de corriente, esta será de 20 mA. Después, se medirá la corriente que proporciona la fuente de tensión de la simulación.

En el caso de microcontrolador se utilizará el módulo “Power Consumption Calculator” que incluye el entorno de desarrollo del circuito integrado.

El módulo de cálculo de consumo del entorno de desarrollo se configura con un conjunto de parámetros que aproximarán su consumo máximo, se enumeran a continuación:

- Un único modo de trabajo.

- Temperatura ambiente 85 °C.
- Voltaje: 3,6 VCC.
- Frecuencia: 48 MHz.
- SMPS (Switched-mode power supply) Off.
- Potencia de transmisión: 14 dBm.
- ADC: 2,5 Msps.
- DMA activo.
- Puertos GPIO A, B y C en uso.
- Módulo de radio en transmisión.
- Uso de temporizador TIM16 y puerto USART2.

Se adjunta tabla resumen del consumo de cada módulo y el consumo total estimado (se nombran los subcircuitos con el identificador de cada fichero de simulación).

Módulo	Tensión	Amperaje	Potencia
VoltageMeter	3,3 VDDA	42,75 uA	141,10 uW
CurrentMeter4	3,3 VDDA	55,38 uA	182,80 uW
Actuators	3,3 VDD	5,29 mA	17,43 mW
MCU	3,3 VDD	52,25 mA	172,40 mW
Total 3,3 V	3,3 VDD + VDDA	57,64 mA	190,2 mW
Periféricos	24 VCC	≈ 250 mA	6 W

Tabla 7: Resumen de consumo de los diferentes módulos

Una vez se conocen las necesidades, se procede a seleccionar la fuente de alimentación adecuada. Existen dos grandes grupos de fuentes de alimentación: lineales y conmutadas.

La topología de una fuente de alimentación conmutada sigue el siguiente diagrama de bloques:

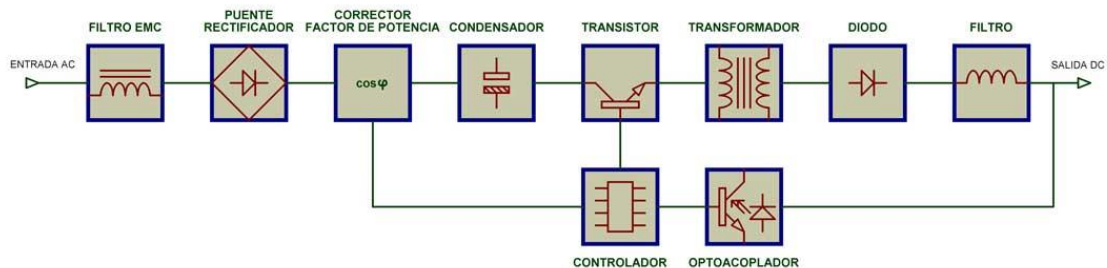


Figura 34: Bloques o secciones típicos de una fuente conmutada [28]

- Filtro EMC: Filtra señales indeseadas (interferencias, ruido, señales transitorias, etc.) procedentes de la red eléctrica, hacia el circuito. Del mismo, modo aísla este tipo de señales desde el circuito hacia la red eléctrica.
- Puente Rectificador: Rectifica los pulsos negativos de la tensión para convertir una señal alterna en una señal pulsada, que presenta los ciclos de la señal en un único sentido.

- Corrector del factor de potencia: Evita el desfase entre la señal de corriente y la de tensión para optimizar el consumo de potencia.
- Condensador: Este filtrado capacitivo convierte la señal pulsada en una señal de corriente continua.
- Transistor: Convierte la señal continua en una señal pulsada, para ello, permite o impide el paso de la corriente según el régimen frecuencial y de ciclo de trabajo que le indica el siguiente bloque (controlador).
- Controlador: Gobierna el funcionamiento del transistor. Además, este circuito suele integrar otras funcionalidades: Controla la corrección del factor de potencia, diferentes protecciones, regula la tensión de salida mediante el ajuste del ciclo de trabajo y la medición de la esta.
- Transformador: Reduce la tensión generada previamente y proporciona aislamiento físico de la tensión a su entrada, de mayor voltaje. Este componente suele fabricarse a medida para cada fuente de alimentación. Como la frecuencia generada de manera previa es mucho mayor, el transformador puede ser de menor tamaño que en una fuente lineal.
- Diodo: Esta etapa cumple una función semejante a la del puente rectificador, si bien, los componentes que la implementan deben trabajar a mayores frecuencias. Es habitual emplear diodos de conmutación rápida denominados Schottky.
- Filtro: De nuevo, se filtra la señal para convertirla en continua y suavizar su rizado. En esta etapa, es habitual, filtrar la componente frecuencial introducida en la fase de conmutación en el bloque del transistor.
- Optoacoplador: Para terminar, se toma una muestra de la tensión de salida y mediante un optoacoplador se aísla físicamente. A continuación, se proporciona esa señal al controlador para que evalúe las necesidades de potencia y regular la tensión de salida.

La fuente del sensor remoto de señales se diseñará en base a dos convertidores o regulares de tensión comerciales, el primero implementa muchos de los bloques descritos de manera previa. Convertirá la corriente alterna de la red eléctrica en corriente continua de 24 VCC.

Tras una etapa de filtrado para eliminar el ruido de conmutación, se alimentarán los siguientes bloques y los sensores a medir.

A continuación, se añadirá otro sistema similar que convertirá la tensión continua de 24 VCC en una señal regulada de 3,3 VCC. En su salida se alimentará el bloque de la unidad central y el control de actuadores. Tras una etapa de filtrado para eliminar el ruido de conmutación se alimentará la alimentación VDDA.

El proceso de diseño se simplifica de manera considerable respecto al diseño completo de una fuente conmutada. Además, supone un coste, volumen y peso menor que la producción de una fuente lineal tradicional.

Se muestra a continuación el diagrama de bloques del convertidor de AC/DC, RAC10-24SK/277. El fabricante no facilita esta información para el convertidor DC/DC: RSH2-243.3S.

A continuación, se convierte la tensión de 24 voltios a 3,3 voltios, para alimentar los módulos de adaptación de señales, de control de actuadores y la MCU.

En la etapa de regulación de 3,3 VCC los datos de referencia del fabricante son: frecuencia de operación de 200 kHz y amplitud de la señal de ruido o rizado 50 mVp-p.

Se describe el diseño de los dos filtros, paso bajo 1, paso bajo 2. La señal típica tras la etapa de conmutación de una fuente SMPS, se representa mediante un generador de onda triangular, con una amplitud pico a pico un 40% mayor a la indicada por el fabricante.

3.1.3.1. Filtro paso bajo para salida del regulador AC/DC

Se seleccionará una frecuencia de corte inferior que asegure una fuerte atenuación del ruido en la frecuencia de interés, en este caso será de 5 kHz. El valor de los componentes del filtro se estima mediante una calculadora en línea [30]. Los parámetros son:

- Filtro Chebyshev de orden 3.
- Frecuencia de corte 5 kHz.
- Ondulación de banda de paso 1.
- Impedancia de entrada 1 Ohm y de salida de 50 a 250 Ohm.
- Valor de la bobina de 43 uH.
- Valor del condensador 1 de 33 uF y del condensador 2 de 51 uF.
- Máxima carga capacitiva en la salida del regulador AC/DC, 330 uF.

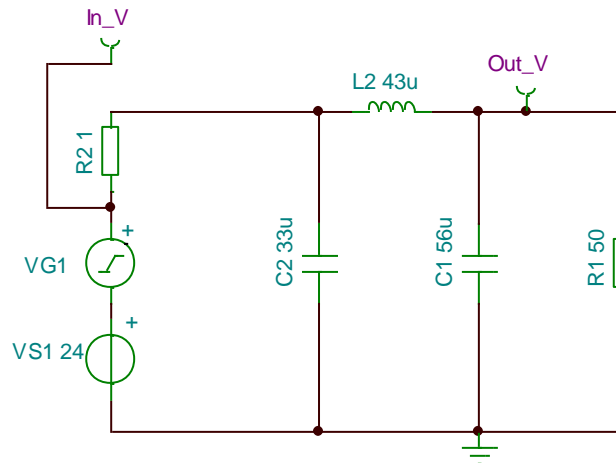


Figura 37: Esquema eléctrico del filtro paso bajo 1

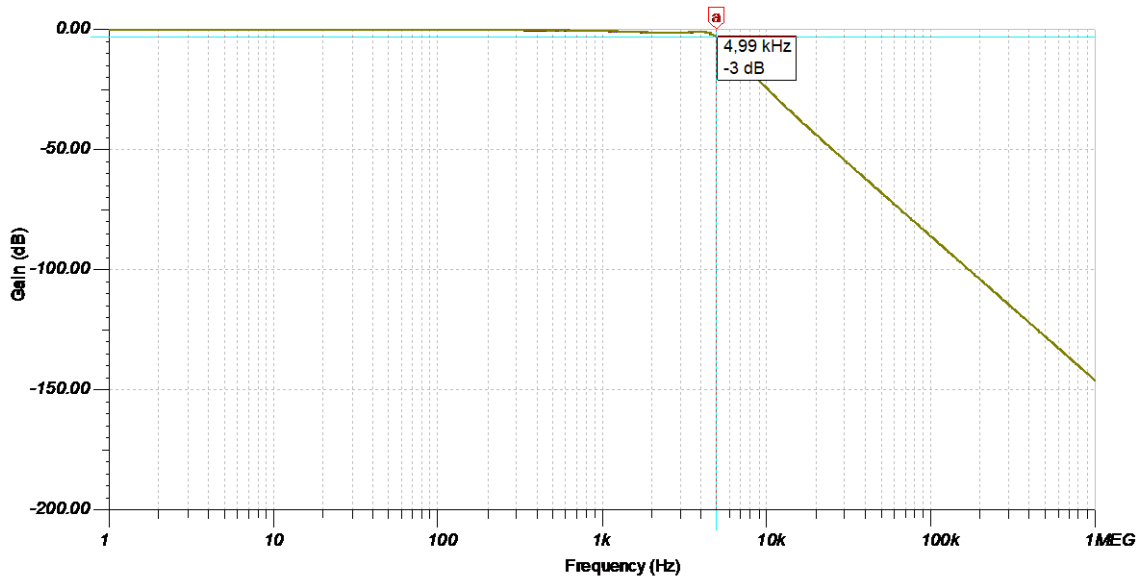


Figura 38: Respuesta en frecuencia del filtro paso bajo 1

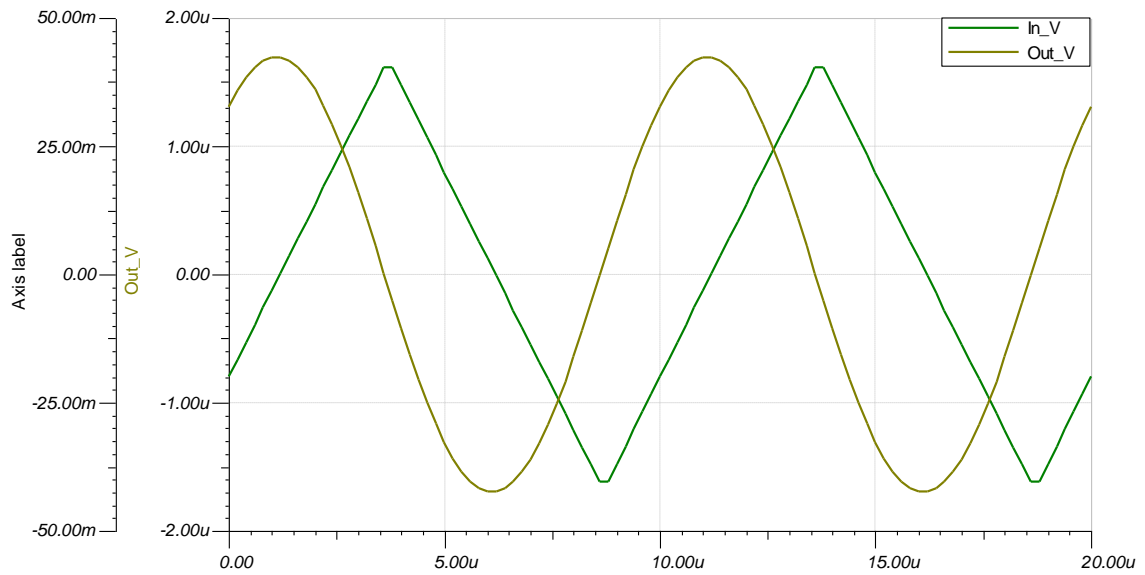


Figura 39: Amplitud de ruido entrada / salida a 100 kHz

3.1.3.2. Filtro paso bajo para salida del regulador DC/DC

Se utiliza como referencia el filtro anterior, se modifica solamente la impedancia de la carga a la salida del filtro para adecuarla al consumo estimado sobre VDD y VDDA:

- Filtro Chebyshev de orden 3.
- Frecuencia de corte 5 kHz.
- Ondulación de banda de paso 1.
- Impedancia de entrada 1 Ohm y de carga de 40 a 160 Ohm.
- Valor de la bobina de 43 uH.
- Valor del condensador 1 de 33 uF y del condensador 2 de 51 uF.
- Máxima carga capacitiva en la salida del regulador DC/DC, 1680 uF.

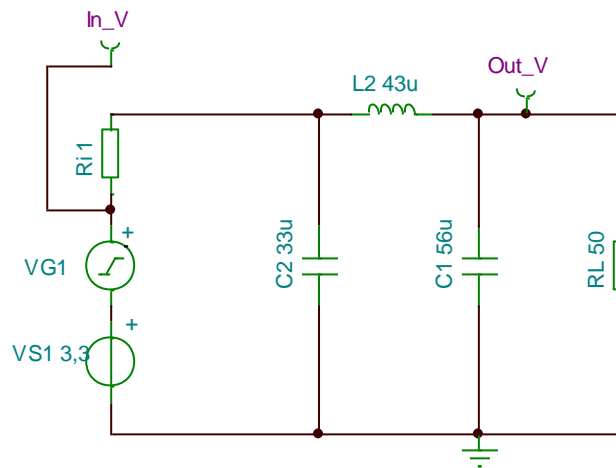


Figura 40: Esquema eléctrico del filtro paso bajo 2

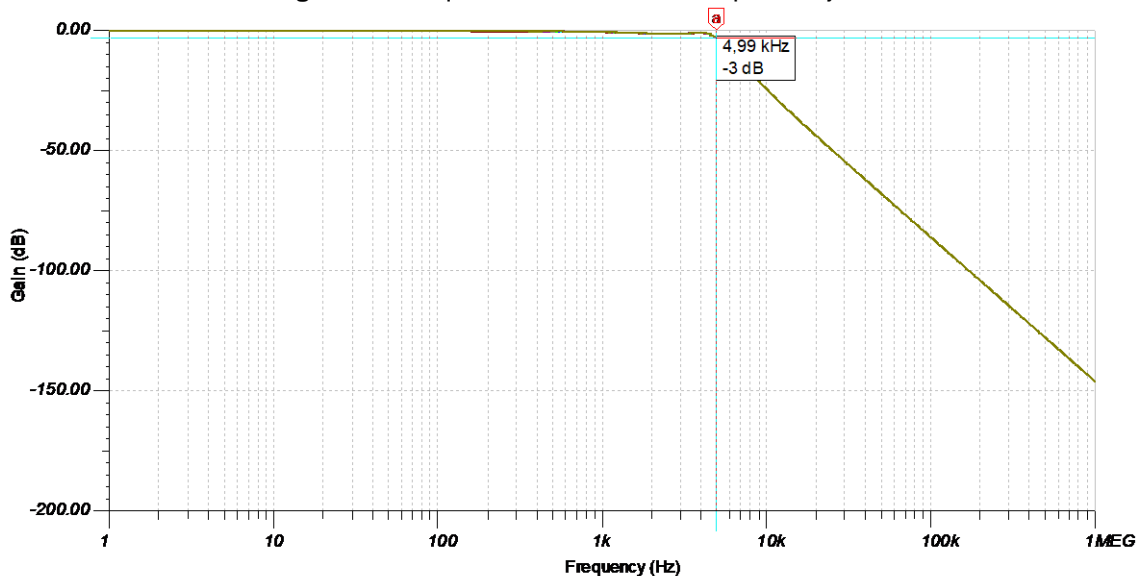


Figura 41: Respuesta en frecuencia del filtro paso bajo 2

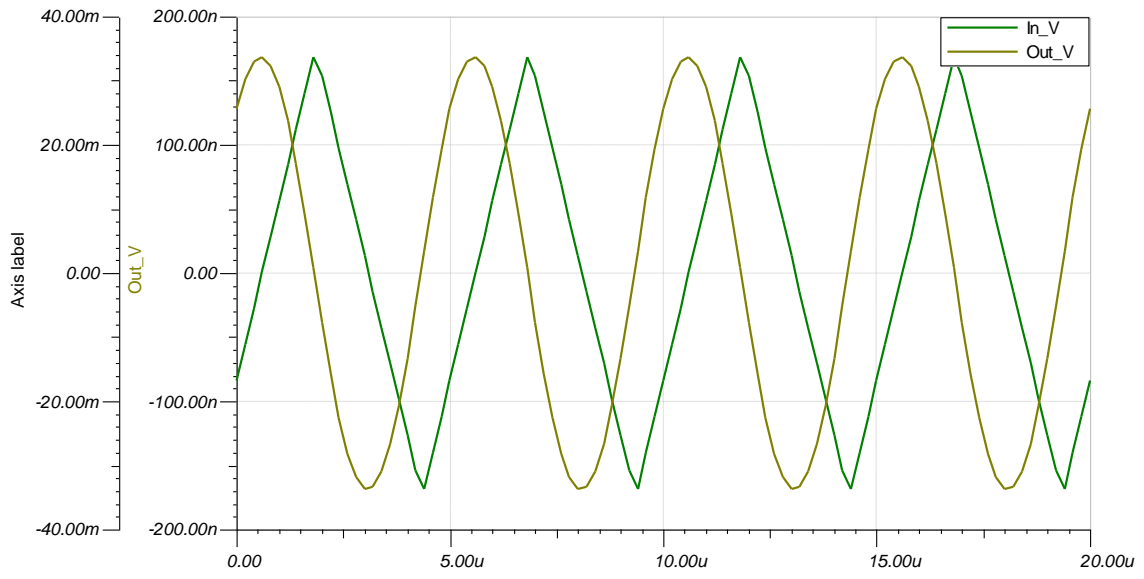


Figura 42: Amplitud de ruido entrada / salida a 200 kHz

Incluye una toma de 24 VCC para alimentar los sensores que lo requieran si la instalación preexistente no tuviera fuente de alimentación.

En el extremo derecho se observan: conector SMA para la antena del sistema, puerto de programación (en el interior del chasis), puerto serie para verificar el sistema mediante consola, puerto de conexión a 220 VAC para la sirena y la luz de emergencia.

En el diseño de la tarjeta, se distribuyen los bloques funcionales para facilitar la separación física de las señales analógicas de medida, las señales digitales del microcontrolador (control de relés, puerto serie y puerto de programación), las diferentes líneas de alimentación y la señal de radiofrecuencia.

A su vez, se organizaron los elementos para evitar que el ruido generado por algunos bloques afectará a otros, en lo posible. En esencia:

1. Se ubica la salida del filtro tras el convertidor DC/DC, en una zona centrada respecto a ambos bloques funcionales (adaptación de señales analógicas y el conjunto del microcontrolador).
2. Cada bloque, se inunda con un plano de cobre conectado a AGND (en ambas caras), estos planos se aíslan uno del otro en su trayecto hacia el punto de conexión AGND, para finalizar, ambos se conectan a la patilla AGND del convertidor PS2.
3. Los subcircuitos de control de actuadores (zona de IC3, Q1 y Q2), el convertidor AC/DC y el convertidor DC/DC tienen características de aislamiento galvánico. Además, se posicionan en la zona inferior del PCB, alejados de los componentes más sensibles al ruido.

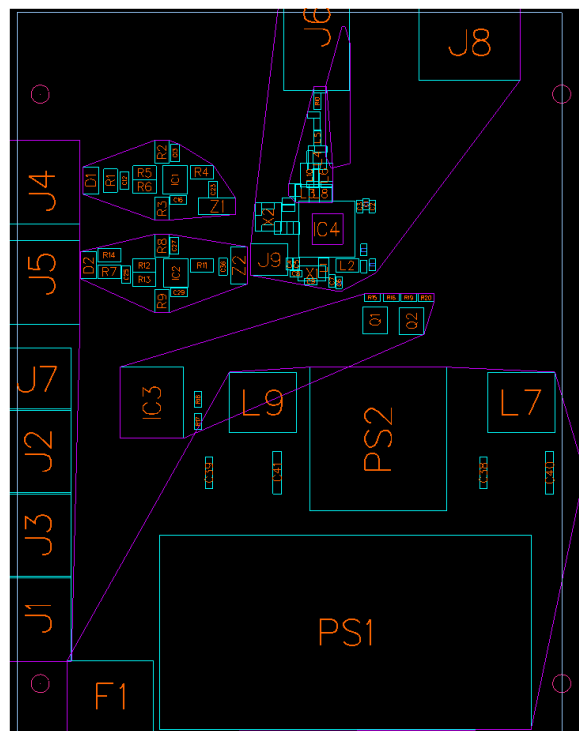


Figura 44: Filtro paso bajo en la salida de tensión de PS2 (punto 1)

Nets Groups	Trace Width Min – Typ - Exp (mm)	Z₀ (Ohm)
50_Ohm	0,254 – 0,600 – 0,800	50
Analog	0,254 – 0,500 – 0,700	-
Digital	0,254 – 0,500 – 0,800	-
Power	0,500 – 1,500 – 2,000	-

Tabla 8: Resumen de las clases de redes y su ancho de pista e impedancia

En el grupo “50_Ohm” se incluyen las conexiones y redes del circuito resonante que comunica los puertos de transmisión y recepción de radiofrecuencia.

El grupo “Analog” incluye todas las redes desde la entrada de señal analógica de corriente o voltaje, hasta la salida de señal adaptada que se conecta con las entradas del microcontrolador.

La clase “Digital” agrupa las redes que guían las señales de corriente continua del bloque de control de actuadores.

En el conjunto “Power” se incluyen las redes de corriente alterna, de 24 VCC y de ambos filtros paso bajo de los reguladores de conmutación.

A su vez, se crean reglas que establecen el aislamiento o la separación que debe existir entre objetos de ambas capas (SIGNAL_1 se refiere a la capa superior y SIGNAL_4 a la capa inferior). Se incluye una tabla resumen.

Name	Trace To					Pad To			Via To			Plane To
	Trace	Pad	Via	Plane	SMD	Pad	Via	Plane	Via	Plane	Pad	Plane
SIGNAL_1	0.254	0.254	0.5	0.5	0.254	0.3	0.5	0.5	0.5	0.5	0.5	0.5
SIGNAL_4	0.254	0.254	0.5	0.5	0.254	0.3	0.5	0.5	0.5	0.5	0.5	0.5

Tabla 9: Resumen de aislamiento entre objetos del PCB

Una configuración correcta de estas reglas facilitará realizar un circuito coherente que pueda cumplir con cierta normativa o característica electromagnética. Además, ayudará en el proceso de enrutado de las pistas.

3.2.2. Adaptación de señales analógicas

Para obtener un buen rendimiento del diseño simulado de manera previa, se seguirán las recomendaciones del fabricante. En sus hojas de características y guías de aplicación se recomiendan los siguientes aspectos:

- Usar resistencias de baja tolerancia < 0,1 %.
- Utilizar componentes con poca influencia a los cambios de temperatura.
- Condensadores con baja ESR.
- Ubicar los condensadores en proximidad al componente.

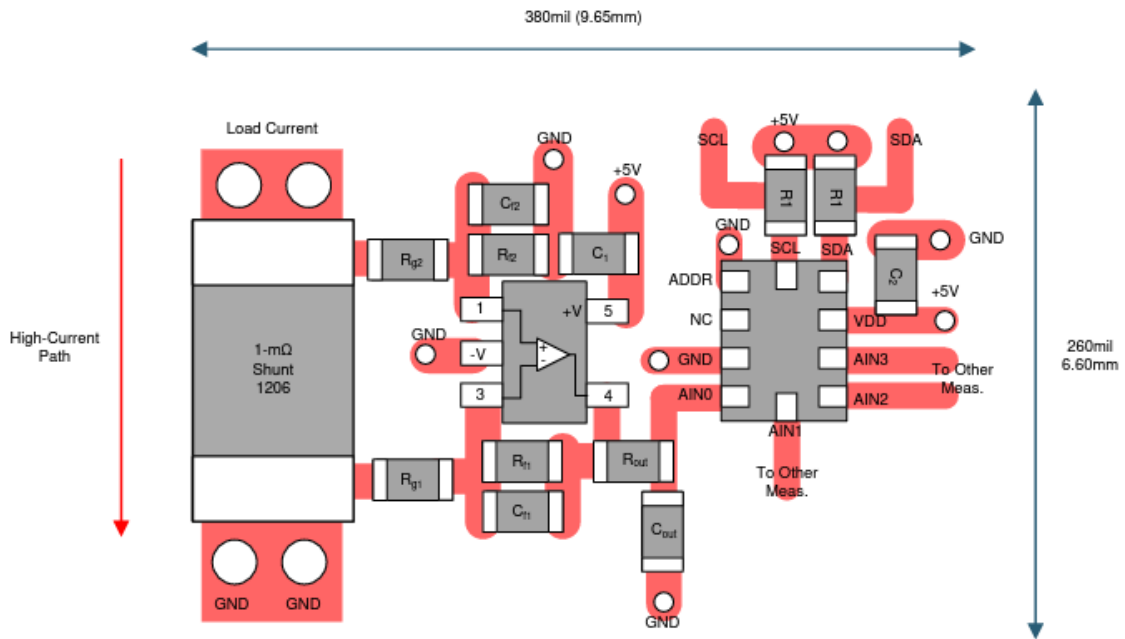


Figura 47: Recomendaciones para el enrutado de pistas del TLV333 [31]

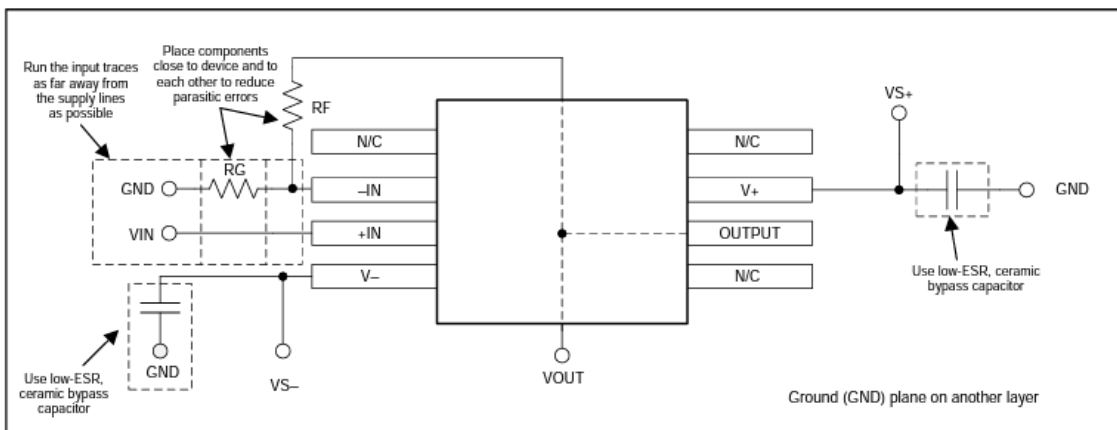


Figura 48: Recomendaciones de la ubicación de componentes junto a TLV333 [32]

En base a estas recomendaciones, se escogen componentes adecuados y se siguen en la medida de lo posible las recomendaciones del fabricante. Se incluye un recorte de cada adaptación de señal.

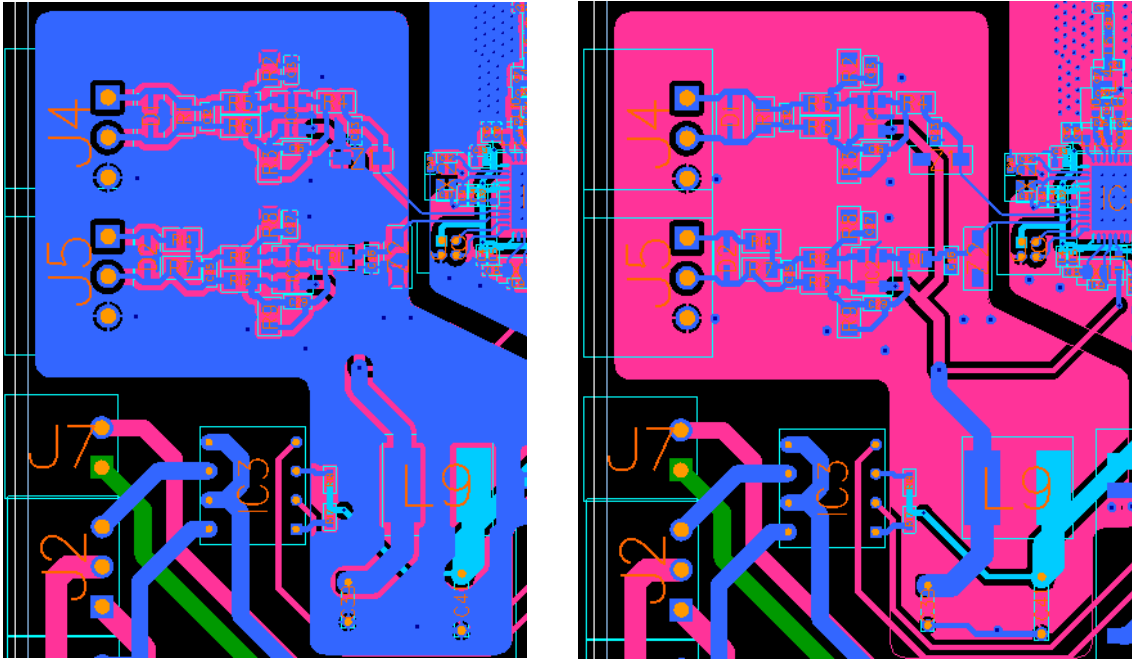


Figura 51: Detalle del plano de cobre en capas superior e inferior

3.2.3. Control de actuadores

En este apartado no se localizó ningún documento del fabricante que indicara recomendaciones acerca del enrutado de este componente. No obstante, se siguen las recomendaciones respecto al diseño del control de activación del diodo led.

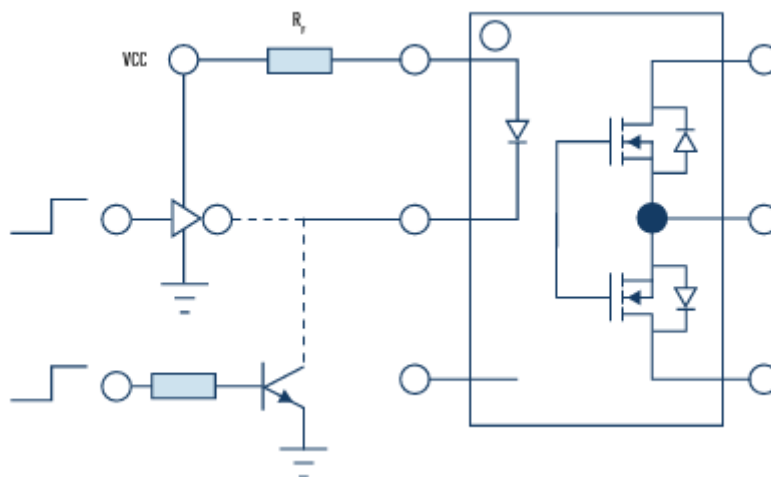


Figura 52: Control de activación del dispositivo [33]

Para optimizar el recorrido de las pistas, se ubica este bloque de circuitos junto al bloque de conectores J2 y J3. Además, se aproxima hacia la fuente de alimentación, junto a PS1, ya que no le afecta en exceso el ruido generado. En cambio, el bloque que controla las entradas del relé mediante transistores se sitúa en la zona derecha del circuito, en proximidad con el microcontrolador.

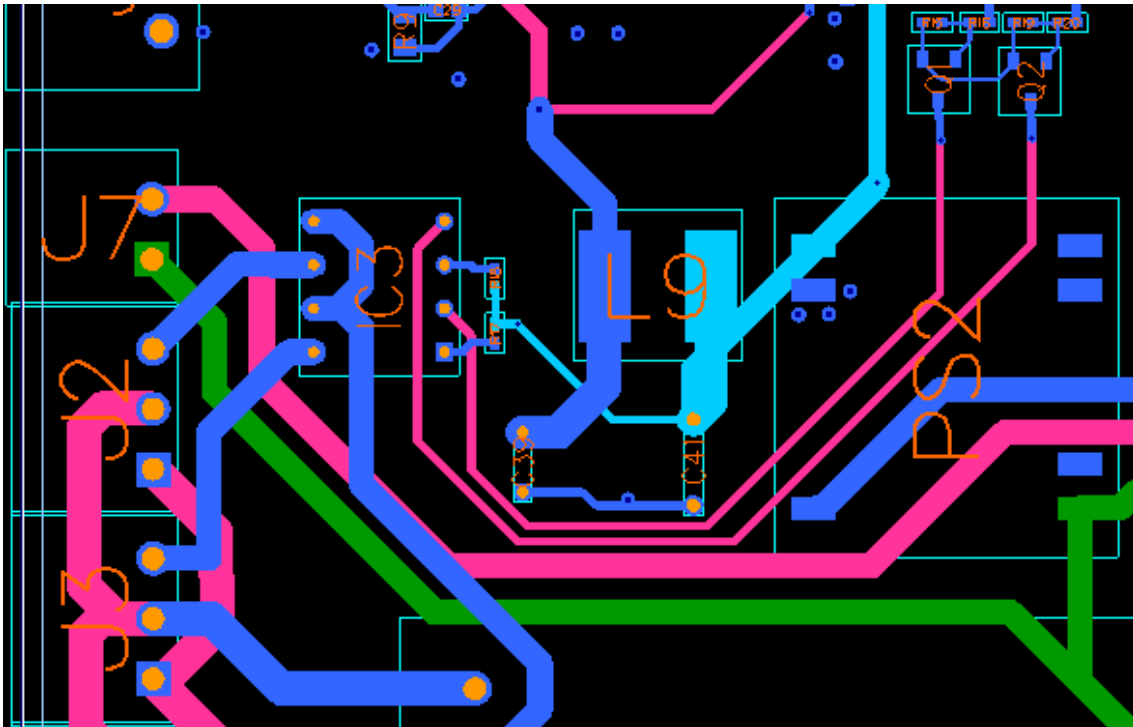


Figura 53: Recorte del bloque de control de actuadores

3.2.4. Unidad central y radiofrecuencia

Se siguen las guías y recomendaciones, en especial el diseño de referencia “MB1789” en la versión de baja potencia y banda de 868-900 MHz [34].

Existen variaciones respecto al diseño proporcionado por STMicroelectronics:

- El oscilador de 32 MHz se enruta de un modo similar pero no se implementa el sistema compatible con osciladores tipo TXCO.
- No se ubican componentes en la capa inferior del circuito.

El puerto de salida de radio (transmisión y recepción), se enruta de un modo muy similar al presentado en el diseño de referencia, si bien, se ajusta el ancho de cada pista hasta obtener una impedancia característica próxima a 50 Ohm.

Para obtener la impedancia característica deseada, es necesario tener en cuenta varios aspectos; por un lado, el ancho de la pista, el tipo de material conductor de pistas y plano, el tipo de material de la capa aislante entre ambos (su constante dieléctrica) y el espesor de dicha capa.

Como punto de partida se utilizará la siguiente expresión para determinar el ancho de pista a utilizar.

$$w \approx \frac{7,48 h}{\exp\left(Z_0 \cdot \frac{\sqrt{\epsilon_r + 1,41}}{87}\right)} - 1,25 \cdot t \quad (11)$$

Donde:

w = Ancho de la pista.

t = Espesor de la capa conductora (cobre) = 35 μm

ε_r= Constante dieléctrica del material aislante (FR4)=4,1

h= Altura o espesor de la capa de material aislante=1,5 mm

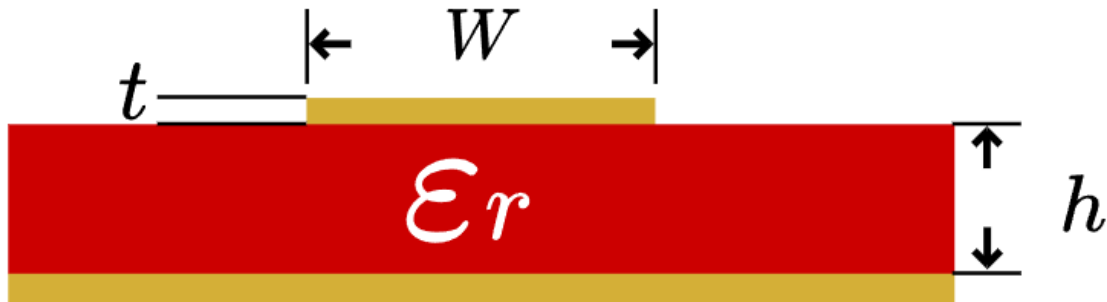


Figura 54: Identificación de los parámetros de la pila de capas del PCB [35]

Para el caso de estudio:

$$w \approx \frac{7,48 \cdot 1,5 \cdot 10^{-3} \text{ m}}{\exp\left(50 \Omega \cdot \frac{\sqrt{4,1 + 1,41}}{87}\right)} - 1,25 \cdot 35 \cdot 10^{-6} \text{ m} = 2,868 \text{ mm} \quad (12)$$

Dado que el ancho de la pista es incompatible con el tipo de componentes, se comprueba de manera manual el ancho válido. El programa de diseño indica de forma dinámica el valor de Zo al seleccionar las pistas y se comprueba que el mejor valor será de 0,6 mm. Este proceso se repite para todas las uniones del trayecto hasta el conector SMA de la antenna.

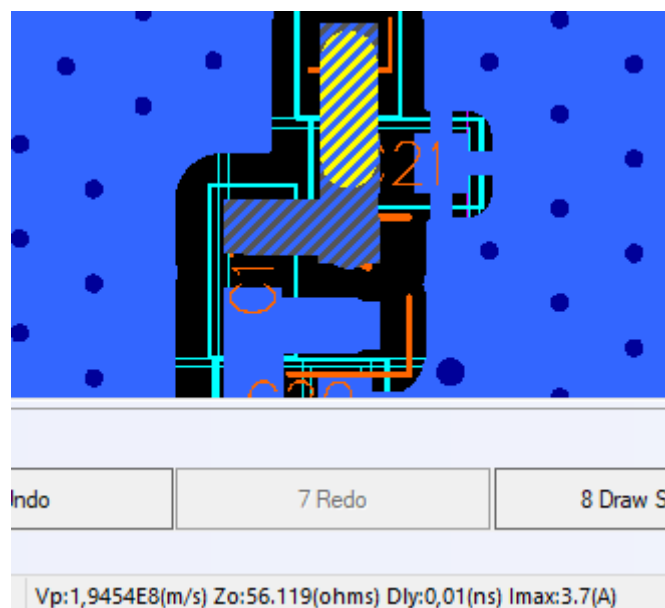


Figura 55: Información por pantalla de la impedancia característica

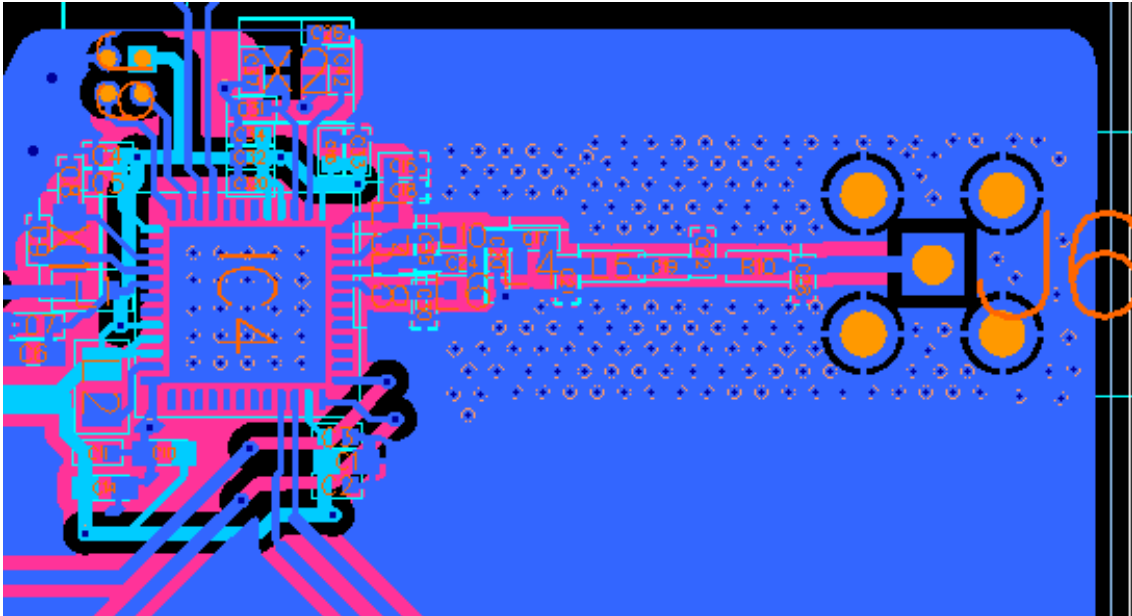


Figura 56: Bloque de circuito del microcontrolador (90°)

Se conectan mediante un patrón de vías los planos superior e inferior de AGND: en torno a la línea de transmisión desde la MCU hasta el conector de antena y en la huella que representa la base del circuito integrado. Esta técnica mejora la respuesta frente al ruido e interferencias y favorece la disipación de temperatura.

En la figura anterior, se observa un conector de programación en la zona superior izquierda, permitirá programar el sistema una vez fabricado.

3.2.5. Fuente de alimentación

En esencia, se ubican todos los elementos en la parte inferior de la tarjeta. Junto a PS1 (convertor AD/DC) se sitúa el filtro formado por L7, C38 y C40. A continuación, PS2 (convertor DC/DC), tras este, el filtro formado por L9, C39, C41. El objetivo de esta distribución es situar este bloque alejado de la señal analógica y de la señal de RF y situar los puntos de conexión VDD, VDDA y AGND en una zona próxima y central del PCB.

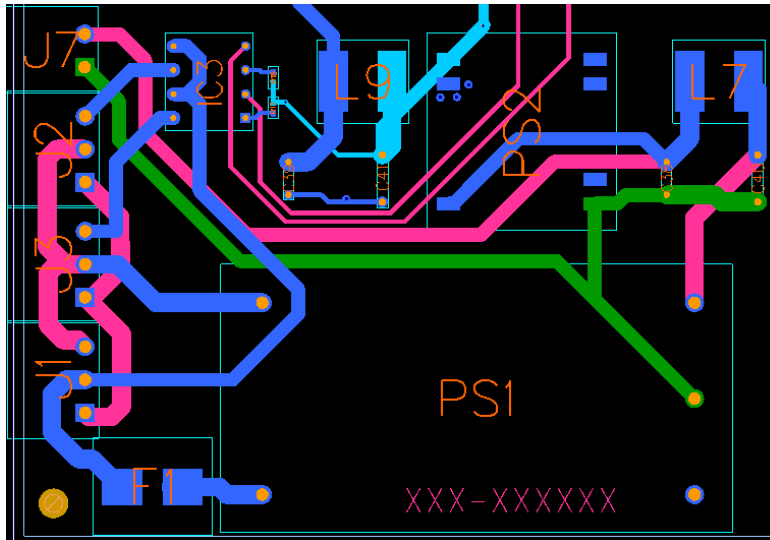


Figura 57: Fuente de alimentación en la tarjeta

3.2.6. Etiqueta de conexionado del sistema

Se describen mediante dos diagramas las caras del sistema que contienen conectores.

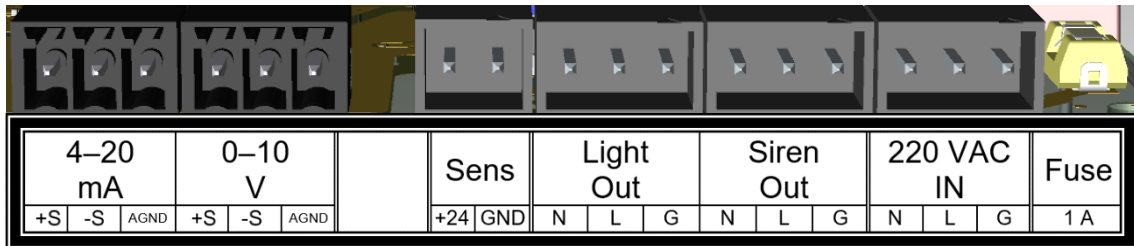


Figura 58: Relación de señales de los conectores exteriores 1

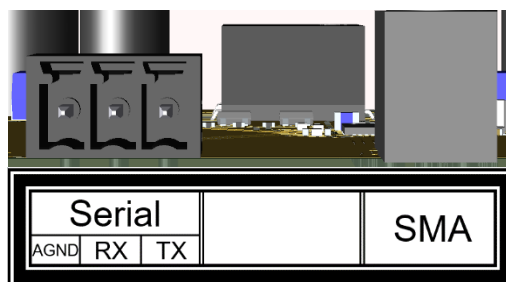


Figura 59: Relación de señales de los conectores exteriores 2

4. Resultados

Como resultado del TFG se crean dos partes de un mismo producto: por un lado, un programa de control que cumple con las especificaciones descritas en el enunciado del TFG, por otro, el diseño del circuito impreso que alberga los módulos necesarios.

Resumen de resultados:

El sistema adapta las señales de entrada de voltaje y corriente a valores compatibles con el convertidor analógico digital del controlador. Estos circuitos de adaptación son tolerantes a los cambios de temperatura, ofrecen precisión y protegen el resto del sistema de las señales no deseadas en su entrada.

- Lectura de señal diferencial.
- Protección contra sobrevoltaje.
- Protección contra descarga electrostática (30 kV) y voltajes transitorios.

Controla de forma eficaz los sistemas de alerta y aísla el resto de sus componentes de posibles perturbaciones que estos puedan ocasionar.

- Voltaje soportado en las salidas de 220 VAC (22 W máximo).
- Aislamiento mediante opto acoplador entre la corriente alterna y el control del actuador (1500 Vrms).

Se ha verificado experimentalmente la transmisión de datos hacia la central de recepción con parámetros de acuerdo con los requisitos expuestos:

- Frecuencia de transmisión / recepción fija programada en el controlador (868,000 MHz).
- Potencia máxima permitida en la región para este tipo de transmisión (14 dB).
- Ciclo de trabajo de 0,84 %. Salvo en escenarios de retransmisión.

Se describe la estructura del fichero comprimido incluido junto a esta memoria, los ficheros se encuentran numerados de acuerdo con esta descripción:

- CÓDIGO.
 1. Proyecto del sensor remoto.
 2. Proyecto de la central de recepción.
 3. Firmware STM32CubeIDE 1.12.0.
- PCB.
 1. Diagrama Esquemático.
 2. Resumen del PCB.
 3. Vista 3D del PCB.
 4. Lista de componentes.
 5. Fichero de taladros.
 6. Ficheros Gerber de salida.
 7. Ubicación de componentes.

8. Proyecto del sensor remoto PADS Pro VX2.12.

- SIMU. Fichero comprimido con cada simulación electrónica (TinaTI V9).

Además, es posible consultar en el siguiente enlace: https://github.com/ssantosco/stm32wl_RemoteSensor, el código propuesto, los ficheros binarios para escribir en la memoria del integrado de la placa de desarrollo y el diseño del PCB.

5. Conclusiones y trabajos futuros

A grandes rasgos, los hitos propuestos durante la planificación en base a los requisitos planteados se han cumplido, si bien, queda mucho margen de mejora en numerosos aspectos.

Tras la finalización del trabajo, se valora que la dimensión práctica de este tipo de diseños es altamente compleja y requiere una gran dedicación. Hay que destacar que cada pequeña tarea del programa puede resultar desde muy sencilla, si se limita el esfuerzo a obtener los resultados más básicos, hasta convertirse en demasiado extensa para acotar el trabajo en el tiempo disponible.

Ha resultado muy relevante pero escasa la elaboración del estado de la cuestión y la fase de estudio previo. Durante este proceso se toman una serie de decisiones que resultarán determinantes en el éxito de la ejecución de cada apartado. En concreto, se destacan algunos aspectos que se plantearon de manera incorrecta:

- Estudio insuficiente del reglamento sobre la banda frecuencial, que inició un desarrollo del programa de control dirigido hacia una tecnología incorrecta, que no cumplía con los requisitos establecidos. Por ende, supuso un retraso en el resto de la línea de tiempo.
- Poco conocimiento previo sobre el marco de aplicación de las señales objeto de medición: su idiosincrasia, conexionado, problemas habituales en las instalaciones industriales, etc. Fue necesario invertir tiempo de otras tareas para obtener esa información.
- Un mayor estudio de los lenguajes de programación disponibles en cada tecnología (respecto al controlador), habría enfocado con más agilidad el comienzo del desarrollo.

Respecto a los objetivos planteados y su cumplimentación, se resumen a continuación las carencias observadas respecto al programa de trabajo inicial.

- No se utilizan modos de bajo consumo.
- Se planteó filtrar digitalmente la señal de un modo más eficaz.
- La aplicación de técnicas de diseño de PCB y la consulta de las diferentes guías podría haber sido más extensiva.

- La simulación de los diferentes circuitos podría incluir un mayor número de pruebas y gráficas que permitieran parametrizar el sistema, por ejemplo, su precisión en la medición de las señales.

La línea de tiempos definida inicialmente, a pesar de la inexperiencia, ha resultado ser de gran ayuda durante todo el desarrollo. No obstante, durante las primeras etapas del trabajo, no se respetó de manera rigurosa y provocó la merma de algunos estudios que eran necesarios.

Sorprende observar que la planificación inicial, en la que todavía no se dispone de gran parte de la información necesaria, es suficientemente válida y consecuente para organizar el resto del proyecto.

En el Anexo 8.1 se incluye el diagrama de Gantt actualizado. En especial se aumentó la duración de las jornadas de trabajo para corregir al menos dos grandes desviaciones, que provocaron retrasos en las entregas 2 y 3, así como, carencias en cuanto a los contenidos programados.

Además, durante la ejecución de las diferentes fases se redactó la parte correspondiente de la memoria y se elaboraron tablas y figuras. Así, en el programa final se ve reflejado un aumento de la dedicación en las fases de ejecución y una merma en el tiempo asignado en la fase final de documentación.

La desviación respecto al programa se produjo, en gran medida, por causas contempladas durante el análisis de riesgos:

- R03. Obtener una plataforma hardware de depuración. Se mitigó mediante A1R03, pero no con suficiente antelación.
- R05. Gestión de proyectos defectuosa. Se aumenta la dedicación de recursos para compensar la falta de organización (A1R05).
- R06. Dificultades en el desarrollo de software. Se aumenta la dedicación de recursos para compensar la falta de conocimientos y de estudio previo (A1R06).

Como líneas de trabajo futuro, en orden de prioridad, se destacan las siguientes:

- Programar una versión de código depurada para el prototipo (la versión proporcionada es válida para la plataforma de desarrollo).
- Mayor gestión de errores en el programa.
- Realizar fases de pruebas formales en el programa de control.
- Implementar la calibración del conversor ADC.
- Utilizar modo de bajo consumo compatible con la lectura continua de señales.
- Permitir la convivencia con otros sensores remotos mediante la gestión dinámica de los canales de radio.
- Ampliar el conocimiento sobre la aplicación de simulación, con el fin de mejorar dicha fase del diseño.
- Investigar los módulos de simulación y análisis que incluye el software de diseño, para someter a pruebas el prototipo.

- Incluir algún sistema de regulación que permita calibrar la entrada de señal.
- Incluir puntos de prueba de las señales más relevantes en el PCB.
- Adecuar el diseño de la tarjeta y los bloques de conectores a un chasis comercial.
- Fabricación de un prototipo físico para evaluar su desempeño en laboratorio.
 - Precisión del sensor.
 - Inmunidad al ruido en las entradas de señal.
 - Efectividad del filtrado de la fuente de alimentación.
 - Medidas de señal en el apartado radio.
 - Datos de consumo eléctrico.
 - Resultados en entornos reales.

6. Glosario

CEPT. European Conference of Postal and Telecommunications Administrations
CNAF. Cuadro Nacional de Atribución de Frecuencias
CSS. Chirp spread spectrum
DSSS. Direct-sequence spread spectrum
Eb/No. Energy per bit to noise power spectral density ratio
EDA. Electronic Design Automation
EMC. ElectroMagnetic Compatibility
ERP. Effective Radiated Power
ESR. Equivalent series resistance
ETSI. European Telecommunications Standards Institute
F.A.. Fuente de alimentación
FEC. Forward error correction
FHSS. Frequency-hopping spread spectrum
FSK. Frequency-shift keying
GFSK. Gaussian frequency-shift keying
GMSK. Gaussian minimum-shift keying
GNU. GNU's Not Unix
GPL. General Public License
IDE. Integrated development environment
ISM. *Industrial, scientific, and medical*
ITU. International Telecommunication Union
LoRa. Long range
MAC. Medium access control
MCU. Microcontroller unit
MSK. Minimum-shift keying
PCB. Printed Circuit Board
PLC. Programmable Logic Controller
RR. Radio Regulations
SF. Spreading Factor
SMPS. switch mode power supply
TXCO. Temperature compensated crystal oscillator
UHF. Ultra High Frequency
VAC. Voltage alternate current

7. Bibliografía

- [1] PHOENIX CONTACT, “www.phoenixcontact.com”, [En línea]. Disponible: <https://www.phoenixcontact.com/es-es/tecnologias/procesamiento-senales-industrial/adaptacion-senal-analogica-digital>. [Último acceso: 13 marzo 2023].
- [2] J. Muelaner, “www.operationsengineer.org.uk”, 19 abril 2022. [En línea]. Disponible: <https://www.operationsengineer.org.uk/operations-engineer-library/tackling-the-challenges-of-data/245637>. [Último acceso: 12 marzo 2023].
- [3] preelectronics, “www.preelectronics.com”, [En línea]. Disponible: <https://www.preelectronics.com/es/los-fundamentos-de-los-lazos-de-corriente-de-4-20-ma/>. [Último acceso: 13 marzo 2023].
- [4] AutomationTop Team, “automationtop.com”, 2 abril 2021. [En línea]. Disponible: <https://automationtop.com/troubleshooting-in-4-20ma-control-loop/>. [Último acceso: abril 2023].
- [5] ETSI, “www.etsi.org”, 15 junio 2018. [En línea]. Disponible: https://www.etsi.org/deliver/etsi_en/300200_300299/30022002/03.02.01_60/en_30022002v030201p.pdf. [Último acceso: 23 marzo 2023].
- [6] J. Alonso-Zárate, “www.uoc.edu”, 2017. [En línea]. Disponible: https://openaccess.uoc.edu/bitstream/10609/141046/21/PLA4_Sistemas%20de%20comunicaci%C3%B3n%20en%20la%20banda%20ISM.pdf. [Último acceso: 19 abril 2023].
- [7] MAETD, “www.boe.es”, 21 julio 2020. [En línea]. Disponible: <https://www.boe.es/eli/es/o/2020/07/13/etd666>. [Último acceso: 28 marzo 2023].
- [8] Wikipedia®, “es.wikipedia.org”, 13 octubre 2023. [En línea]. Disponible: https://es.wikipedia.org/wiki/Modulaci%C3%B3n_por_desplazamiento_de_frecuencia. [Último acceso: 23 marzo 2023].
- [9] Wikipedia, “es.wikipedia.org”, 13 octubre 2022. [En línea]. Disponible: https://es.wikipedia.org/wiki/Modulaci%C3%B3n_por_desplazamiento_de_frecuencia_gausiana. [Último acceso: 10 marzo 2023].
- [10] electronics-notes.com, “www.electronics-notes.com”, 1 septiembre 2014. [En línea]. Disponible: <https://www.electronics-notes.com/articles/radio/modulation/what-is-gmsk-gaussian-minimum-shift-keying.php>. [Último acceso: 16 marzo 2023].
- [11] F. Rey y F. Tarrés, “openaccess.uoc.edu”, 2012. [En línea]. Disponible: [https://openaccess.uoc.edu/bitstream/10609/63345/3/Teor%C3%ADa%20de%20la%20codificaci%C3%B3n%20y%20modulaciones%20avanzadas_M%C3%B3dulo%206_Modulaciones%20digitales%20de%20fase%20continua\(CPM\).pdf](https://openaccess.uoc.edu/bitstream/10609/63345/3/Teor%C3%ADa%20de%20la%20codificaci%C3%B3n%20y%20modulaciones%20avanzadas_M%C3%B3dulo%206_Modulaciones%20digitales%20de%20fase%20continua(CPM).pdf). [Último acceso: 14 marzo 2023].
- [12] SEMTECH Corporation, “lora-developers.semtech.com”, diciembre 2019. [En línea]. Disponible: <https://lora-developers.semtech.com/documentation/tech-papers-and-guides/lora-and-lorawan/download-lora-and-lorawan/>. [Último acceso: 20 marzo 2023].
- [13] SEMTECH Corporation, “semtech.my.salesforce.com», mayo 2015. [En línea]. Disponible: <https://semtech.my.salesforce.com/sfc/p/E0000000JelG/a/2R0000001OJu/xvKUc5w9yjG1q5Pb2llkpolW54YYqGb.frOZ7HQBcRc>. [Último acceso: 24 marzo 2023].
- [14] DEVELOPMENT DOWNLOADS, “www.ingenu.com”, 22 julio 2016. [En línea]. Disponible: https://www.ingenu.com/2016/07/chirp-spread-spectrum-the-jell-o-of-non-coherent-m-ary-modulation/?doing_wp_cron=1684954651.4604220390319824218750. [Último acceso: 24 mayo 2023].

- [15] kinenergy.internacional, “www.kin.energy”, 6 enero 2023. [En línea]. Disponible: <https://www.kin.energy/blogs/post/se%C3%B1ales-digitales-aspectos-generales-que-debes-conocer>. [Último acceso: 6 junio 2023].
- [16] C. Cinjordiz, “www.infootec.net”, 30 diciembre 2016. [En línea]. Disponible: <https://www.infootec.net/rele-estado-solido/>. [Último acceso: 5 junio 2023].
- [17] STMicroelectronics, “www.st.com”, Diciembre 2022. [En línea]. Disponible: <https://www.st.com/resource/en/datasheet/stm32wl55cc.pdf>. [Último acceso: 2023 mayo 18].
- [18] STMicroelectronics, “www.st.com”, febrero 2023. [En línea]. Disponible: https://www.st.com/resource/en/data_brief/stdes-wl5i4sbb.pdf. [Último acceso: 18 mayo 2023].
- [19] Blackiot, “blackiot.ch”, 6 agosto 2022. [En línea]. Disponible: <https://blackiot.ch/assets/files/Vallarta-Flyer.pdf>. [Último acceso: 5 mayo 2023].
- [20] STMicroelectronics, “www.st.com”, 2023. [En línea]. Disponible: <https://www.st.com/en/evaluation-tools/nucleo-wl55jc.html>.
- [21] A. Bentem, “avbentem.github.io”, 16 mayo 2021. [En línea]. Disponible: <https://avbentem.github.io/airtime-calculator/ttn/eu868>. [Último acceso: 17 abril 2023].
- [22] M. Mielke, “forum.digikey.com”, noviembre 2021. [En línea]. Disponible: <https://forum.digikey.com/t/using-the-low-level-sub-ghz-radio-driver-for-the-stm32wl-series/18253>. [Último acceso: 12 abril 2023].
- [23] eewiki@digikikey.com, “github.com/eewiki”, 15 marzo 2023. [En línea]. Disponible: https://github.com/eewiki/stm32wl_radioDriver_pingPong/commits/main. [Último acceso: 1 abril 2023].
- [24] A. Forbes, “www.ti.com”, Enero 2019. [En línea]. Disponible: <https://www.ti.com/lit/pdf/slvae37>. [Último acceso: 26 abril 2023].
- [25] L. Chioye, “e2e.ti.com”, 5 enero 2021. [En línea]. Disponible: <https://e2e.ti.com/support/amplifiers-group/amplifiers/f/amplifiers-forum/968136/xtr117-4-20ma-to-0-3-3v-converter>. [Último acceso: 1 mayo 2023].
- [26] J. Mengual, “electrojoan.com”, [En línea]. Disponible: <https://electrojoan.com/interface-bucle-de-corriente-4-20ma/>. [Último acceso: 25 mayo 2023].
- [27] Omron, “www.ia.omron.com”, 18 mayo 2023. [En línea]. Disponible: https://www.ia.omron.com/data_pdf/guide/18/ssr_tg_e_9_2.pdf. [Último acceso: 3 junio 2023].
- [28] E. Nieto, “fidestec.com”, [En línea]. Disponible: <https://fidestec.com/blog/fuentes-de-alimentacion-conmutadas-01/>. [Último acceso: 6 mayo 2023].
- [29] Recom Power, “recom-power.com”, 2020. [En línea]. Disponible: https://recom-power.com/pdf/Powerline_AC-DC/RAC10-K_277.pdf. [Último acceso: 27 mayo 2023].
- [30] rf-tools.com, “rf-tools.com”, [En línea]. Disponible: <https://rf-tools.com/lc-filter/>. [Último acceso: 28 mayo 2023].
- [31] Texas Instruments, “www.ti.com”, [En línea]. Disponible: <https://www.ti.com/lit/pdf/sbaa353>. [Último acceso: 4 junio 2023].
- [32] Texas Instruments, “www.ti.com”, [En línea]. Disponible: <https://www.ti.com/lit/gpn/TLV333>. [Último acceso: 4 junio 2023].
- [33] Panasonic, “mediac.industry.panasonic.eu”, [En línea]. Disponible: https://mediac.industry.panasonic.eu/p/2022-11/AN_032_PhotoMOS_input%20circuits_2022.pdf. [Último acceso: 4 junio 2023].

- [34] STMicroelectronics, "www.st.com", [En línea]. Disponible: https://www.st.com/resource/en/board_manufacturing_specification/mb1789_lp_bdp.zip. [Último acceso: 2 mayo 2023].
- [35] DigiKey, "digikey.es", [En línea]. Disponible: https://www.digikey.es/en/resources/conversion-calculators/conversion-calculator-pcb-trace-impedance?utm_source=online&utm_medium=vanity&utm_campaign=traceimpedancecalc&_ga=2.206589595.98446795.1686330911-920580981.1684433247. [Último acceso: 9 junio 2023].

8. Anexos

8.1. Diagrama de Gantt al finalizar el trabajo.

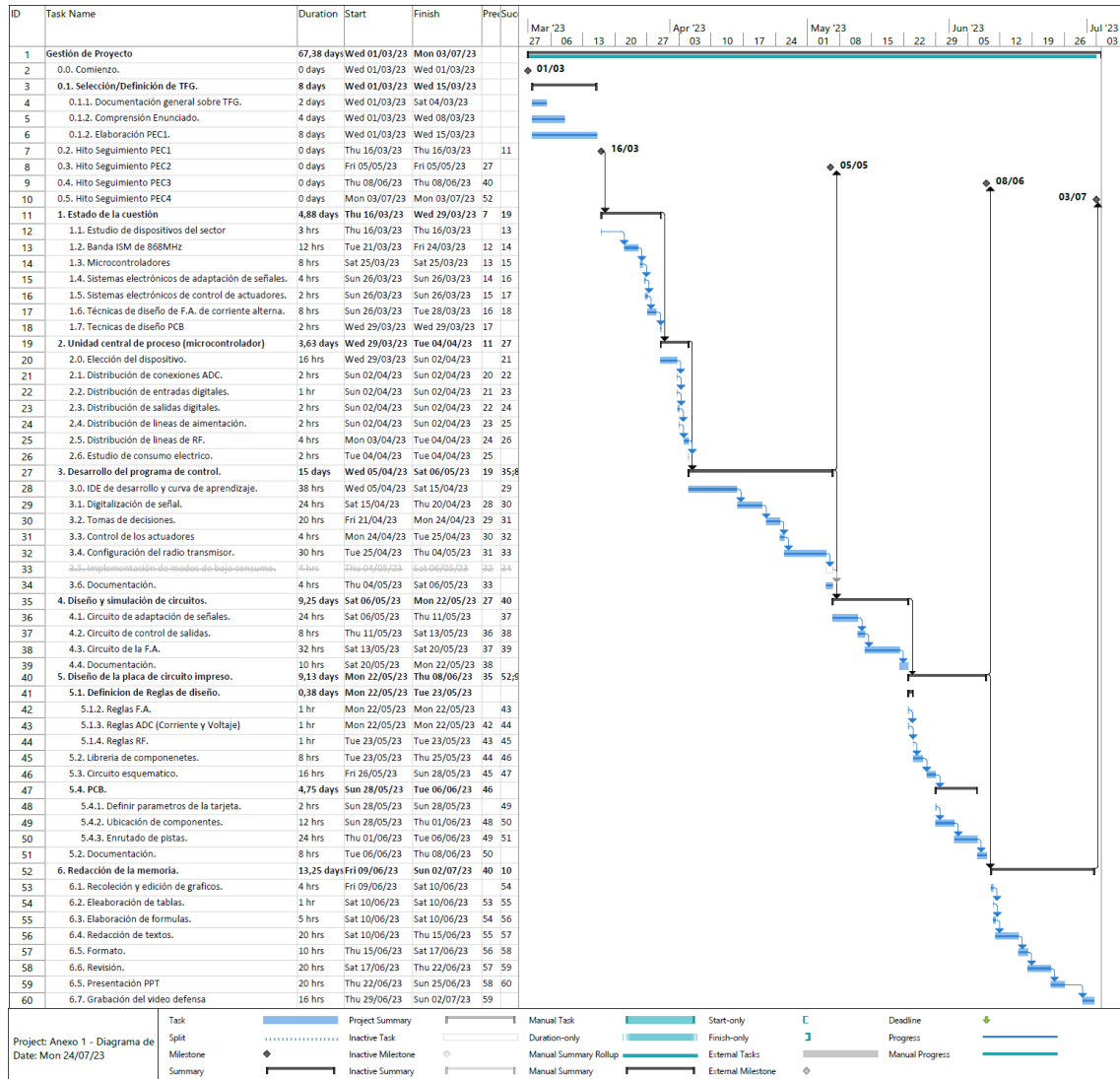


Figura 60: Diagrama de Gantt al finalizar el trabajo.

8.2. Esquema eléctrico de conexionado de bloques

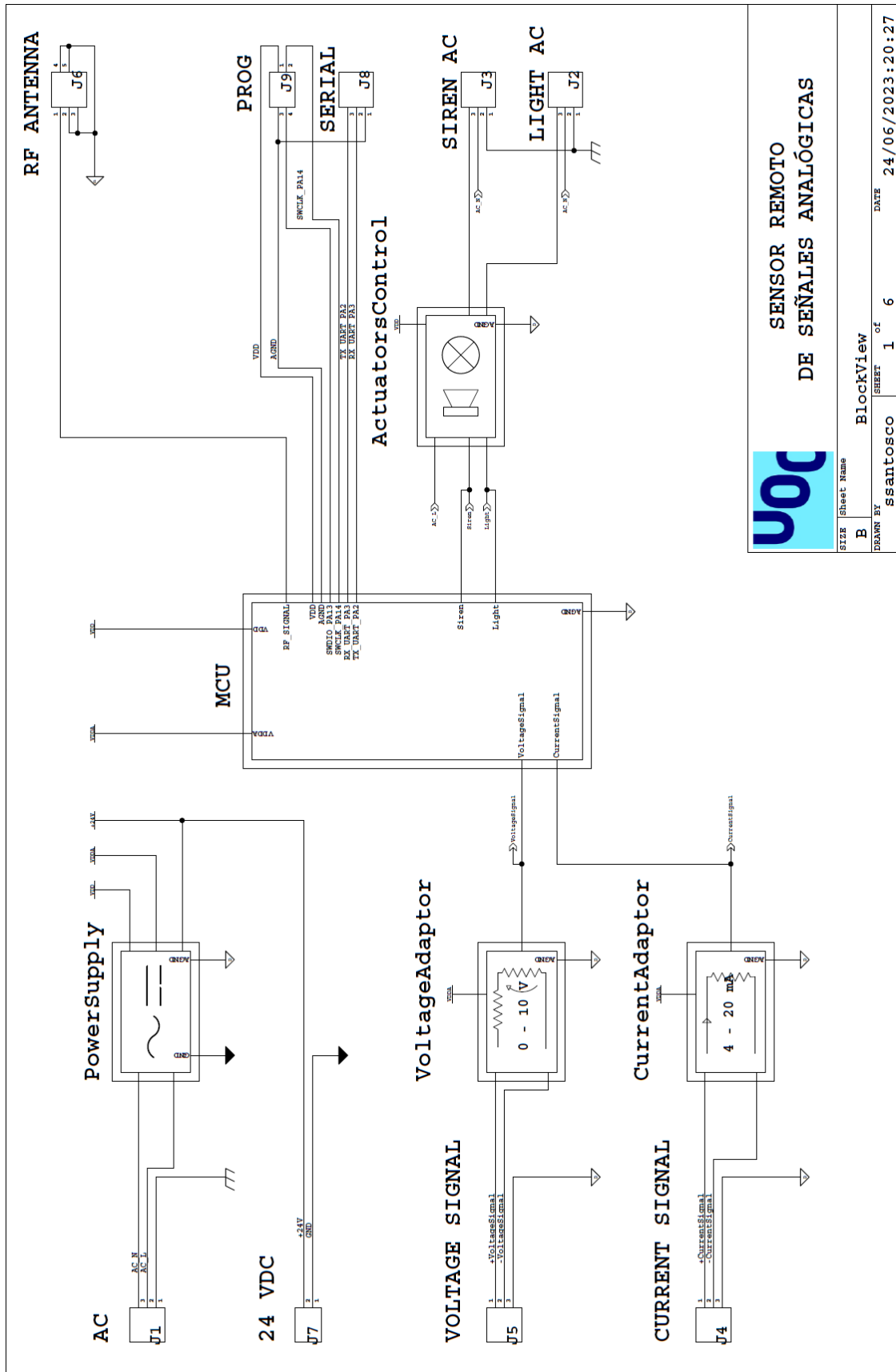
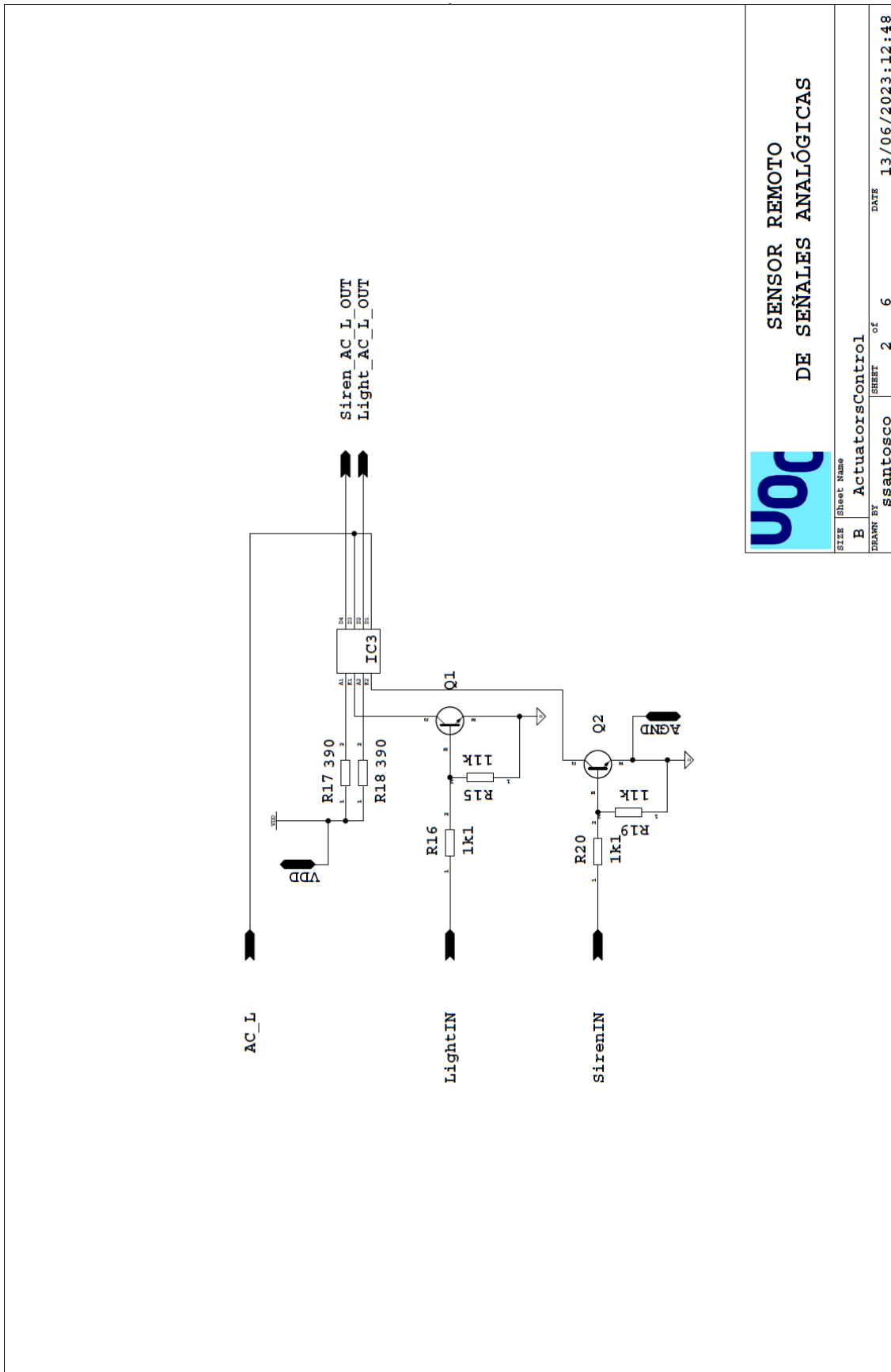


Figura 61: Esquema eléctrico de conexionado de bloques

8.3. Esquema eléctrico de activación de luz de emergencia y sirena

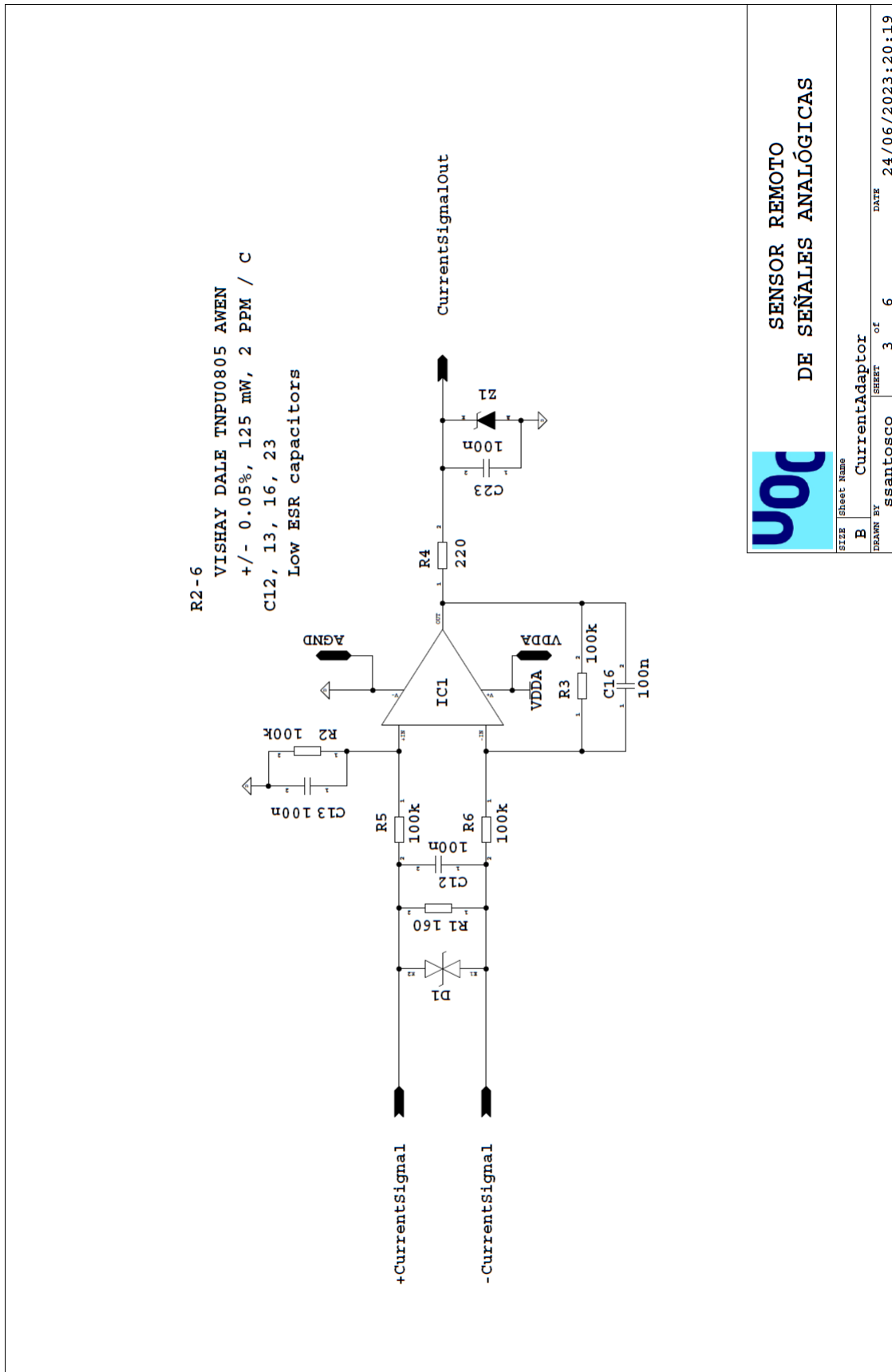


SENSOR REMOTO
DE SEÑALES ANALÓGICAS

SIZE	Sheet Name
B	ActuatorsControl
DEANN BY	SSantosco
SHEET of	2 of 6
DATE	13/06/2023:12:48

Figura 62: Esquema eléctrico de activación de luz de emergencia y sirena

8.4. Esquema eléctrico de adaptación de la señal de corriente



**SENSOR REMOTO
 DE SEÑALES ANALÓGICAS**

SIZE	Sheet Name	DATE
B	CurrentAdaptor	24/06/2023:20:19
DRAWN BY	Ssantosco	
	SHEET 3 of 6	

Figura 63: Esquema eléctrico de adaptación de la señal de corriente

8.5. Esquema eléctrico del controlador y radiofrecuencia

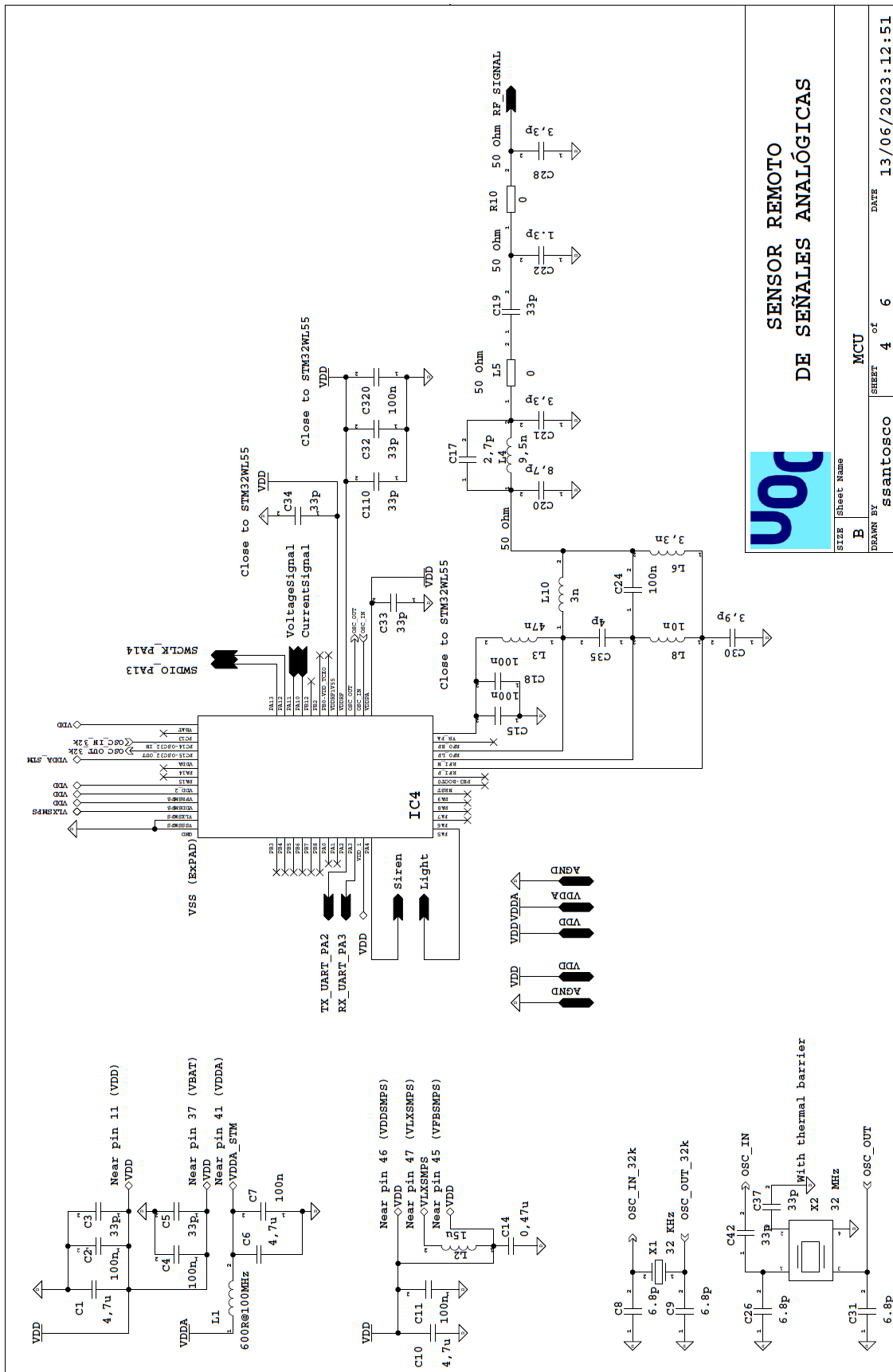


Figura 64: Esquema eléctrico del controlador y radiofrecuencia

8.6. Esquema eléctrico de la fuente de alimentación

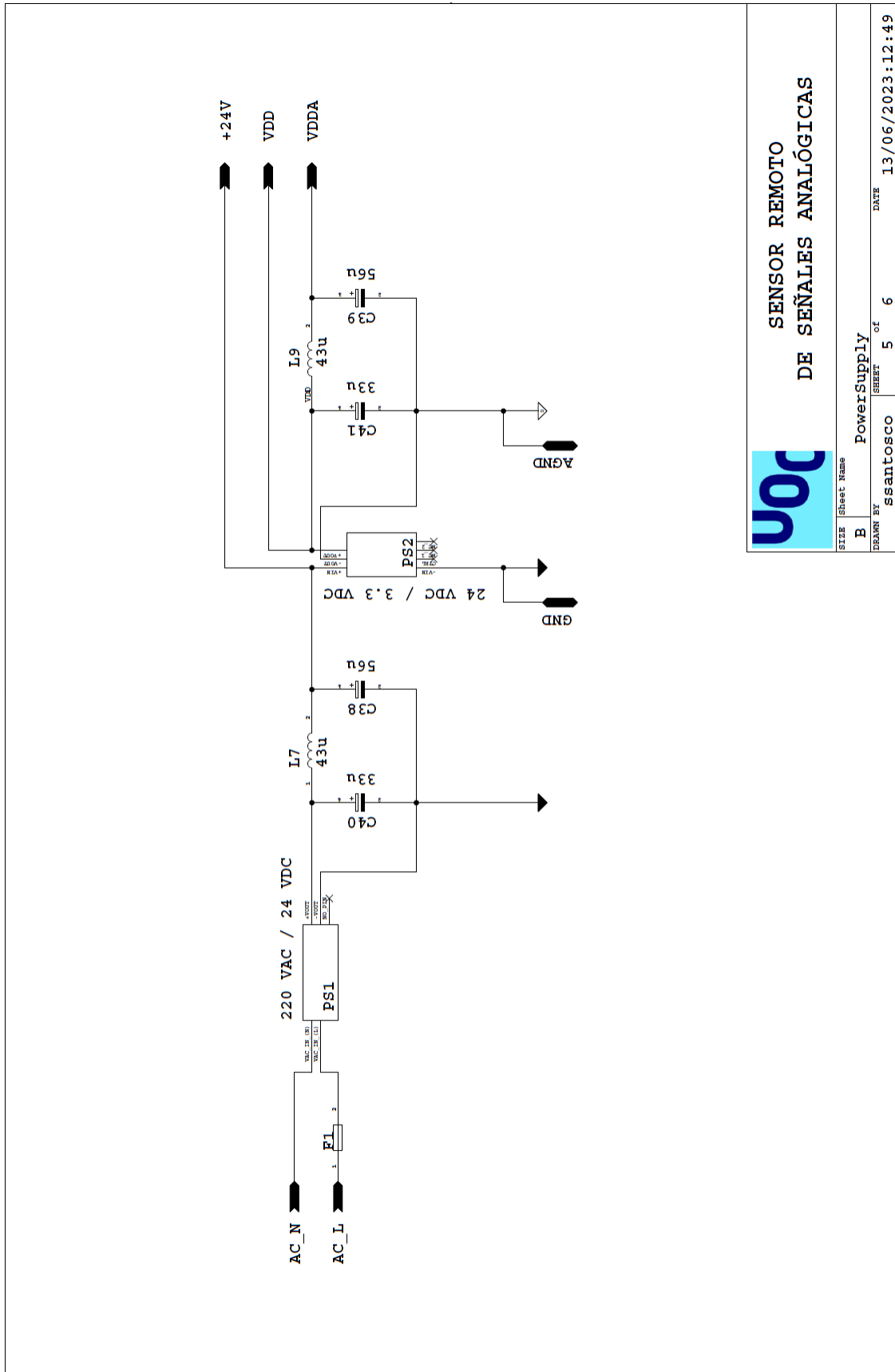


Figura 65: Esquema eléctrico de la fuente de alimentación

8.7. Esquema eléctrico de adaptación de la señal de voltaje

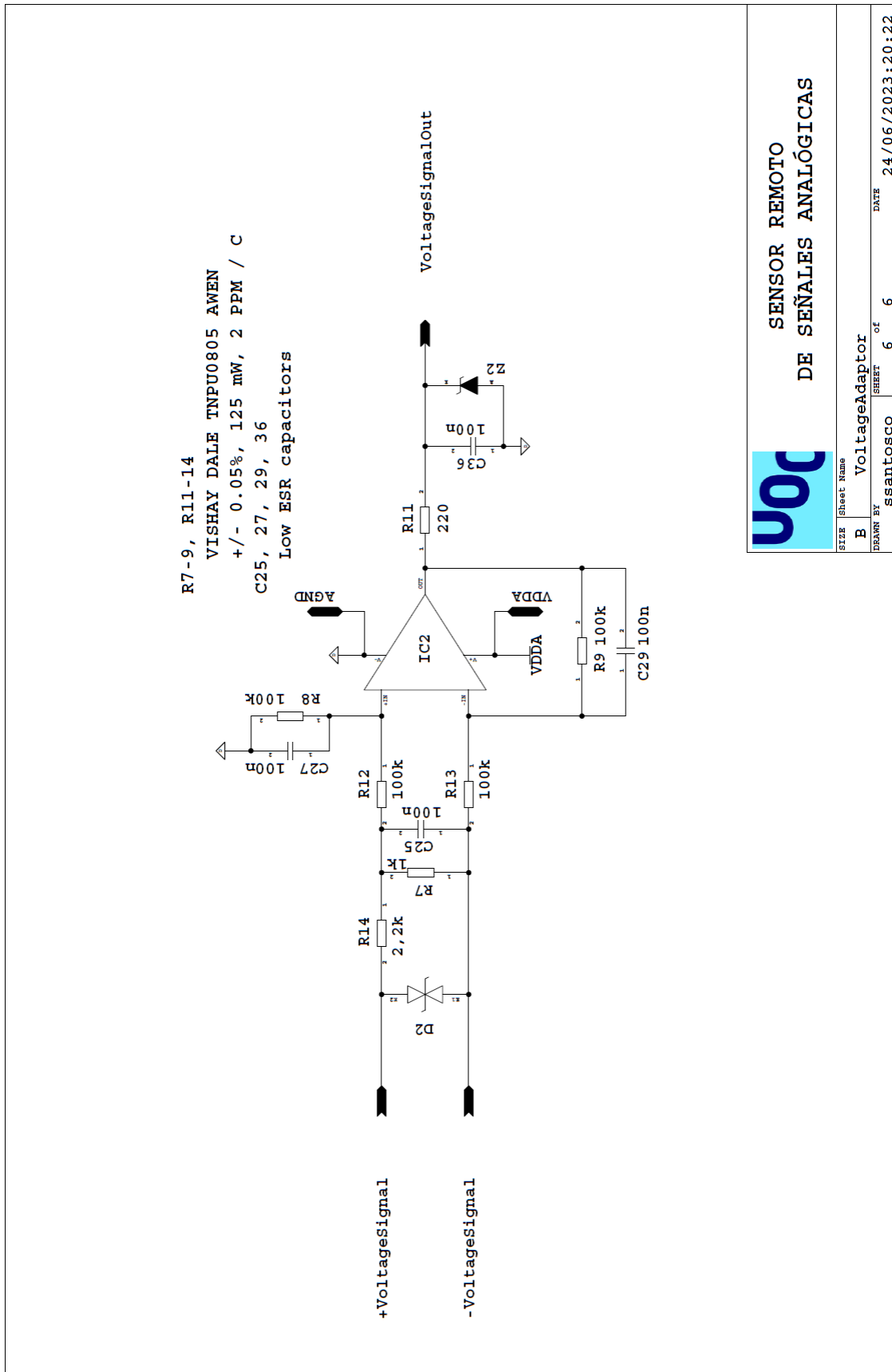


Figura 66: Esquema eléctrico de adaptación de la señal de voltaje

UOC

**SENSOR REMOTO
 DE SEÑALES ANALÓGICAS**

SIZE Sheet Name
 B VoltageAdaptor
 DRAWN BY ssantosco of 6
 SHEET 6 of 6
 DATE 24/06/2023:20:22

8.8. Capa superior de cobre

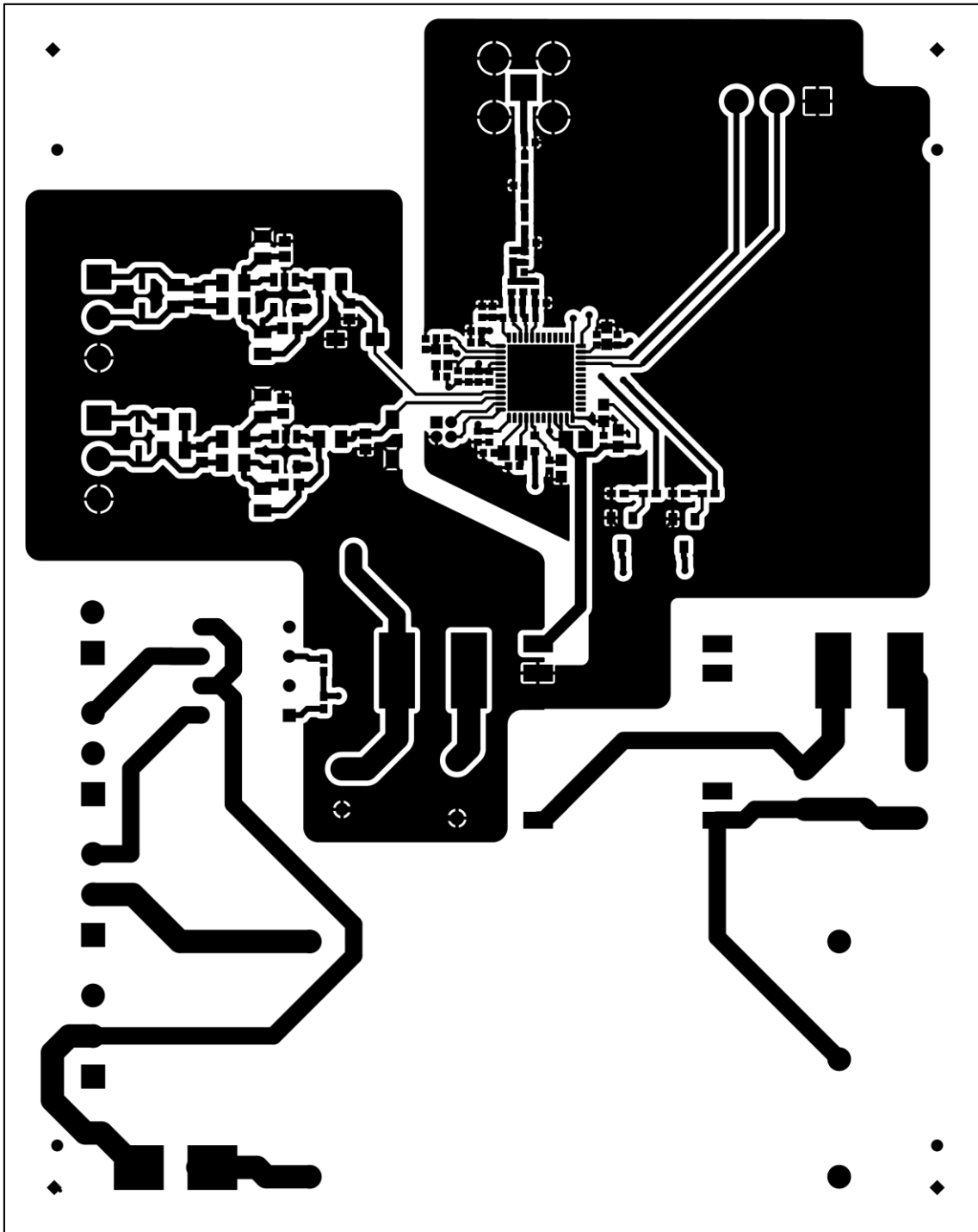


Figura 67: Capa superior de cobre

8.9. Capa inferior de cobre

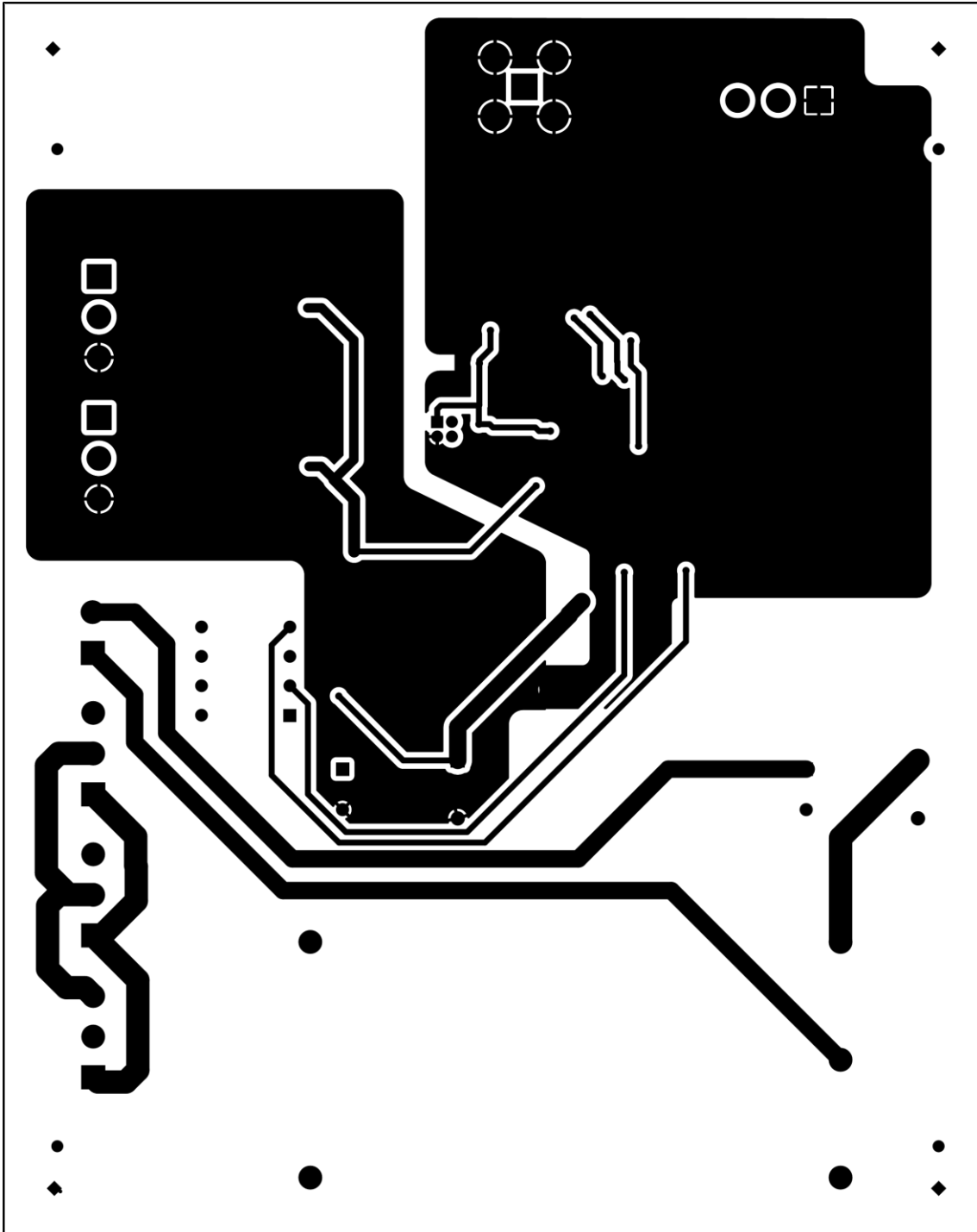


Figura 68: Capa inferior de cobre

8.10. Máscara superior de soldadura

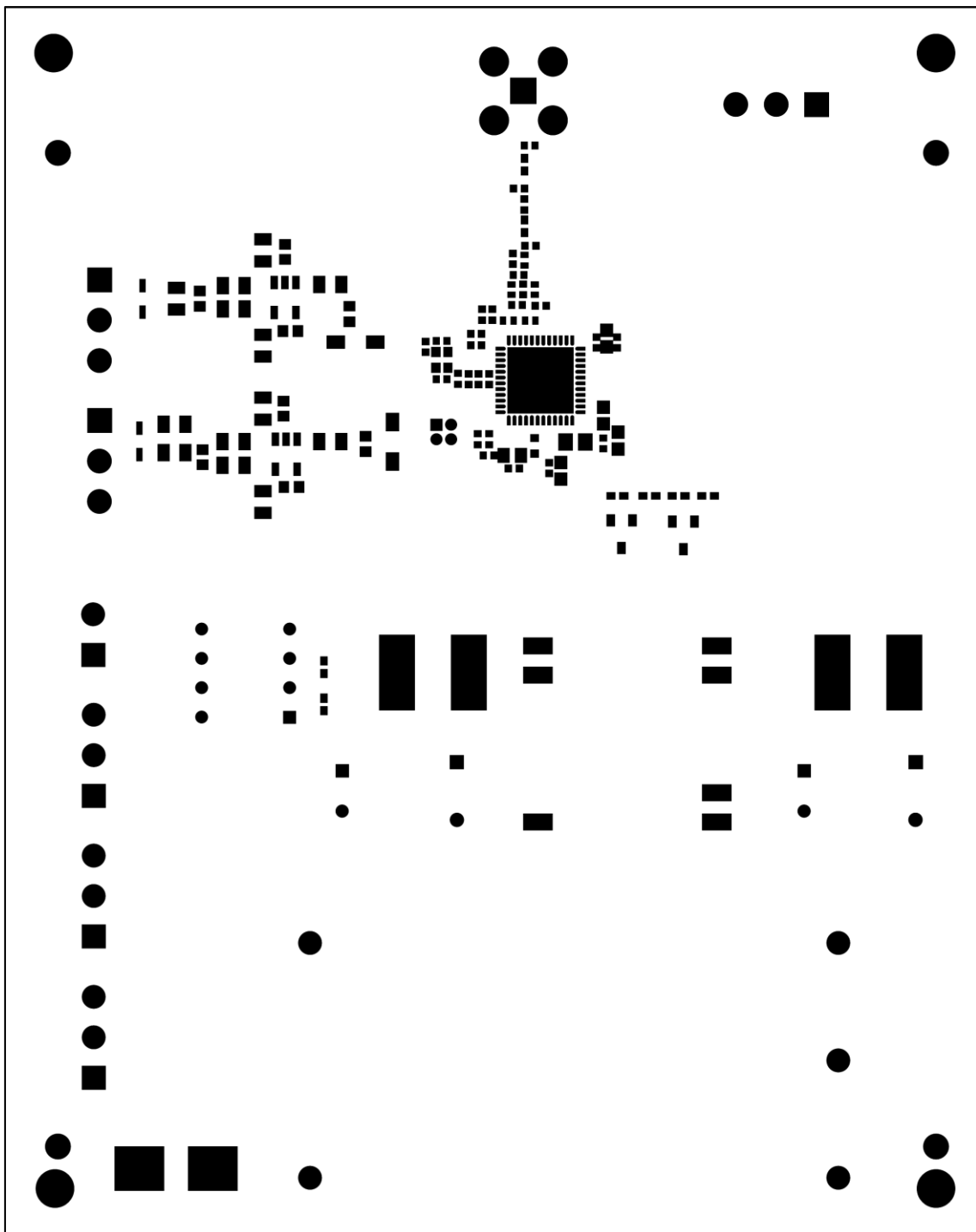


Figura 69: Máscara superior de soldadura

8.11. Máscara inferior de soldadura

1

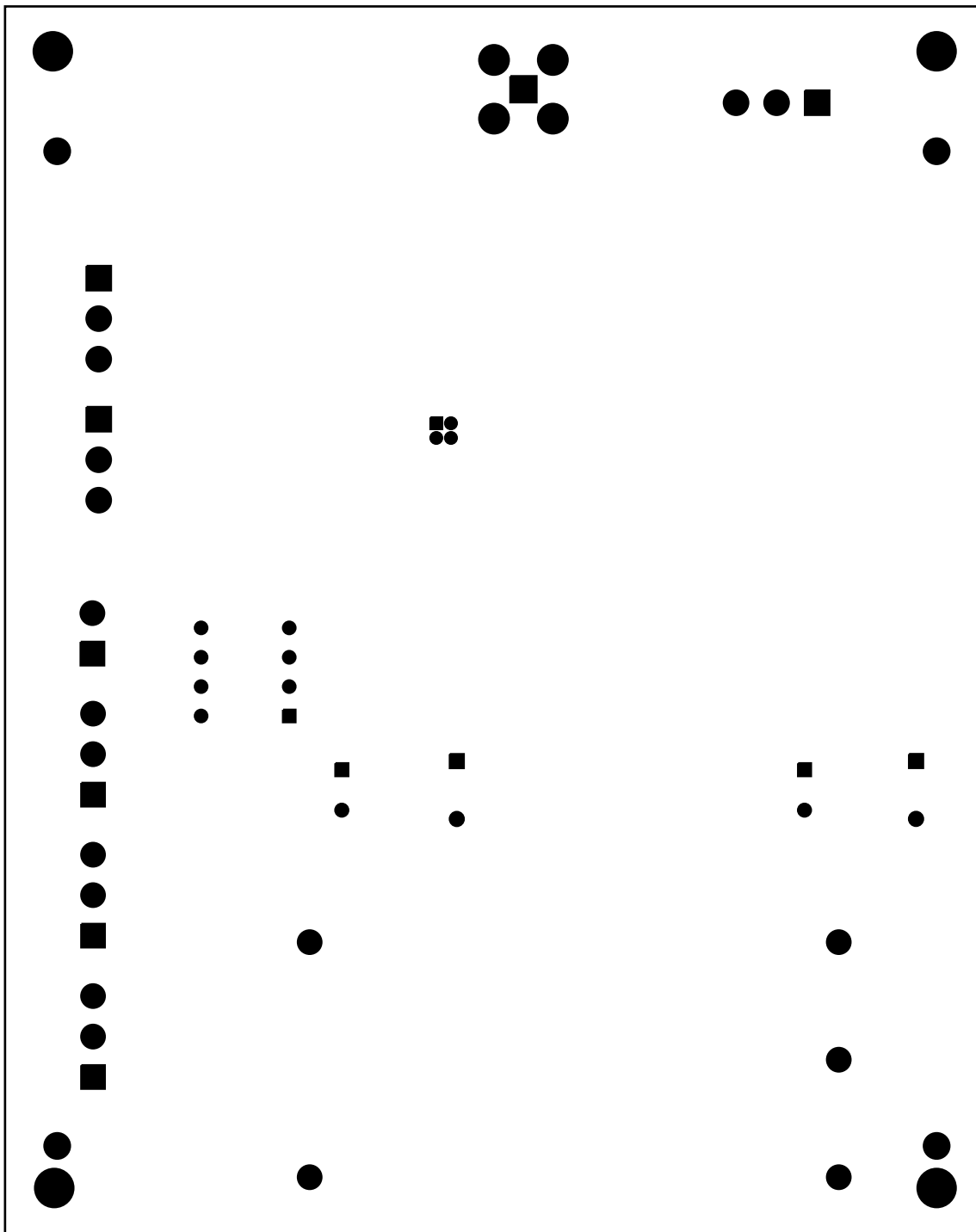


Figura 70: Máscara inferior de soldadura

8.12. Máscara superior de estaño en pasta

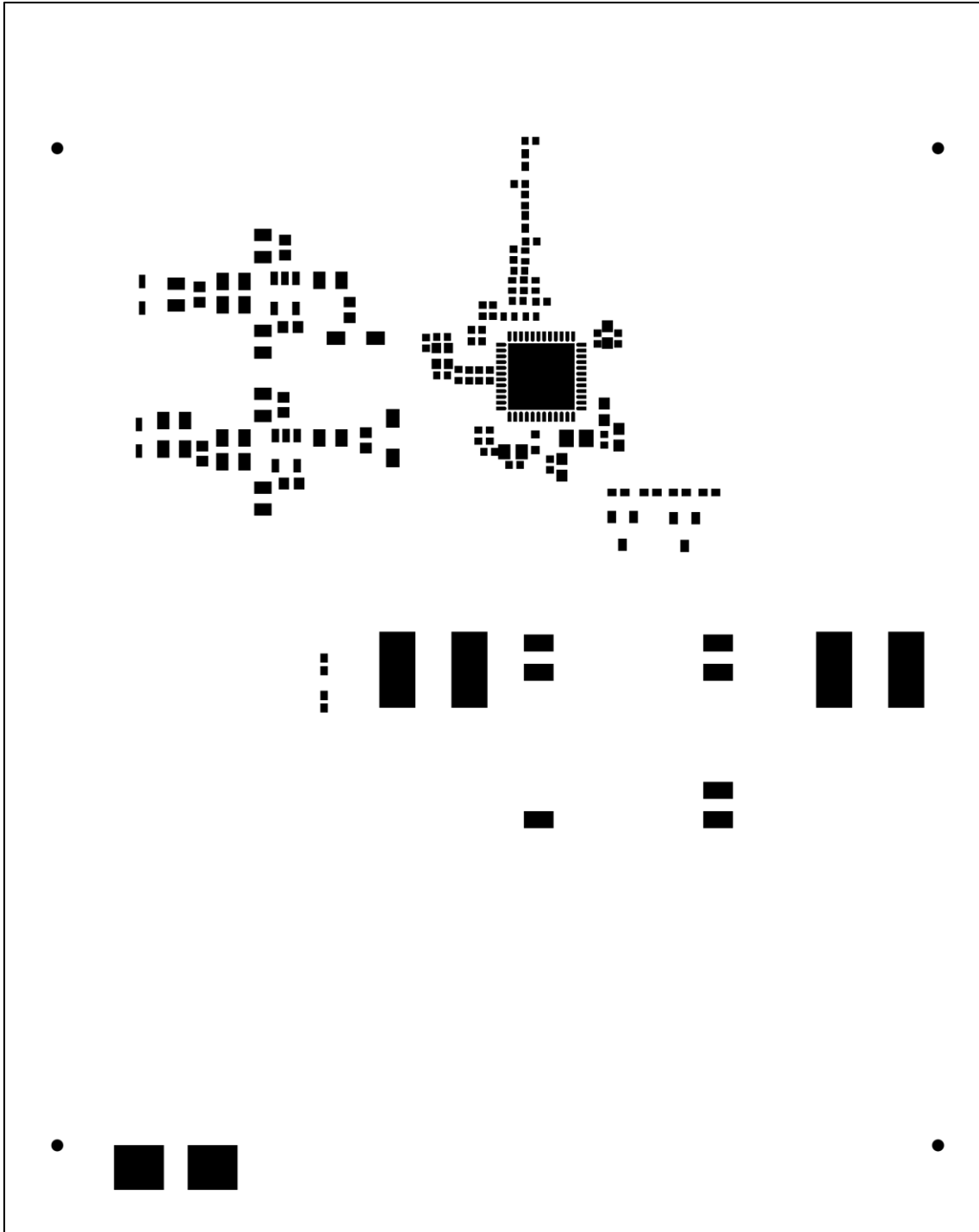


Figura 71: Máscara superior de estaño en pasta

8.13. Máscara superior de serigrafía

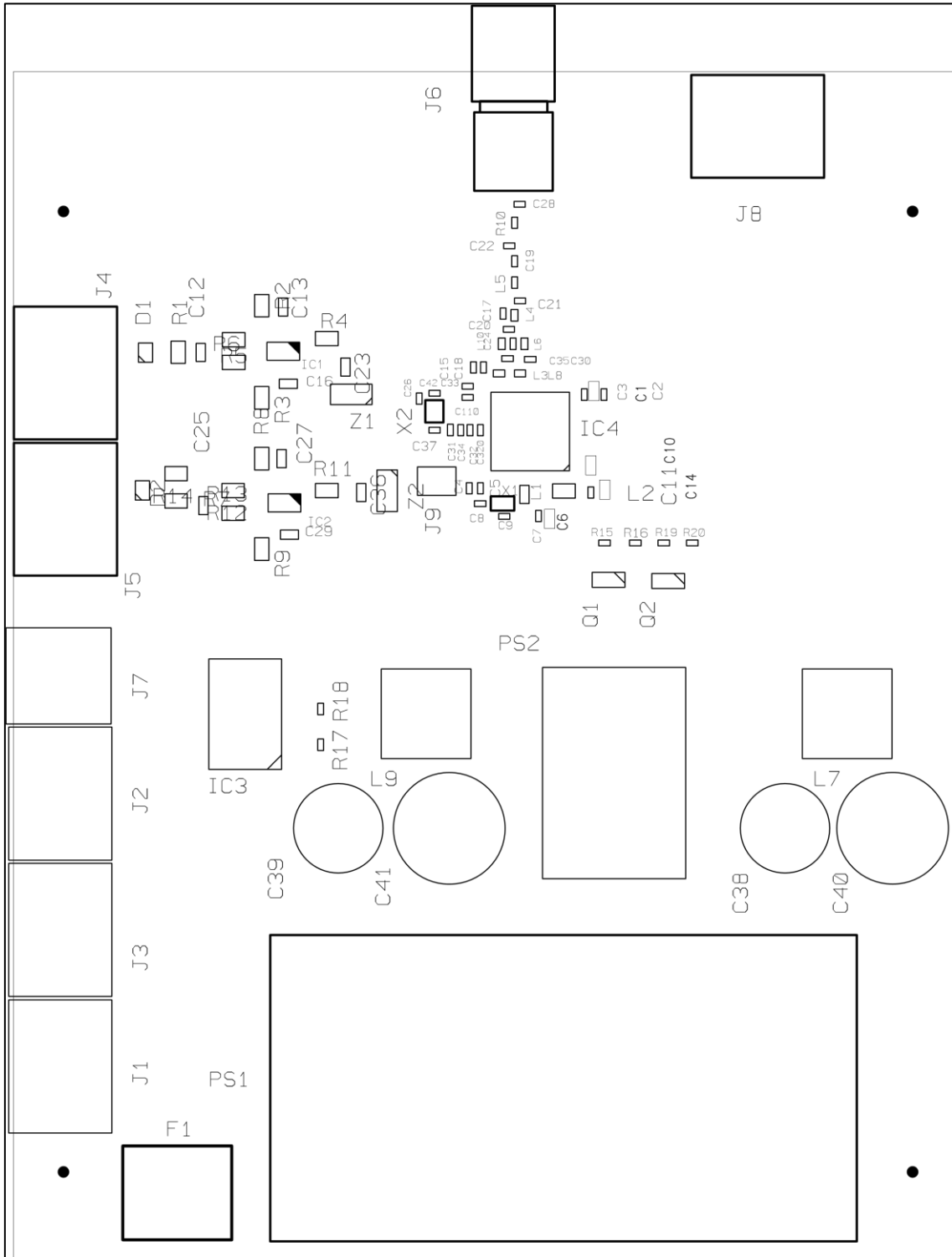


Figura 72: Máscara superior de serigrafía

8.14. Tabla de taladros de la tarjeta

THROUGH HOLES ALL DRILLS (UNLESS SPECIFIED) +0.0762 (MM)				
SYMBOL	DIAMETER	TOLERANCE	PLATED	QUANTITY
B	0.2000	+0.0500 / -0.2000	YES	184
C	0.3000	+0.0500 / -0.3000	YES	21
A	0.4000	+0.0500 / -0.4000	YES	17
D	0.6500		YES	4
E	0.6700		YES	8
F	0.7000		YES	4
G	0.8000		YES	4
H	1.3500		YES	16
J	1.4000		YES	9
K	1.5000		YES	1
L	1.7000		YES	4
M	0.2000	+/- 0.0500	NO	1
N	3.1750	+/- 0.1016	NO	4

Tabla 10: Tabla de taladros de la tarjeta

8.15. Distribución de taladros de la tarjeta

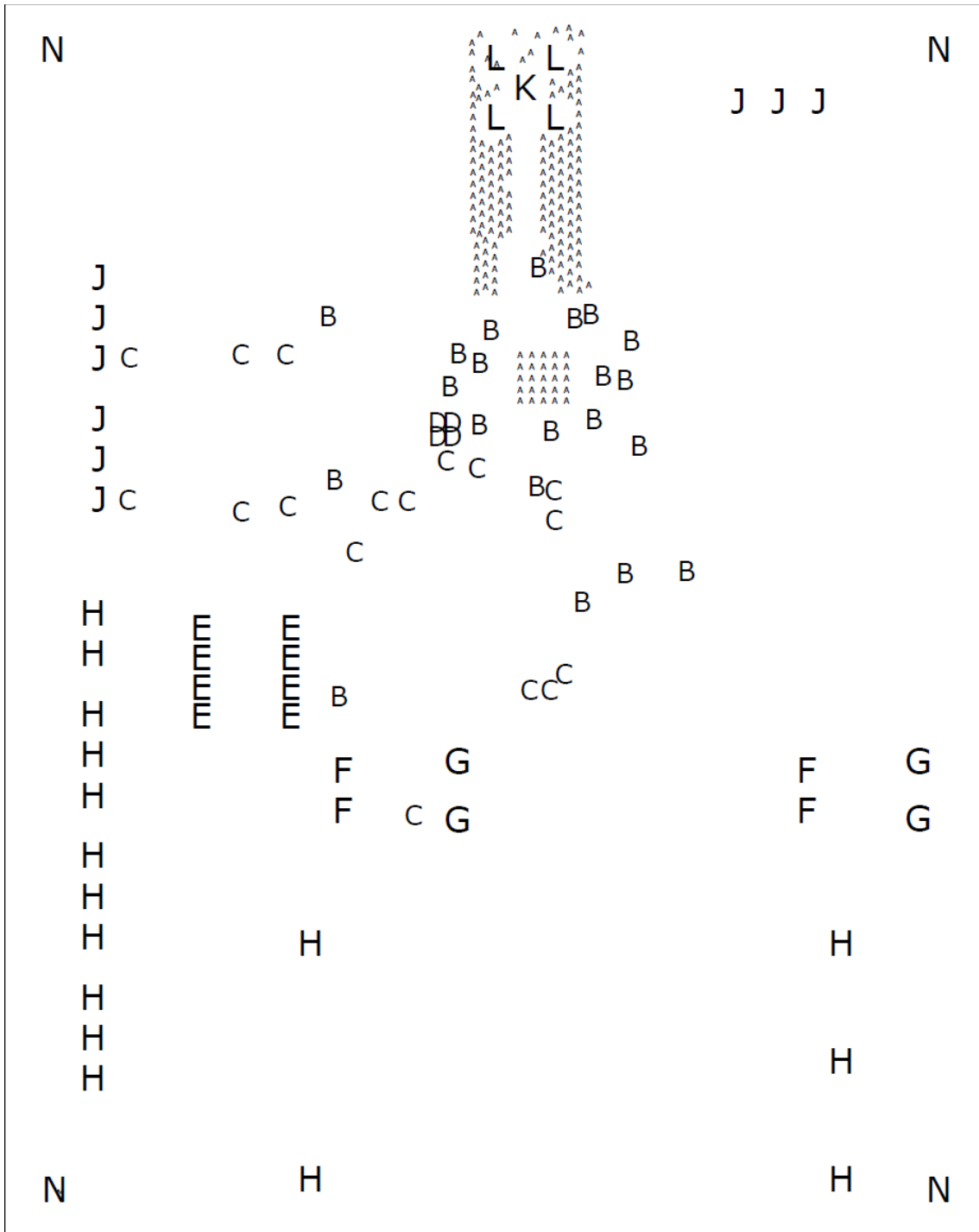


Figura 73: Distribución de taladros de la tarjeta

